

デジタル回路からはじめるハードウェア記述言語演習用教材の考案

○長友 敏^{a)}

^{a)}宮崎大学 工学部 教育研究支援技術センター

1. はじめに

半導体技術の進歩による LSI の高度集積化、動作速度の向上が求められている。近年、デジタル回路（論理回路）設計がパソコン上で設計可能となり、動作シミュレーションまで実施可能となっているため、多くの教育機関がデジタル回路設計教育を取り入れるようになってきた^[1]。その中でも、デジタル回路設計用のハードウェア記述言語（以下 HDL: Hardware Description Language）のプログラミング教育はデジタル回路を組むことなく、パソコンと LSI のみの少ないツールで開発可能な技術である。

本学において、工学部環境ロボティクス学科 3 年生の演習科目である「ハードウェア記述言語」は、デジタル回路設計用 HDL を習得するために開講されている。HDL は主に「Verilog HDL」と「VHDL」が主流となっている^[2]。本学では、VHDL を用いた講義を開講している。学生は別の講義でデジタル回路の基本を学んだ後、本講義で HDL プログラミングやシミュレーションや FPGA ボードを用いて実用的な理解を深めることがテーマの 1 つである。しかし、VHDL に関する教育用の資料は少なく、一般性が乏しいため、学生から理解が得られ難い状況であった。そこで、2017 年から実用的な理解を深めるために担当教員と協力し技術職員への研修を行い、教科書に付け加えた資料としてデジタル回路の基本に戻り効率的に演習を進めるための副教本を作成している。そして、2020 年度は、遠隔での演習となり、更なる詳細な資料が要求され、その取り組みについての現状も報告する。

2. プログラミング環境と演習形式

演習では、各自ノートパソコンを使用し、プログラミング環境は QuartusII をインストールし、VHDL でプログラミング（図 1）、VWF(Virtual Wafer Fab)でシミュレーションを実施する。演習は 2 コマで実施され、1 コマ目は教員による講義、2 コマ目はプログラミング演習が行われる。後半では、FPGA ボードを数人のグループで取り扱い実用性を理解する演習も行われる。

```
1 library ieee;
2 use ieee.std_logic_1164.all;
3 use ieee.std_logic_arith.all;
4 use ieee.std_logic_unsigned.all;
5
6 entity monda14_2 is
7 port ( S : in std_logic;
8       R : in std_logic;
9       CLK : in std_logic ;
10      Q : out std_logic );
11 end monda14_2;
12
13 architecture Behavioral of monda14_2 is
14 signal INPUT : std_logic_vector(1 downto 0);
15 begin
16 INPUT <= (S & R);
17 process (CLK)
18 begin
19 if (CLK'event and CLK='0') then
20 case INPUT is
21 when "01" => Q <= '0';
22 when "10" => Q <= '1';
23 when others => null;
24 end case ;
25 end if;
26 end process;
27 end Behavioral;
```

図 1 VHDL プログラミング

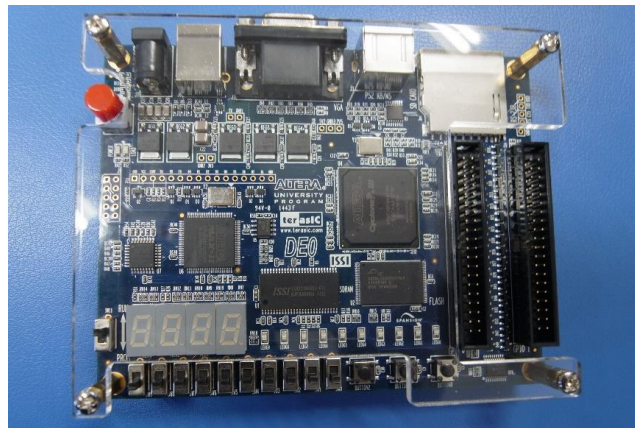


図 2 FPGA ボード (Altera DE0 開発・学習ボード)

3. 技術職員への研修

担当職員が機械系の技術職員であるため全く HDL 未経験状態からのスタートであり、初年度は担当教員の配慮により「講義の受講」「ソフトウェアのインストール・操作」「演習問題の解答作成」「FPGA ボードの取り扱い」を主とした研修を実施した。未経験者であるため初年度は、学生からの質問に対する返答は教員と確認を取り、理解が難しい部分の追加資料を提案・作成することで対応した。追加資料に関しては次年度の資料に反映した。

4. 演習用教材

4. 1 副教本

VHDL の学習は専門用語が多いため、学生の学習環境を強化するため教員と検討し副教本を作成した。初年度は QuartusII のインストール方法、VHDL の記述および実行方法、シミュレーションなどソフトウェアの使用マニュアルの記載を中心に編集した。次年度から、専門用語解説、演習問題なども含めた編集に移行した。目次および主な内容を表 1 に示す。本書の特徴として VHDL プログラムの準備として QuartusII の block diagram を用いた論理演算子によるデジタル回路設計を演習に追加している。年次ごとに修正、追加など教員と協力し内容の改訂を実施している。

表 1 ハードウェア記述言語副教本の内容 (2020 年度)

目次	題目	主な内容・
1 章	VHDL について	専門用語の紹介・説明
2 章	論理回路の解析・設計 (VHDL 記述準備)	デジタル回路、カルノー図、block diagram の記述実行方法
3 章	VHDL の文法記述	VHDL プログラミング文法の解説、プログラミング実行方法、シミュレーション方法も記載
4 章	順序回路の設計	状態遷移表、状態遷移図、フリップフロップを例題で解説
5 章	階層記述	階層記述のプログラミング記述方法
6 章	組合せ回路におけるハザードとその対策	ハザード、ハザードフリーを解説
7 章	FPGA ボードを用いた VHDL の学習	FPGA ボードの使用マニュアルも含む
付録	VHDL プログラミング環境	QuartusII のインストール方法

4. 2 学習用 FPGA ボード

講義の後半 2 回、FPGA ボード (図 2) を用いた演習を行っている。ボードは、Altera Cyclone III 3C16 を搭載している Altera DE0 開発・学習ボードを 2~4 人のグループ学習にて演習する。これまでのシミュレーションとの違いに PIN コード設定がある。PIN コード設定については、間違えるとボードが破損する場合もあるので予め設定ファイルを配布し設定させる^[1]。内容はセブンセグメント関連のプログラムを中心に演習を実施した。今後はボード教材を用いた演習時間を増やし、モータやカメラモジュール等の導入を検討している。

5. 遠隔講義対応について

2020 年度より本演習も遠隔講義となったため、これまで周回により実施していた演習の個別対応が出来なくなり全員向けの演習に変わった。そのため、本年度は教員との協議の中で教材の活用を促進するために演習問題、解説を加筆し学生の教科書補助を目的とした副教本の役割から自主学習可能な教本を目的とした資料に改訂した。また、遠隔による演習では全体向けの説明が主となるため、進捗が遅れている学生に対しては、別回線で大学院生 TA に個別対応を依頼することで対応している。今後は教本についてのアンケートを実施し遠隔講義に対する理解度を確認し教材を改善する。

参考文献

- [1] 千葉慎二 「HDL 設計教育における自学自習および学生評価支援システムの開発」 工学教育 J.of JSEE, 55-4, 2007
- [2] 兼田 護 「VHDL によるデジタル電子回路設計」 森北出版株式会社 2007
- [3] 小林 優 「FPGA ボードで学ぶ組込みシステム開発入門 [Altera 編]」 技術評論社 2011

謝辞

本教育支援をご指導頂きました宮崎大学工学部環境ロボティクス学科 李根浩 准教授に感謝の意を表します。