



電圧-デューティ変換回路

メタデータ	言語: jpn 出版者: 宮崎大学工学部 公開日: 2020-06-21 キーワード (Ja): キーワード (En): 作成者: 那須, 雄介, 松本, 寛樹, Nasu, Yusuke メールアドレス: 所属:
URL	http://hdl.handle.net/10458/5572

電圧-デューティ変換回路

那須 雄介^{a)}・松本 寛樹^{b)}

Voltage-to-Duty Ratio Convertor

Yusuke NASU, Hiroki MATUMOTO

Abstract

In this paper, we describe an A/D conversion circuit for converting the duty ratio of a voltage from the Op-amp and resistor and capacitor. Converter operation is confirmed on SIMetrix.

Keywords: A/D conversion, Op-amp, duty ratio, capacitor.

1.序論

近年、あらゆるものがアナログからデジタルへの変換が必要とされている。2011年7月24日にアナログ放送からデジタル放送に移行されたことは周知のことだと思う。デジタル化が進んでいる理由としては、コンピューターや携帯電話など、利用者の多い機器の小型化、低電圧化、高密度情報化が集積回路の発達により進展しているためだ。現在も先進技術の発達によりCMOSプロセスの微細化は格段に進んでおり、低消費電力化や高速化等の大きな恩恵を受けてデジタル回路の応用範囲はますます拡大し続けている。

今回提案するのは、能動素子であるOp-amp、抵抗、コンデンサを用い、電圧をデューティ比に変換するAD変換回路である^[1]。デジタル値に変換することで情報を「0」と「1」の2値のみで表現できるため、アナログ値に比べデータ化や演算処理がしやすくなる。

デューティ比は周期と比較したさいに、周期同士の割り算になっているため誤差を低減することが期待される。

用途としてはPWM制御に用いられる。PWM制御とは一定の時間内でどの程度Highを出力するかをコントロールする制御方である。モーターの速度調整、LEDの明るさの調整などに応用されている。

周期やデューティ比の測定は回路シミュレーションソフトSIMetrixで行った。

a)電気電子工学専攻大学院生

b)電気電子工学科准教授

2.従来回路

図1にコンパレータを用いた能動RC-電圧/デューティ比変換回路図を示す。Op-ampの利得は固定し、Compはしきい電圧を0[V]としてComp1は入力電圧が正の時+V_{dd}[V]、負の時-V_{dd}[V]を出力する。また、Comp2は入力電圧が正の時に-V_{dd}[V]、負の時+V_{dd}[V]を出力する。コンデンサに初期電化を与えずOp-ampに電圧源V_{in}を設置したことにより抵抗Rに流れる電流が

$$I = \frac{V_{dd} - V_{in}}{R} \quad (1)$$

のように電圧源V_{in}によって決定されるのがこの回路の特徴である。

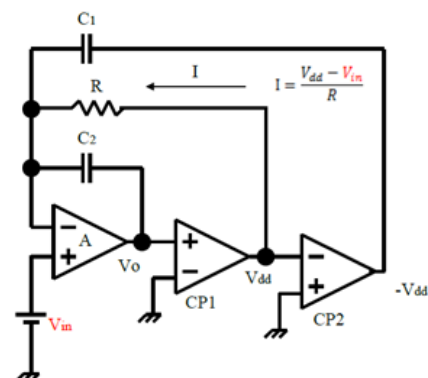


図1 提案回路

また、提案回路の Op-amp の出力波形を図 2 に示す。

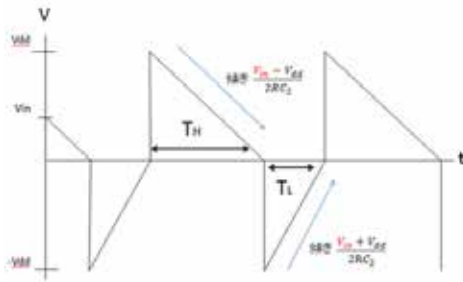


図 2 Op-amp の出力波形

正のパルスが出ている期間を TH、負のパルスが出ている期間を TL とすると、それぞれの理論式は、

$$T_H = -2RC_2 \frac{V_{dd}}{V_{in} - V_{dd}} \quad (2)$$

$$T_L = 2RC_2 \frac{V_{dd}}{V_{in} + V_{dd}} \quad (3)$$

となる。

またデューティ比 D、周期 T は

$$D = \frac{T_H}{T_H + T_L} = \frac{1}{2} \left(1 + \frac{V_{in}}{V_{dd}} \right) \quad (4)$$

$$T = T_L + T_H = 4RC_2 \frac{1}{1 - \left(\frac{V_{in}}{V_{dd}} \right)^2} \quad (5)$$

となる。

デューティ比は容量 Cx の影響を受けず電圧源 Vin のみによって決定されるため誤差を低減することが期待できる。

入力電圧 Vin を ±0.1、±0.25、±0.5、±0.75、±1.0、±1.25、±1.5、±1.75、±2.0[V] と変化させたときの入力電圧と周期およびデューティ比のグラフを図 3、図 4 に示す。

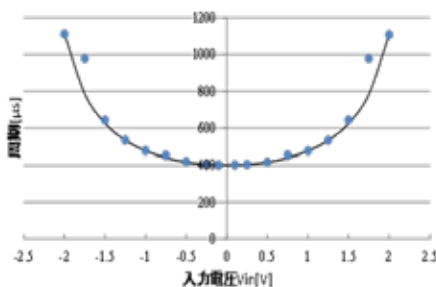


図 3、入力電圧と周期のグラフ

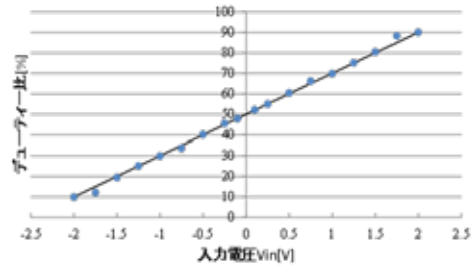


図 4 入力電圧とデューティ比のグラフ

図 3、図 4 とともに実線が計算によって得られた理論値、プロットしてある点がシミュレーションによって得られた値である。

誤差率が最大をとったのは周期、デューティ比ともに入力電圧 Vin が -1.75[V] のときで周期は 24.69%、デューティ比は 19.66% であった。また、最小の誤差をとったのは 0.1[V] の時、周期は 0.08%、デューティ比は 0.2% であった。

3.提案回路

3-1 回路構成

提案回路を図 5 に示す。

コンパレータはしきい電圧を 0[V] とし、入力が正の電圧のとき +Vdd[V] を出力し入力が負の電圧のとき -Vdd [V] を出力する。

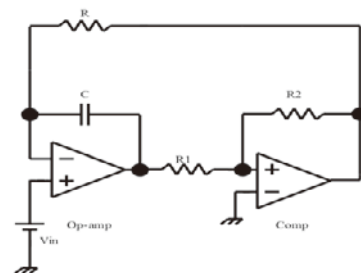


図 5 提案回路

3-2 動作原理

入力電圧を Vin、オペアンプの出力電圧を Vo とする。オペアンプとコンパレータの出力波形を図 6 に示す。コンパレータの出力電圧は +Vdd、抵抗 R に流れる電流 Ir はコンデンサ C に流れる電流 Ic と等しくなるので、

$$I_R = I_C \quad (6)$$

$$I_R = \frac{V_{dd} - V_{in}}{R} \quad (7)$$

となる。

この時 V_o は $V_o = V_{in} - V_c$ なので、

$$V_o = -\frac{1}{C} \int I_C dt + V_{in} \quad (8)$$

となり、これを解くと、

$$V_o = -\frac{1}{RC} (V_{dd} - V_{in})t + V_{in} + C \quad (9)$$

となる。

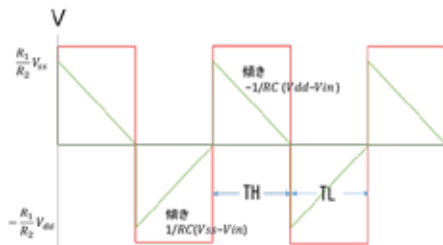


図 6 オペアンプとコンパレータの出力波形

図 6 より

$$T_H = \frac{R_1}{R_2} (V_{dd} + V_{ss}) \times \left| -\frac{RC}{V_{dd} - V_{in}} \right| = \frac{R_1 RC (V_{ss} + V_{dd})}{R_2 (V_{dd} - V_{in})} \quad (10)$$

$$T_L = \frac{R_1}{R_2} (V_{dd} + V_{ss}) \times \frac{RC}{V_{ss} - V_{in}} = \frac{R_1 RC (V_{ss} + V_{dd})}{R_2 (V_{ss} - V_{in})} \quad (11)$$

となり、デューティ比は

$$D = \frac{V_{in} - V_{ss}}{V_{dd} - V_{ss}} \quad (12)$$

また、周期 T は

$$T = \frac{R_1 RC}{R_2} \frac{(V_{dd} - V_{ss})^2}{(V_{dd} - V_{in})(V_{in} - V_{ss})} \quad (13)$$

が得られる。

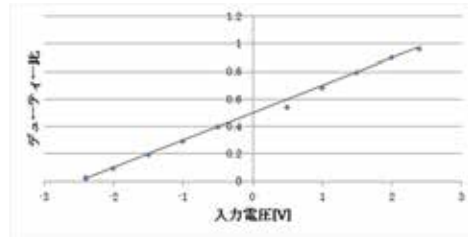


図 7 入力電圧とデューティ比のグラフ

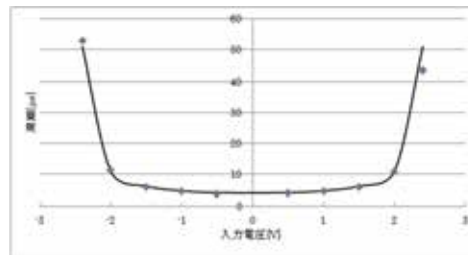


図 8 入力電圧と周期のグラフ

4. 考察

今回の研究では電圧/デューティ比変換器を提案し、SIMetrix による回路解析を行った。実験により得た成果と改善点を述べる。今回の提案回路では、周期ではなくデューティ比を用いた理由はデューティ比は周期と比較したさいに、周期同士の割り算になっているため誤差を低減することが期待されるためである。実際に周期の最大の誤差率は、 $V_{in}=2.4[V]$ のとき 14.4% でありデューティ比の最大の誤差は 9.81% であったことからデューティ比が誤差を低減していることがわかる。

また、従来回路の入力電圧 V_{in} が $-1.75[V]$ のときにとったデューティ比の最大の誤差率 19.66% と提案回路のデューティ比の最大の誤差 9.81% とを比較した際に誤差率を二分の一程度に低減していることがわかる。誤差を低減することができた理由としては提案回路を従来回路と比較した際に、コンデンサとコンパレータが 1 つずつ少ない回路構成になっているためであると考えられる。また、誤差が $\pm 2.4[V]$ 付近で大きく出てしまう原因としては入力電圧 V_{in} がコンパレータの出力電圧 $\pm 2.5[V]$ に近づきすぎると正のパルスが出ている期間 T_h の傾きが 0 に近くなりコンパレータの反転動作がうまく行われなことが考えられる。

今後の課題としては、素子の設定値を変更し測定すること、利得の変化によるデューティ比の変化を試行することがあげられる。

参考文献

- 1) Y. Lin, et al., "Limitations of a Relaxation Oscillator in Capacitance Measurements", IEEE Transaction on Instrumentation and Measurement (vol.49, No.6, pp.980-983 oct2000)
- 2) 藤井 信生 著, 'アナログ電子回路の基礎', 昭晃堂, 2004
- 3) 杉本泰博著, よくわかるアナログ電子回路, オーム社, p.71-p.72, 199