

宮 崎 大 学 大 学 院

博 士 学 位 論 文

論 文 題 目

ひずみヘテロ接合を用いた Si 系デバイスに電子線照射が
及ぼす電気的特性の劣化とその耐性向上に関する研究

学 位 授 与 2013 年 9 月

宮崎大学大学院農学工学総合研究科

物質・情報工学専攻

中島 敏之

目次

第 1 章 序論	1
1.1 本研究の背景.....	2
1.1.1 Si-MOSFET の微細化限界と等価的スケーリング技術	2
1.1.2 宇宙用途デバイスへの等価的スケーリング技術適用	9
1.2 本研究の目的.....	15
1.3 引用文献.....	16
第 2 章 Si _{0.8} Ge _{0.2} Source/Drain p-MOSFET に及ぼす電子線照射の影響.....	20
2.1 緒言.....	21
2.2 実験方法.....	22
2.2.1 試料作製	22
2.2.2 評価方法	25
2.3 電子線照射前後における Si チャネルへの圧縮ひずみ導入効果	29
2.3.1 Si チャネルへの圧縮ひずみ導入による電気的特性の向上(電子線照射前)	29
2.3.2 電子線照射が圧縮ひずみ導入効果へ及ぼす影響	35
2.4 結言.....	43
2.5 引用文献.....	45
第 3 章 電子線照射がひずみに及ぼす影響の Raman 分光法による解析	48
3.1 緒言.....	49
3.2 電子線照射が Strained-Si / Relaxed-Si _{0.7} Ge _{0.3} 層のひずみに及ぼす影響	50
3.2.1 試料および評価方法.....	50
3.2.2 Strained-Si 層および Relaxed-Si _{0.7} Ge _{0.3} 層のひずみ状態(電子線照射前).....	55
3.2.3 電子線照射による圧縮ひずみの発生	59
3.3 電子線照射による SiGe 層の圧縮ひずみ発生に B 添加が及ぼす影響.....	63

3.3.1	試料および評価方法.....	63
3.3.2	B-doped $\text{Si}_{0.75}\text{Ge}_{0.25}$ 層での局所的圧縮ひずみの発生.....	66
3.4	結言.....	70
3.5	引用文献.....	71
第 4 章	耐放射線性ひずみ Si デバイスの提案.....	73
4.1	緒言.....	74
4.2	高 Ge 濃度 $\text{Si}_{1-x}\text{Ge}_x$ S/D p-MOSFET の耐放射線性評価.....	75
4.2.1	試料と評価方法.....	75
4.2.2	電子線照射前後の移動度を与える高 Ge 濃度化の効果.....	77
4.3	$\text{Si}_{1-x}\text{Ge}_x$ S/D p-MOSFET の耐放射線性向上要因の切り分け.....	82
4.4	結言.....	89
4.5	引用文献.....	90
第 5 章	結論.....	92
	謝辞.....	95
	付録.....	97
	研究業績リスト.....	98

第 1 章 序論

1.1 本研究の背景

1.1.1 Si-MOSFETの微細化限界と等価的スケーリング技術

現代の高度情報化社会を支える重要な部品として、あらゆる情報通信機器やデジタル家電に組み込まれているシリコン大規模集積回路(Si Large Scale Integrated circuit : Si-LSI)は、基本構成素子である金属 - 酸化物 - 半導体電界効果トランジスタ(Metal Oxide Semiconductor Field Effect Transistor : MOSFET)をスケーリング則に基づき微細化することで、高性能化、高集積化を遂げてきた[1, 2]。スケーリング則とは、1974年にIBM社のDennardらによって提案された微細化技術の指導原理である[2]。代表的なスケーリング則である定電界スケーリングとトランジスタ性能の関係を図1.1と表1.1に示す。ゲート長(L)やゲート幅(W)、ゲート酸化膜厚(T_{ox})と電源電圧(V)を k 倍($k < 1$)、チャネルの不純物濃度(N_A)を $1/k$ 倍とすると、遅延時間は k 倍に短縮され、消費電力(P)は k^2 倍に低減され、面積を k^2 倍に縮小できることから集積度も向上できる[2]。即ち、MOSFET寸法の微細化により、Si-LSIの動作速度や低消費電力性、集積度は飛躍的に向上する[3, 4]。

しかし、スケーリング則に沿ったMOSFETのゲート長縮小が進んだ現在では、微細化によるSi-LSIの高性能化は物理的限界に直面している[3, 4]。ゲート酸化膜の極薄化により、ゲート電極からSi基板への漏れ電流(トンネル電流)が増大するため、ゲート絶縁膜の更なる薄膜化は困難となり、チャネル領域の不純物濃度の増大に伴い、微細化によるキャリア移動度の向上効果が小さくなる[3-8]。これらの課題を解決し、Si-LSIの性能を更に向上させるための手段として従来のサイズの微細化ではなく、ゲート部やチャネル部に新しい構造や材料を用いる、等価的スケーリング技術に関する研究が世界中で進められ、実用化され始めている。

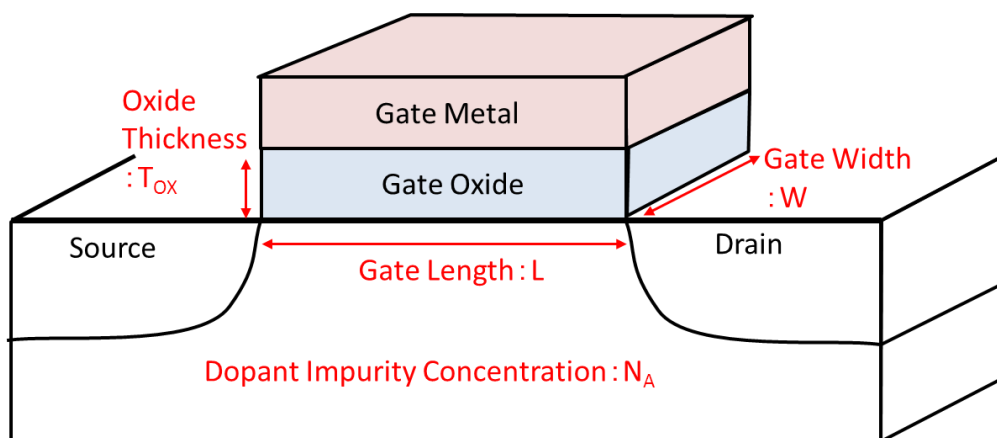
ゲート酸化膜の薄膜化に替わる等価的スケーリング技術では、図1.2に示す

高誘電率(High- k)ゲート絶縁膜やTri-gate Fin FETが実用化されている[9-13]。ゲート絶縁膜厚(T_{ox})の薄膜化は、チャネル長縮小に伴うゲート断面積(A)の縮小により、ゲート絶縁膜厚容量(C_{ox})が低下することを抑止するため行われてきた[9-11]。一方で、High- k 膜ではゲート絶縁膜材料を変更により誘電率(ϵ)を高め、ゲート絶縁膜容量の低下を抑止する[9-11]。結果としてゲート絶縁膜厚の薄膜化は不要となり、トンネル電流の抑制が可能となる。Leeらは、同じゲート絶縁膜容量のSiO₂膜厚に換算した等価膜厚(Equivalent Oxide Thickness : EOT)で1.15 nmの酸化ハフニウム膜(HfO₂)を用いた評価より、SiO₂膜と比較して4桁程度リーク電流が低減できると報告している[9]。同様に、チャネルを3方向よりゲート電極で挟むTri-gate Fin FET構造では、ゲート電極とチャネル界面の面積の拡大により、ソースおよびドレイン近傍でのパンチスルー電流を抑制でき[12, 13]、チャネル部直下のSi基板の完全空乏化により、電気的なSi基板の影響の排除が可能となる[12]。DoyleらはTri-gate Fin FET構造により、High- k ゲート酸化膜を用いた平面構造のFETと比較してリーク電流を更に1桁低減できると報告している[12]。Si-LSIの消費電力低減のためにも、リーク電流の低減は必須であり、High- k ゲート絶縁膜やTri-gate Fin FET構造は、今後のデバイスに必要不可欠な技術である。

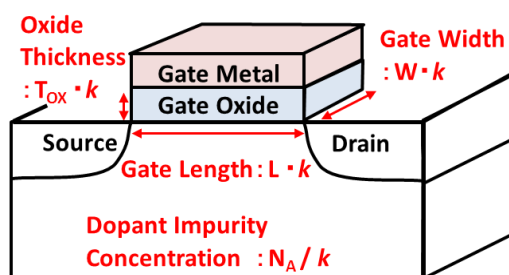
一方で、キャリア移動度向上を目的とした技術としては、ひずみSi技術が実用化されている[14]。ひずみSi技術による移動度向上機構は図1.3に示すバンドの分裂に起因する。スピンの縮退を無視すると、伝導帯のバンドは無ひずみにおいて6重に縮退しているが、引っ張りひずみが導入されると2重縮退のバンドと4重縮退のバンドに分裂する[14]。また、価電子帯では無ひずみにおいて軽い正孔のバンドと重い正孔のバンドがバンド端において縮退しているが、圧縮ひずみが導入されると分裂する[14]。分裂した各バンドにキャリアが一定の割合で配分されることで平均的な有効質量が小さくなることと、キャリアへのフォノン散

乱が低減されることにより、キャリアの移動度が向上する[14-17]。チャンネルへひずみを導入する技術としては、図1.4に示す窒化シリコン(SiN)膜、およびひずみヘテロ接合が実用化されている[18-22]。SiN膜を用いた場合には、内部にひずみを導入したSiN膜によりSiチャンネルに引っ張りもしくは圧縮の応力を加えSiチャンネルにひずみを導入する[19]。一方で、ひずみヘテロ接合を用いた場合には、Siより格子定数の大きなSiGe混晶や格子定数の小さいSiC混晶をソース・ドレイン部に形成し、格子定数の違いによりSiチャンネルへひずみを導入する[20-22]。移動度の向上はSi-LSIの動作速度向上に直結することから、ひずみSi技術も今後のSi-LSI開発に不可欠な技術である。

国際半導体技術ロードマップ(International Technology Roadmap for Semiconductors : ITRS)によると[23]、上述した実用化された技術以外にも、MOSFETのソース・ドレイン領域を不純物拡散層から金属材料に変更するメタルソース・ドレイン技術やチャンネル材料をSiからGeやIII-V化合物に置き換える技術、電子の有するスピンをデバイスに活用するスピントロニクス技術などの開発も活発化しており、情報技術の更なる発展のため、Si-LSIの更なる高性能化を要求するトレンドは今後も継続されていくと考えられる。



(a) 微細化前の MOSFET



(b) 微細化後の MOSFET

図 1.1 MOSFET の定電界スケーリングの概念図

表 1.1 定電界スケーリングにおける各パラメータの性能指数[2]

物理パラメータ	性能指数
ゲート長 L 、ゲート幅 W 、ゲート酸化膜厚 t_{ox}	k
基板不純物濃度 N_A	$1/k$
電界 E	1
電圧 V	k
容量 C	k
面積	k^2
遅延時間 $\tau_g = CV/I$	k
消費電力 $P = VI$	k^2
消費電力密度(チップ消費電力)	1

	従来微細化	等価的スケーリング技術	
		High-k膜	Trigate Fin FET構造
構造図			
ゲート断面図 (概略)	<p>Gate</p> <p>Gate Oxide T_{ox}</p> <p>Channel</p> <p>誘電率:一定</p> <p>ゲート断面積:縮小</p> <p>定電界スケーリング</p> <p>酸化膜容量:一定</p> <p>$C_{ox} = \frac{\epsilon \cdot A}{T_{ox}}$</p> <p>トンネル電流 大</p> <p>酸化膜薄膜化</p> <p>→トンネル電流増大</p>	<p>【SiO_2】</p> <p>$C_{ox, SiO_2} = \frac{3.9 \cdot A}{T_{ox}}$</p> <p>トンネル電流 大</p> <p>【例: HfO_2】</p> <p>$C_{ox, HfO_2} = \frac{24 \cdot A}{6 \cdot T_{ox}}$</p> <p>トンネル電流 小</p> <p>厚膜でも極薄SiO_2膜と同じ容量</p> <p>→トンネル電流低減</p>	<p>High-k Film</p> <p>Depletion layer</p> <p>Si-Sub</p> <ul style="list-style-type: none"> ・ソース、ドレイン空乏層の影響抑制 ・チャネル完全空乏化によるパンチスルーの抑制 <p>→リーク電流低減</p>
適用ゲート長	130 ~ 45 nm 程度	45 ~ 16 nm 程度	16 nm以下

図 1.2 ゲート絶縁膜の薄膜化に替わる等価的スケーリング技術

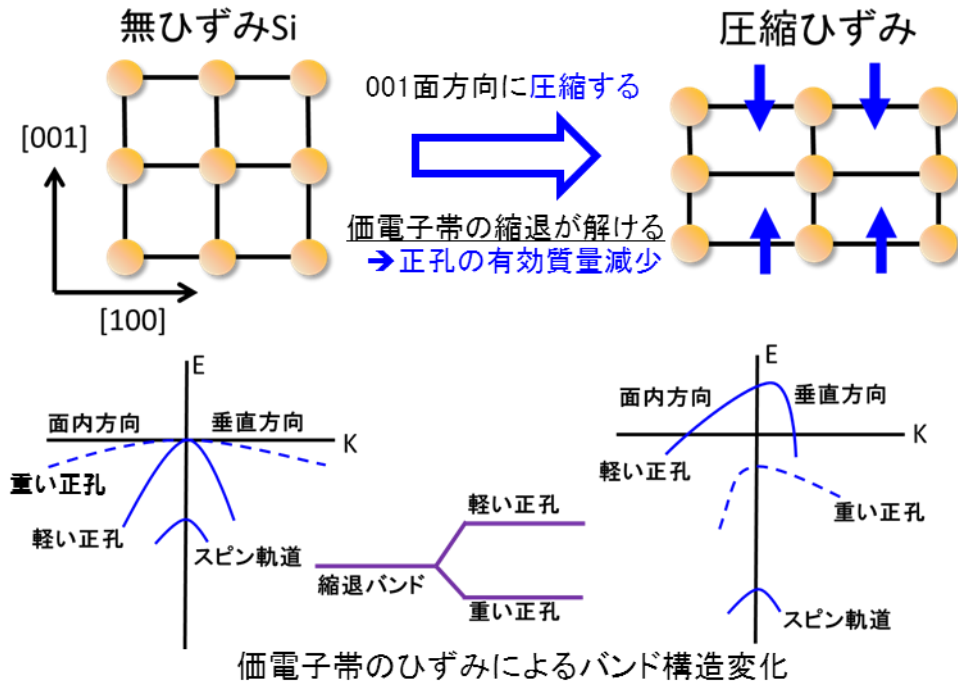
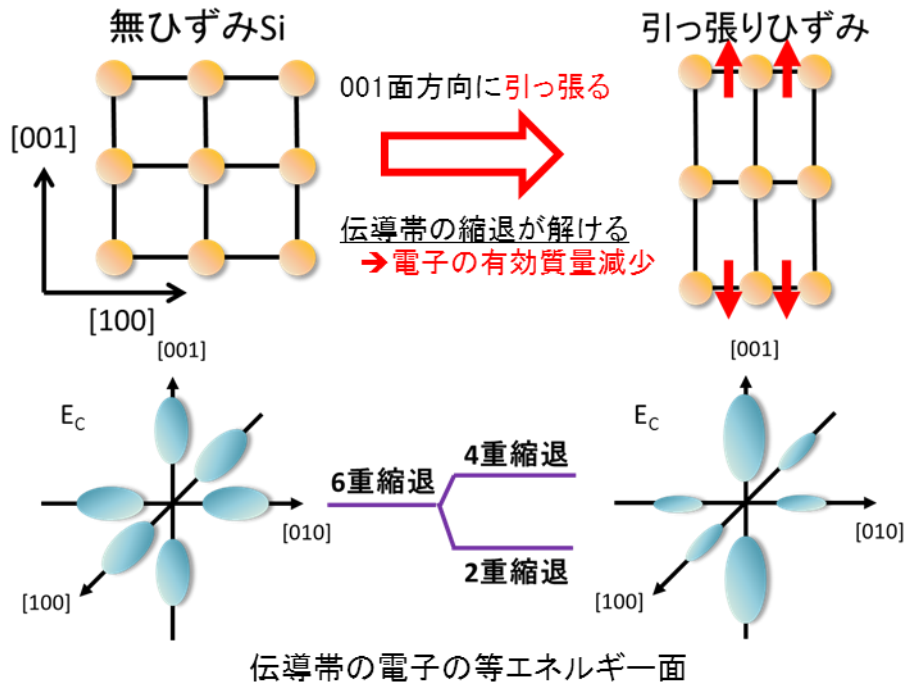


図 1.3 ひずみによる伝導帯と価電子帯の分裂

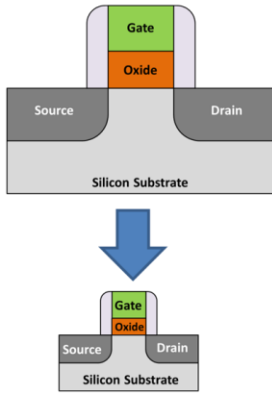
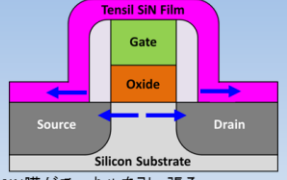
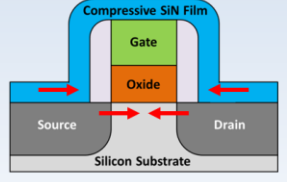
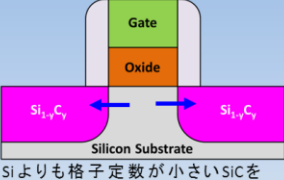
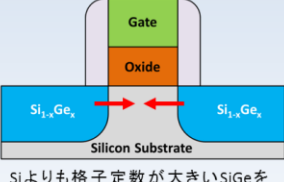
	従来微細化	等価的スケーリング技術	
		窒化シリコン(SiN)	ひずみヘテロ接合
MOSFET 断面図	 <p>基板不純物濃度増加による移動度低下 キャリア速度がドレイン手前で飽和 ⇒ 高電界になるほど移動度が低下</p>	 <p>SiN膜がチャネルを引っ張る ⇒ チャネルに引っ張りひずみ印加 ⇒ 電子移動度が向上</p>  <p>SiN膜がチャネルを圧縮する ⇒ チャネルに圧縮ひずみ印加 ⇒ 正孔移動度が向上</p>	 <p>Siよりも格子定数が小さいSiCをソースドレインに ⇒ チャネルに引っ張りひずみ印加 ⇒ 電子移動度が向上</p>  <p>Siよりも格子定数が大きいSiGeをソースドレインに ⇒ チャネルに圧縮ひずみ印加 ⇒ 正孔移動度が向上</p>
適用 ゲート長	90 nm 程度まで	90 nm 以下	

図 1.4 移動度向上のための等価的スケーリング技術

1.1.2 宇宙用途デバイスへの等価的スケーリング技術適用

1.1.1項で示した通り、等価的スケーリング技術は今後のSi-LSIの開発に必要不可欠である。等価的スケーリング技術を用いたSi-LSIが市場に占める割合は今後も上昇し、今後は従来の微細化技術により開発されたSi-LSIとの置き換えが進んでいくと考えられる。このトレンドは宇宙空間で使用されるSi-LSIも同様であり、地上と比較して容積や重量、使用できる電力に厳しい制限がある宇宙空間では、小型で軽量、低消費電力などの特徴を持つ、最先端のSi-LSIが強く求められる[24]。

しかし、宇宙空間は地上と異なり、高エネルギーの粒子や電磁波等の宇宙放射線が絶え間なく飛び交う環境である[25]。宇宙放射線は、その起源と特性および、地球に対する位置関係から三つに分類される[25]。太陽系の外に起源をもつ重イオン等の粒子線とエックス線からなる銀河宇宙線、太陽から放出される電子線や陽子線および紫外線からなる太陽宇宙線、地磁気に捕捉された電子線や陽子線からなる捕捉帯(ヴァン・アレン帯)粒子線である。ヴァン・アレン帯(図1.5)には、地上から500 km付近に中心をもつ陽子線密度の高い領域(内帯)と、20,000 km付近に中心をもつ電子線密度の高い領域(外帯)が存在する[26, 27]。黒崎らが報告している電子線、陽子線の高度およびエネルギー別の線量分布(図1.6)によれば、多くの人工衛星が稼働する静止軌道(地上36,000 km)は、0.5 MeV以上のエネルギーを持つ電子線にさらされる環境である[24]。

Si-LSIに代表される半導体デバイスは、これらの放射線にさらされることにより特性が劣化するため[25]、宇宙空間での半導体デバイスの利用には、放射線による劣化の評価が必要不可欠である。松田らは、長期的な運用による半導体デバイスの故障は太陽宇宙線中の陽子線や、ヴァン・アレン帯の電子線、陽子線によって起こると報告している[25]。半導体材料に電子線や陽子線が照射され

ると、電離作用による電子・正孔対の生成[28-30]、電子および陽子と原子との核衝突により原子が定常位置からはじき出される変位損傷(はじき出し損傷: Displacement Damage)とが生じる[31-34]。この2つの現象が半導体デバイスの材料や構造に応じて、デバイスの電気特性に様々な影響を及ぼす。例えば、電子・正孔対の生成がMOSFETのゲート酸化膜中で起こると、MOSFETの閾値電圧がシフトすることが報告されている[29, 35]。また、変位損傷による結晶欠陥がSi太陽電池中で発生すると、少数キャリアの拡散長を減少させ、Si太陽電池の電気出力が低下する[36]。

等価的スケーリング技術を適用したMOSFETに対しても、宇宙空間での利用を想定した放射線照射による評価が行なわれている。High- k 技術ではChoiら[37]やErginら[38]、Felixら[39]により酸化ハフニウム(HfO_2)や酸化アルミニウム(Al_2O_3)は SiO_2 の膜と比較して放射線による欠陥生成密度が低いことが報告されている。一方で、酸化ガドリニウム(Gd_2O_3)をベースとした絶縁膜は、放射線を照射された場合、 SiO_2 と比較して欠陥が生成されやすいことがGarciaら[40]により報告されている。Fin FET構造については、放射線による酸化膜中の電子・正孔対生成により閾値電圧のシフトとドレイン電流の減少が起こることがWuら[41]やColingeら[42]により報告され、Mamouniら[43]やPutら[44]によりFinのサイズに依存して放射線照射の影響が異なることが報告されている。ひずみSi技術を用いたMOSFETに対する放射線照射の影響については、SiN膜を用いてSiチャンネルに引っ張りひずみを加えたn型、p型のMOSFETに60 MeVの陽子線を照射した結果がClaeysらにより報告されており[45]、p-MOSFETではSiN膜があることで閾値電圧シフトが抑制され、n-MOSFETではSiN膜による閾値電圧シフトへの影響は無いことが明らかになっている[45]。一方で、ひずみヘテロ接合を適用したMOSFETに対する放射線照射の研究報告は、Maitiらにより、ゲート長45 nmの

$\text{Si}_{0.83}\text{Ge}_{0.17}$ Source/Drain (S/D) p-MOSFETへ、単位長当たり $0.2 \text{ pC}/\mu\text{m}$ のエネルギーを飛跡周辺に付与する放射線が照射された場合を想定した、シミュレーション結果が報告されているのみである[46]。この報告によれば、 $\text{Si}_{0.83}\text{Ge}_{0.17}$ S/D p-MOSFETの閾値電圧は放射線の照射によりマイナスシフトし、相互コンダクタンスおよび正孔移動度は低下する。また、閾値電圧のシフト量および正孔移動度の低下量は、従来のSi p-MOSFETとほぼ同等である[46]。しかしながら、このMaitiらの報告を裏付ける実験データの報告例は無く、他の等価的スケーリング技術と比較して、ひずみヘテロ接合を用いたMOSFETが放射線環境下にさらされることを想定した研究報告は、現状として遅れている(図1.7)。これは、ひずみヘテロ接合を適用したMOSFETで構成されるSi-LSIを宇宙空間用途へ応用する上での課題である。

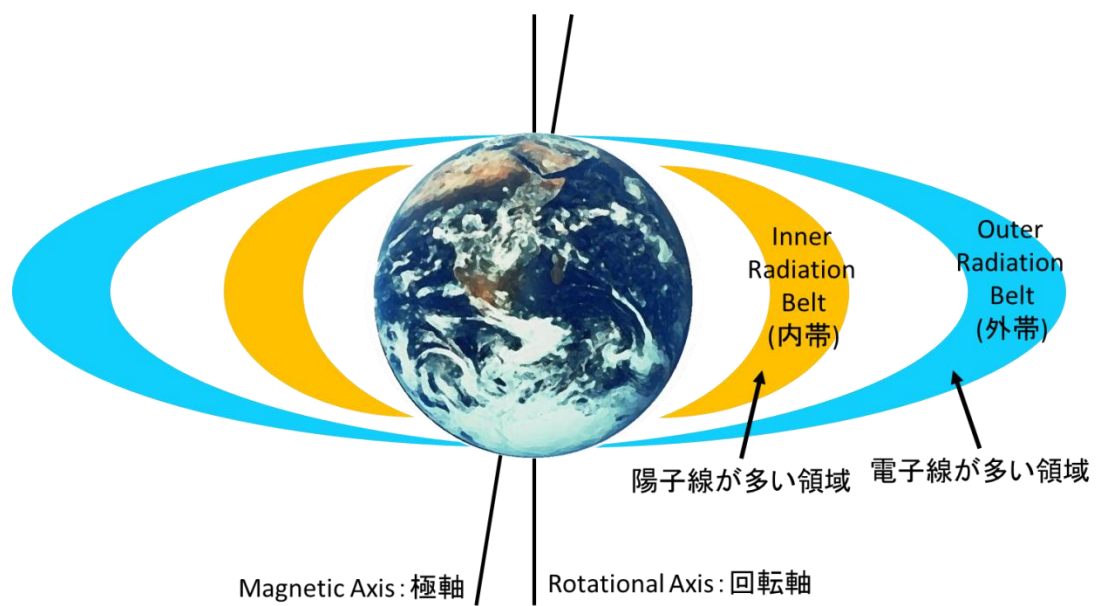


図 1.5 地球周辺の放射線帯(ヴァン・アレン帯)の概略図

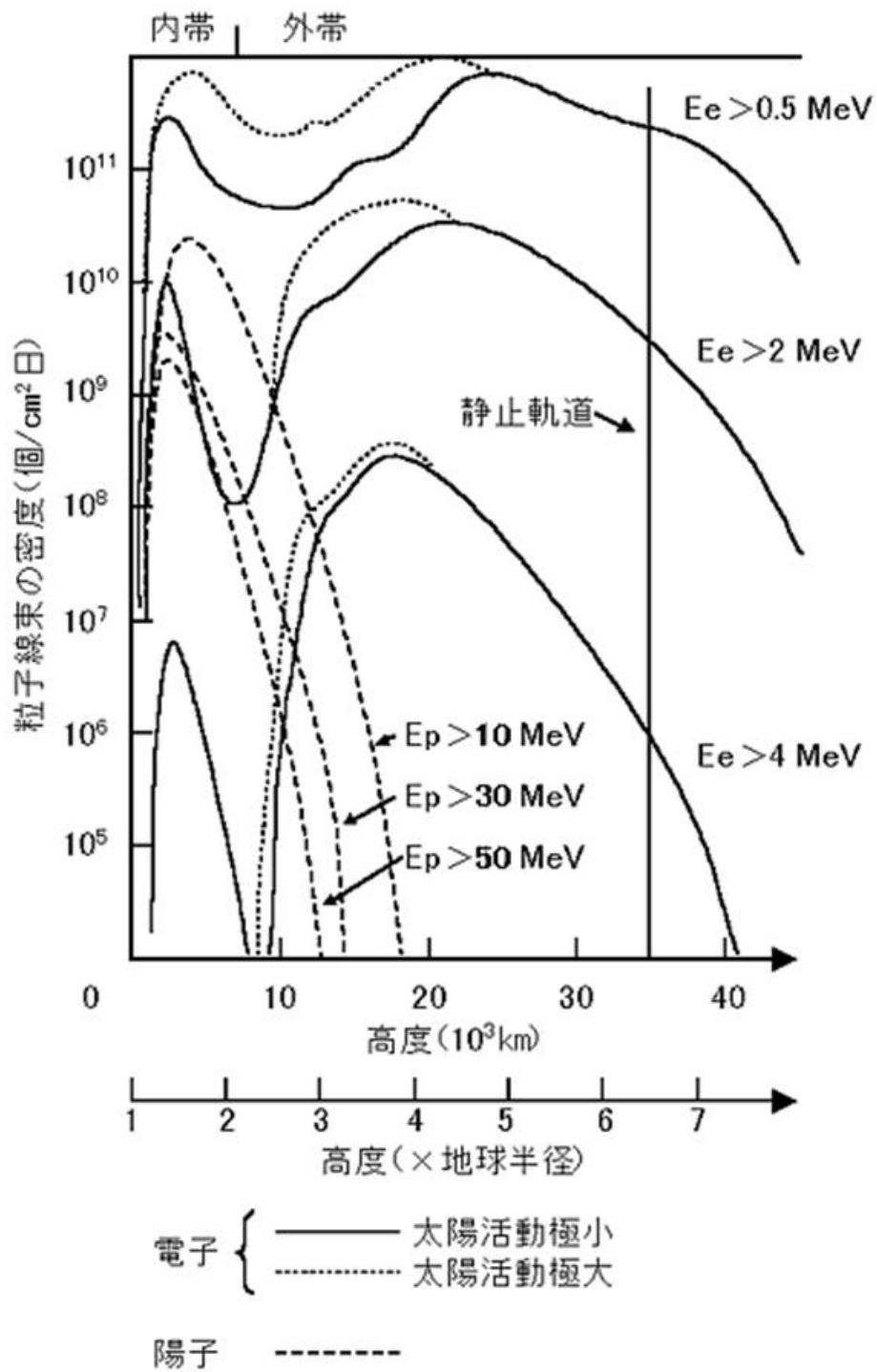


図 1.6 電子線および陽子線のエネルギー別線量分布[24]

高誘電率(High-k)ゲート絶縁膜	
報告内容	文献
SiON, Al ₂ O ₃ , HfO ₂ , Zr _{0.4} Si _{1.6} O ₄ を評価。全てSiO ₂ よりも欠陥生成密度が低い	[37, 38]
HfO ₂ は低照射線量では欠陥生成密度が低い	[39]
HfO ₂ , Gd ₂ O ₃ , HfO ₂ , SiO ₂ を評価。Gd ₂ O ₃ が最も欠陥生成密度が高い <i>材料毎の放射線耐性実験結果に関する報告あり</i>	[40] 等々

Fin FET	
報告内容	文献
Fin側面の界面欠陥および底部の酸化物トラップにより閾値電圧が変化	[41]
低照射量では相互コンダクタンスの向上が観察され、高照射量では界面欠陥生成により減少した	[42]
Fin幅が狭いサンプルが最も放射線の影響を受けがたい <i>構造毎の放射線耐性実験結果に関する報告あり</i>	[43, 44] 等々

ひずみSi	
報告内容	文献
SiN膜を用いたひずみ構造でSiN中の水素に起因する閾値シフトを観察 <i>>> 移動度に関する記述無し、引っ張りひずみのみ</i>	[45]
ひずみヘテロ接合を用いたMOSFETに放射線を照射すると閾値電圧がシフトし、ドレイン電流、相互コンダクタンス、正孔移動度が低下する <i>>> シミュレーション結果のみ</i> <i>実験的な報告例がほぼ無い</i>	[46]

図 1.7 等価的スケーリング技術の耐放射線性に対する研究報告状況

1.2 本研究の目的

以上のような研究現状を鑑み、著者は高い放射線耐性を有するひずみSi MOSFETの開発を最終目標として、ひずみヘテロ接合を用いたSi MOSFETに放射線照射が及ぼす影響に対する研究を行った。本論文では電子線照射がひずみヘテロ接合を用いたSi MOSFETの電気的特性に及ぼす影響と、その要因について探索究明した研究結果をまとめた。

第2章では、2 MeVの電子線照射が、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの電気的特性に及ぼす影響について評価した。従来のSi p-MOSFETと比較して得られた知見をもとに、ひずみヘテロ接合を有する $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET特有の特性劣化を明らかにした。

第3章では、2 MeV電子線照射が結晶中のひずみに及ぼす影響を定量的に評価するため、Raman分光法を用いて評価した。得られた知見より、2 MeV電子線照射による電気的特性劣化に寄与するひずみの変動有無についてまとめた。

第4章では、ひずみヘテロ接合において移動度向上効果を決定づけるソース・ドレイン部のGe濃度及びゲート長が、2 MeVの電子線照射による電気的特性変動に与える影響について評価した。デバイスパラメータの違いによる電子線照射の影響の違いに言及し、デバイス応用上に重要なパラメータを明らかにした。

第5章では、本論文を総括した。

1.3 引用文献

- [1] H. -S. P. Wong, D. J. Frank, P. M. Solomon, C. H. J. Wann, and J. J. Welser, Proceedings of the IEEE, **87**, 537 (1999).
- [2] R. H. Dennard, F. H. Gaensslen, H. N. Yu, V.L. Rideout, E. Bassous, and A. R. Leblanc, IEEE J. Solid State Circuits, **9**, 256 (1974).
- [3] G. E. Moore, Electronics, **38**, 114 (1965).
- [4] P. P. Gelsinger, P. A. Gargini, G. H. Parker, and A. Y. C. Yu, IEEE Spectrum, **26**, 43(1989).
- [5] R. T. Howe, and C. G. Sodini, Microelectronics: An Integrated Approach, Prentice Hall, (1997).
- [6] S. M. Sze, and K. K. Ng, Physics of Semiconductor Devices, 2nd Edition, John Wiley & Sons, (1981).
- [7] Y. Taur, and T. H. Ning, Fundamentals of Modern VLSI Devices, Cambridge University Press, (1981).
- [8] H. Iwai, Microelectronic Engineering, **86**, 1520 (2009).
- [9] B. H. Lee, L. Kang, W-J. Qi, R. Nieh, Y. Jeon, K. Onishi, and J. C. Lee, IEDM Tech. Dig., 133 (1999).
- [10] H. S. Momose, M. Ono, T. Yoshitomi, T. Ohguro, S. Nakamura, M. Saito, and H. Iwai, IEDM Tech. Dig., 593 (1994).
- [11] K. Roy, S. Mukhopadhyay, and H. Mahmoodi-Meimand, Proceedings of the IEEE, **91**, 305 (2003).
- [12] B. Doyle, B. Boyanov, S. Datta, M. Doczy, S. Harelend, B. Jin, J. Kavalieros, T. Linton, R. Rios, and R. Chau, Symp. on VLSI Tech., 133 (2003).
- [13] C. Auth, C. Allen, A. Blattner, D. Bergstrom, M. Brazier, B. Bost, M. Buehler, V. Chikarmane, T. Ghani, T. Glassman, R. Grover, W. Han, D. Hanken, M. Hattendorf,

- P. Hentges, R. Heussner, J. Hicks, D. Ingery, P. Jain, S. Jaloviar, R. James, D. Jones, J. Jopling, S. Joshi, C. Kenyon, H. Liu, R. McFadden, B. McIntyre, J. Neiryneck, C. Parker, L. Pipes, I. Post, S. Pradhan, M. Prince, S. Ramey, T. Reynolds, J. Roesler, J. Sandford, J. Seiple, P. Smith, C. Thomas, D. Towner, T. Troeger, C. Weber, P. Yashar, K. Zawadzki, and K. Mistry, Symp. on VLSI Tech., 131 (2012).
- [14] M. V. Fischetti, and S. E. Laux, J. Appl. Phys., **80**, 2234 (1966).
- [15] S. Takagi, J. L. Hoyt, J. J. Welser, and J. F. Gibbons, J. Appl. Phys. **80**, 1567 (1996).
- [16] J. J. Welser, J. L. Hoyt, S. Takagi, and J. F. Gibbons, IEDM Tech. Dig., 373 (1994).
- [17] M. V. Fischetti, Z. Ren, P. M. Solomon, M. Yang, and K. Rim, J. Appl. Phys., **94**, 1079 (2003).
- [18] S. Ito, H. Namba, K. Yamaguchi, T. Hirata, K. Ando, S. Koyama, S. Kuroki, N. Ikezawa, T. Suzuki, T. Saitoh, and T. Horiuchi, IEDM Tech. Dig., 247 (2000).
- [19] F. Ootsuka, S. Wakahara, K. Ichinose, A. Honzawa, S. Wada, H. Sato, T. Ando, H. Ohta, K. Watanabe, and T. Onai, IEDM Tech. Dig., 575 (2000).
- [20] S. Thompson N. Anand, M. Armstrong, C. Auth, B. Arcot, M. Alavi, P. Bai, J. Bielefeld, R. Bigwood, J. Brandeburg, M. Buehler, S. Cea, V. Chikarmane, C. Choi, R. Frankovic, T. Ghani, G. Glass, W. Han, T. Hoffmann, M. Hussein, P. Jacob, A. Jain, C. Jan, S. Joshi, C. Kenyon, J. Klaus, S. Iopic, J. Luce, Z. Ma, B. McIntyre, K. Mistry, A. Murthy, P. Nguyen, H. Pearson, T. Sandford R. Schweinfurth, R. Shaheed, S. Sivakumar, M. Taylor, B. Tufts, C. Wallace, P. Wang, C. Wever, and M. Bohr, IEDM Tech. Dig., 61 (2002).
- [21] T. Ghani, M. Armstrong, C. Auth, M. Bost, P. Charvat, G. Glass, T. Hoffmann, K. Johnson, C. Kenyon, J. Klaus, B. McIntyre, K. Mistry, A. Murthy, A. Murthy, J. Sandford, M. Silverstein, S. Sivakumar, P. Smith, K. Zawadzki, S. Thompson, and M. Bohr, IEDM

- Tech. Dig., 978 (2003).
- [22] K. W. Ang, K. J. Chui, V. Bliznetsov, A. Du, N. Balasubramanian, M. F. Li, G. Samudra, and Y-C. Yeo, IEDM Tech. Dig., 1069 (2004).
- [23] ITRS 2011 Edition (JEITA 訳).
- [24] 黒崎忠明, 放射線と産業, **63**, 18 (1994).
- [25] 松田純夫, 放射線と産業, **66**, 26 (1995).
- [26] E. G. Stassinopolos, G. J. Brucker, D. W. Nakamura, C. A. Stauffer, G. B. Gee, and J. L. Barth, IEEE Trans. Nucl. Sci. **43**, 369 (1996).
- [27] S. Duzellier, Aerospace Sci. Tech., **9**, 93 (2005).
- [28] 平尾敏雄, 小野田忍, 牧野高紘, 佐藤真一郎, 大島武, 第1回半導体材料・デバイスフォーラム予稿集, 9 (2009).
- [29] T. R. Oldham, F. B. McLean, H. E. Boesch Jr, and J. M. McGarryty, Semicond. Sci. Technol., **4**, 986 (1989).
- [30] H. E. Boesch, Jr., F. B. McLean, J. M. Benedetto, and J. M. McGarrity, IEEE Trans. Nucl. Sci., **33**, 1191 (1986).
- [31] J. R. Srouf, Proc IEEE, **76**, 1443 (1988).
- [32] G. D. Watkins, Mat. Sci. Semicond. Processing, **3**, 227 (2000).
- [33] Y-H. Lee, and J. W. Corbett, Phys. Rev. B, **13**, 2653 (1976).
- [34] M-A. Trauwaert, J. Vanhellefont, H. E. Maes, A-M. V. Bavel, G. Langouche, and P. Clauws, Appl. Phys. Lett., **66**, 3057 (1995).
- [35] P. J. McWhorter, and P. S. Winokur, Appl. Phys. Lett., **48**, 133 (1986).
- [36] M. Yamaguchi, S. J. Taylor, S. Matsuda, O. Kawasaki, and K. Ando, Proc. of IEEE Photovoltaic Specialists Conference, 167 (1996).

- [37] B. K. Choi, D. M. Fleetwood, L. W. Massengill, R. D. Schrimpf, K. F. Galloway, M. R. Shaneyfelt, T. L. Meisenheimer, P. E. Dodd, J. R. Schwank, Y.-M. Lee, R. S. Johnson, and G. Lucovsky, *Electron Lett.*, **38**, 157 (2002).
- [38] F. B. Ergin, R. Turan, S. T. Shishiyanu, and E. Yilmaz, *Nuclear Instruments and Methods in Physics Research Section B*, **268**, 1482 (2010).
- [39] J. A. Felix, J. R. Schwank, D. M. Fleetwood, M. R. Shaneyfelt, and E. P. Gusev, *Microelectronics Reliability*, **44**, 563 (2004).
- [40] H. Garcia, S. Duenas, H. Castan, A. Gomez, L. Bailon, R. Barquero, K. Kukli, M. Ritala, and M. Leskela, *J. Vac. Sci. Technol. B*, **27**, 416 (2009).
- [41] X. Wu, P. C. H. Chan, A. Orozco, A. Vazquez, A. Chaudhry, and J. P. Colinge, *Solid State Electron.*, **50**, 287 (2006).
- [42] J. P. Colinge, A. Orozco, J. Rudee, W. Xiong, C. R. Cleavelin, T. Schulz, K. Schrufer, G. Knoblinger, and P. Patrino, *IEEE Trans. Nucl. Sci.*, **53**, 3237 (2006).
- [43] F. E. Mamouni, E. X. Zhang, R. D. Schrimpf, D. M. Fleetwood, R. A. Reed, S. Cristoloveanu, and W. Xiong, *IEEE Trans. Nucl. Sci.*, **56**, 3250 (2009).
- [44] S. Put, E. Simoen, N. Collaert, C. Claeys, M. V. Uffelen, and P. Leroux, *IEEE Trans. Nucl. Sci.*, **54**, 2227 (2007).
- [45] C. Claeys, E. Simoen, S. Put, G. Giusi, and F. Crupi, *Solid State Electron.*, **52**, 1115 (2008).
- [46] T. K. Maiti, S. S. Mahato, P. Chakraborty, S. K. Sarkar, and C. K. Maiti, *Phys. Semicond. Devices*, 161 (2007).

第2章 $\text{Si}_{0.8}\text{Ge}_{0.2}$ Source/Drain p-MOSFET に及ぼす電子線照射の影響

2.1 緒言

MOSFETのSiチャネルをひずませることで移動度を向上させるひずみSi技術は、Si-LSIの動作速度の高速化に大きな影響を与えることから、Si-LSI開発に必要な不可欠な技術となった[1-5]。ひずみSi技術を適用したSi-LSIの応用範囲の中には、容積、質量、消費電力に厳しい制限がある宇宙空間で稼働する人工衛星も含まれる。人工衛星が稼働している静止衛星軌道は放射線の一種である電子線が多量に存在する空間である[6]。しかし、ひずみヘテロ接合を用い移動度を向上させたMOSFETに対する電子線照射の影響を実験的に評価し報告している例はなく、Maitiらがシミュレーションによる結果を報告しているのみである[7]。これは、ひずみヘテロ技術を適用したデバイスの宇宙空間応用における課題である。

そこで、本章ではひずみヘテロ接合を有する $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETが電子線にさらされた場合の、電気的特性の変化について論じる。特に、従来のp-MOSFETと $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの電子線照射による電気的特性の変化を比較することにより、圧縮ひずみ導入による電気的特性の向上効果に、電子線照射が及ぼす影響を明らかにすることを目的とする。

2.2 実験方法

2.2.1 試料作製

本章の実験で用いた試料はベルギーの研究機関である imec にて作製した。試料の作製フローを図 2.1 に示す。200 mm の p-type Si ウェーハ上にヒ素(As)、リン(P)をドーピングし n-well を形成した後、素子分離のために Shallow trench isolation (STI)を形成する。p⁺ S/D extension と n-type halo を形成した後に S/D を埋め込むための領域をエッチングする。Si_{0.8}Ge_{0.2} S/D はホウ素(B)をドーピングしながら 20 %の Ge 濃度で選択エピタキシャル成長法により形成する。その後、B を 3 keV でドーピングすることにより Highly doped drain (HDD)を形成し、1035 °C のアニールで不純物の活性化を行った。ゲート酸化膜として 1.5 nm の SiON を形成した後、Poly-Si ソース電極および NiSi コントクトを形成した。ソース・ドレイン部を除き Si_{0.8}Ge_{0.2} S/D p-MOSFET と Si p-MOSFET は同一条件で作製され、試料のゲート長は 0.3 μm、ゲート幅は 10 μm で一定とした。最終的な試料の断面図を図 2.2 に示す。Si_{0.8}Ge_{0.2} の混晶の格子定数(α_{SiGe})は、Vegard's 則より Si の格子定数(α_{Si} : 0.543 nm)と Ge の格子定数(α_{Ge} : 0.565 nm) を用い、式(2.1)で表される[8, 9]。

$$\alpha_{SiGe} = \alpha_{Ge} \cdot x + \alpha_{Si} \cdot (1 - x) \quad (2.1)$$

Ge濃度 $x = 0.2$ の試料における格子定数(α_{SiGe})は 0.547 nm となり、Si の格子定数との間に 0.8 % の格子ミスマッチがある。即ち、図 2.3 に示した通り、計算上では埋め込まれた Si_{0.8}Ge_{0.2} から Si チャネルへ電流駆動方向と平行に 0.8 % 圧縮ひずみが印加されている。

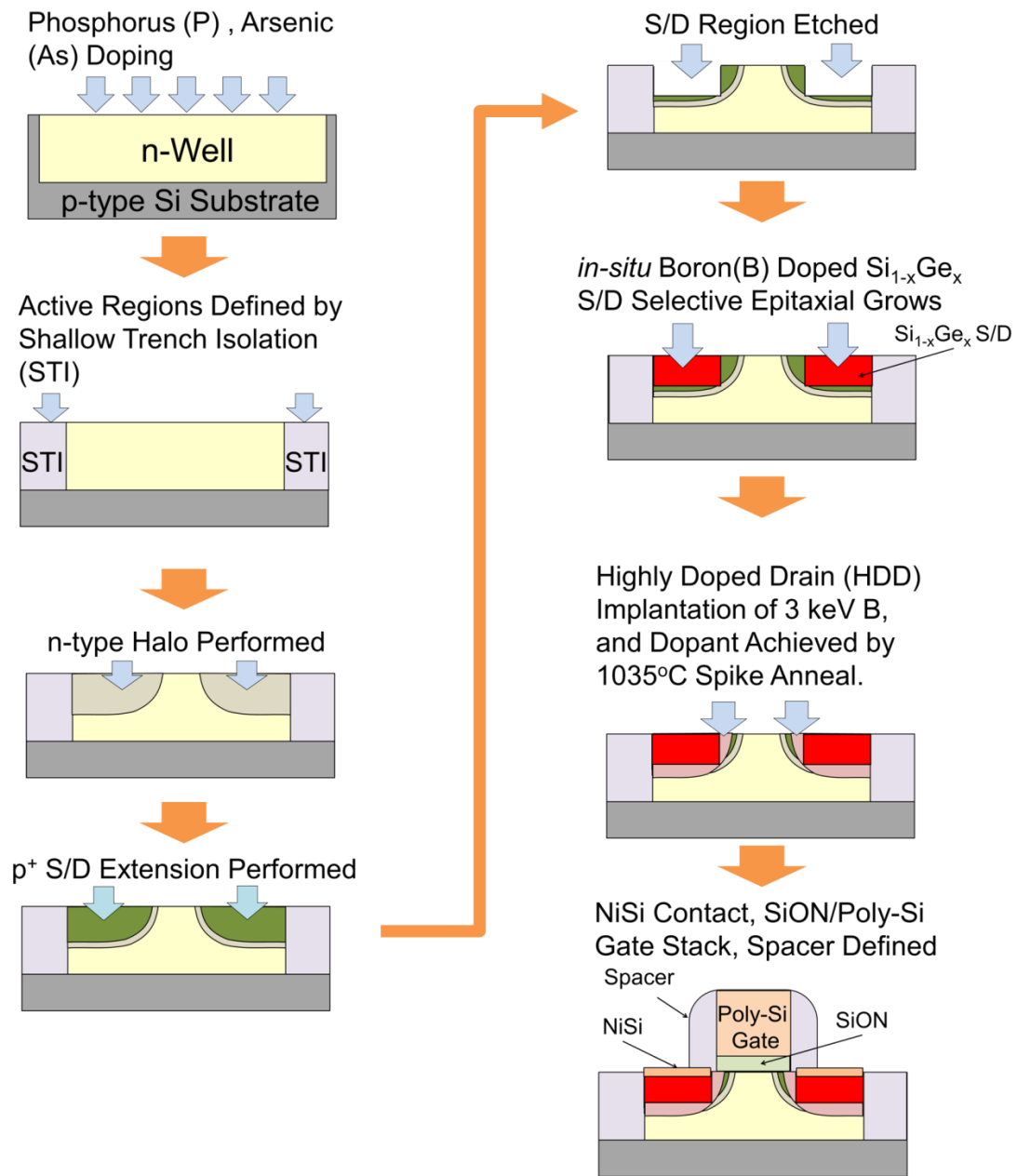


図2.1 評価試料作製フロー

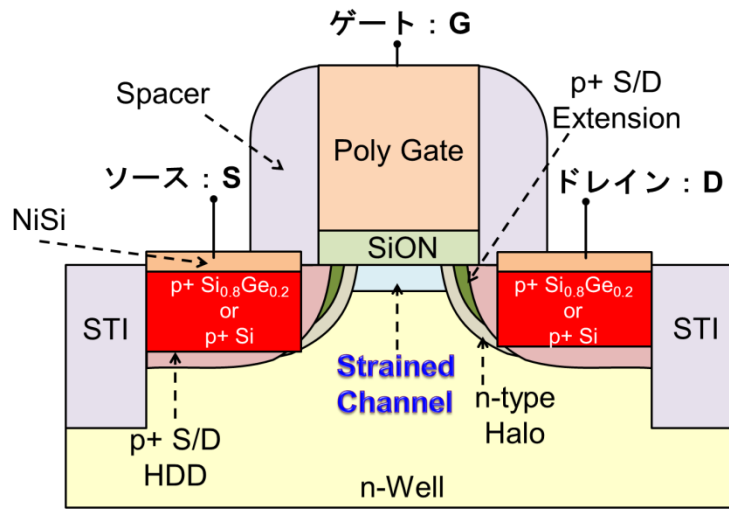


図 2.2 試料の断面構造概略図

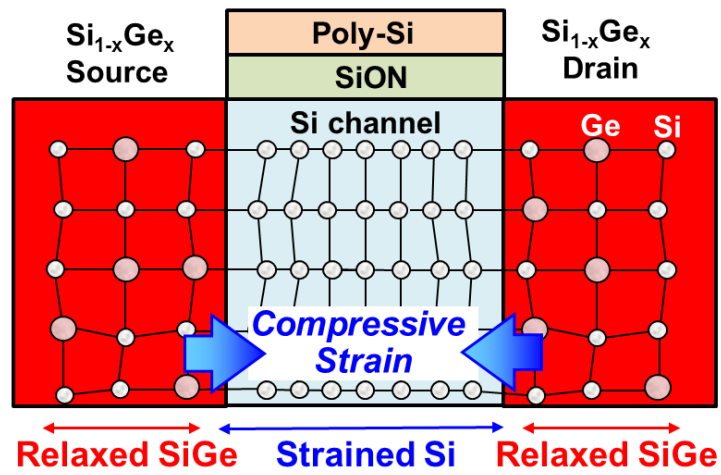


図 2.3 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET のひずみ印加機構の概略図

2.2.2 評価方法

本章で実施した電子線照射には群馬県高崎市の独立行政法人日本原子力開発機構(Japan Atomic Energy Agency : JAEA)の高崎量子応用研究所所有のコッククロフト・ワルトン型電子加速器を用いた。電子線照射方法の概略を図2.4に示す。試料は試料台の上に真空吸着で固定し、倍電圧回路で加速した電子をMOSFETのチャネルに対してPoly-Si/SiONゲート側から垂直に照射した。電子線の照射エネルギーは静止軌道上での人工衛星での運用を想定し、ヴァン・アレン帯の電子のエネルギー分布から2 MeVを選択した[7]。また、1秒間に単位面積あたりに照射される電子のレートを $4.68 \times 10^{13} \text{ cm}^{-2} \cdot \text{s}^{-1}$ で一定として、照射する時間を変えることで単位面積あたりの積算照射量を変化させた。積算照射量は先行研究の結果から[10]、同程度のサイズのMOSFETで特性劣化が確認されている $1 \times 10^{16} \text{ cm}^{-2}$ 以上の量を段階的に照射し、 $5 \times 10^{17} \text{ cm}^{-2}$ まで実施した。照射中は試料にバイアスは印加せず、試料裏面側から水冷板を用いて冷却を行い、常温に保つよう設定した。

電気的特性の評価は国立熊本高等専門学校所有のAgilent社製半導体パラメータアナライザ4156CとMJC社製ウェーハプローバー708fTを組み合わせた測定装置を用いて実施した。ドレイン電圧(V_{DS}) = -25 mV、ゲート電圧(V_{GS}) = -1.2 ~ 0.5 Vの条件でドレイン電流(I_{DS})を測定した。測定結果より得られた I_{DS} - V_{GS} 特性はMOSFETの線形領域において(2.2)式であらわされる。

$$I_{DS} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot \left[(V_{GS} - V_{TH}) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.2)$$

ここで、 μ は正孔移動度、 C_{ox} は単位面積当たりの酸化膜容量、 W はゲート幅、 L はゲート長、 V_{TH} は閾値電圧を示す。また、 I_{DS} - V_{GS} 特性の傾きより得られる相互

コンダクタンス(g_m)は式(2.3)であらわされる。

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot V_{DS} \quad (2.3)$$

式(2.3)より、式(2.4)が導かれる。

$$\mu = \frac{g_m \cdot L}{WC_{ox}V_{DS}} \quad (2.4)$$

式(2.4)用い、測定より得られた I_{DS} - V_{GS} 特性の傾きおよびデバイスパラメータから正孔移動度を算出した。また、閾値電圧を I_{DS} - V_{GS} 特性から外挿した直線が $I_{DS} = 0$ A と交わる点より求めた(図 2.5)。

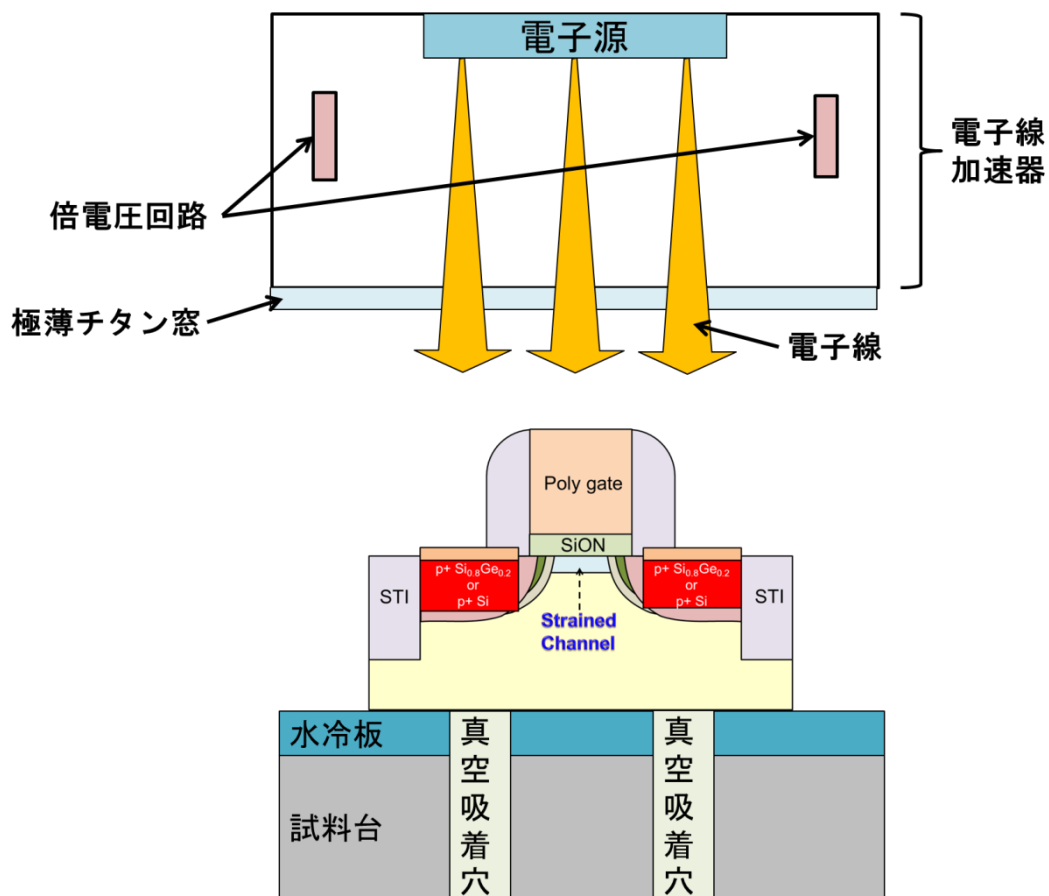


図 2.4 電子線照射実験方法の概略図

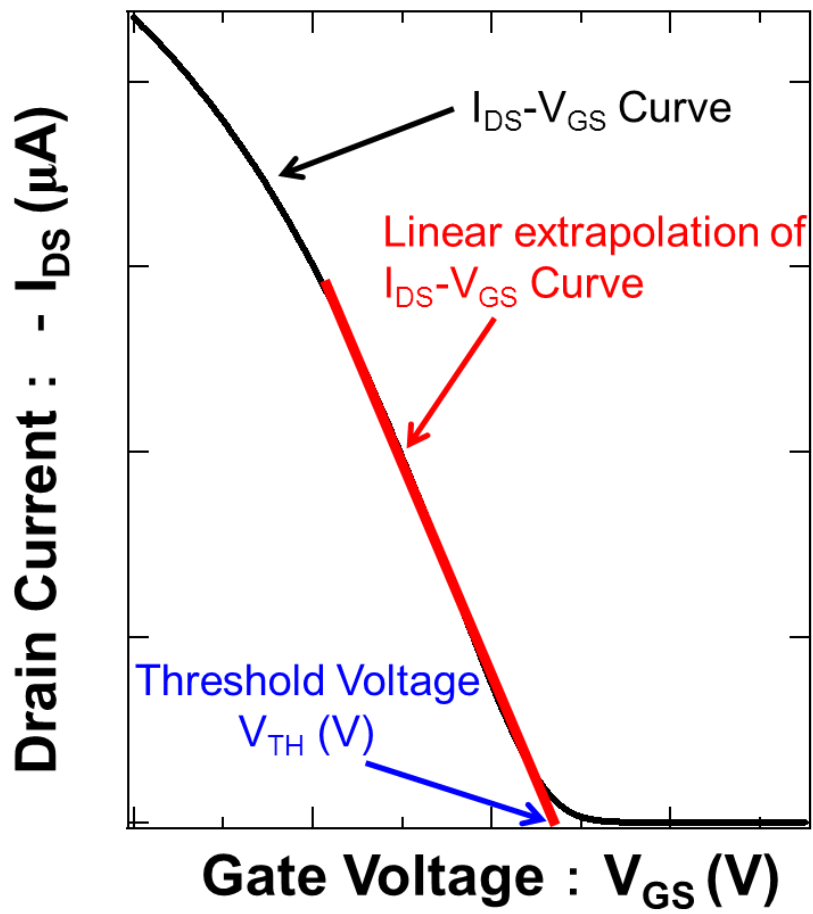


図 2.5 p-MOSFET における直線外挿法による閾値電圧算出

2.3 電子線照射前後におけるSiチャンネルへの圧縮ひずみ導入効果

2.3.1 Siチャンネルへの圧縮ひずみ導入による電気的特性の向上(電子線照射前)

図2.6に電子線照射前の $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETおよびSi p-MOSFETの $I_{\text{DS}}-V_{\text{GS}}$ 特性の測定結果を示す。左の軸は負のドレイン電流値を実数軸で示し、右の軸はドレイン電流の絶対値を対数軸で示す。実数軸のグラフより、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの試料において、ゲート電圧が $-1.2 \sim -0.3$ Vの領域でのドレイン電流の傾きがSi p-MOSFETと比較して急峻である結果が得られた。一方で、対数軸のグラフより得られたゲート電圧 -0.3 V \sim 0.5 Vのサブスレッショルド領域でのドレイン電流に着目すると、同じゲート電圧において $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETのドレイン電流は、Si-MOSFETより低い値を示した。これらの違いは、チャンネルへ圧縮ひずみを導入に起因すると考えられる。以降、それぞれの領域に分けて圧縮ひずみ導入の効果について論じる。

まず、ゲート電圧が $-1.2 \sim -0.3$ Vの領域において、圧縮ひずみ導入によりドレイン電流の傾きが急峻になった点に着目する。相互コンダクタンスの最大値は、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETが $1.49 \mu\text{S}$ 、Si p-MOSFETが $1.25 \mu\text{S}$ となり、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETのドレイン電流の傾きが急峻であった。式(2.3)に示された相互コンダクタンスを決定するパラメータのうち、ゲート幅、ゲート長及びドレイン電圧は同一である。また単位面積当たりの酸化膜容量も酸化膜厚と酸化膜の比誘電率、酸化膜断面積で決定される数値であり、本評価に使用したサンプルでは同一である。つまり、ドレイン電流の傾きは図2.7に示す最大正孔移動度により決定される。図2.7より $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの最大正孔移動度は、Si p-MOSFETと比較して、約20%程度高い値を示した。即ち、ゲート電圧が $-1.2 \sim -0.3$ Vの領域における、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETのドレイン電流の急峻な傾きは、

圧縮ひずみによる正孔移動度向上効果を反映している。先行研究では、WangらがTCADシミュレーションを用いて、ゲート長 $0.3\ \mu\text{m}$ の $\text{Si}_{0.75}\text{Ge}_{0.25}$ S/D p-MOSFETにゲート電圧 $-1\ \text{V}$ 、ドレイン電圧 $-0.1\ \text{V}$ を印加した場合の正孔移動度向上率が $20\% \sim 30\%$ 程度であることを報告している[11]。今回使用した $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETから得られた正孔移動度の向上率は、先行研究の報告とほぼ一致している。つまり、評価に用いた $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETは、理論に即した圧縮ひずみ導入効果を有しており、電子線照射が圧縮ひずみ導入効果に及ぼす影響を検証することに適している試料である。

次に、ゲート電圧 $-0.3\ \text{V} \sim -0.5\ \text{V}$ 以下のサブスレッショルド領域において、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETがSi p-MOSFETと比較して低いドレイン電流を示した点について着目する。サブスレッショルド領域における $I_{\text{DS}}-V_{\text{GS}}$ 特性の指標には、対数軸のドレイン電流の示す傾きの逆数であるサブスレッショルド係数(S)が用いられる。以下にその算出式を示す。

$$S = \frac{dV_{\text{GS}}}{d(\log I_{\text{DS}})} \quad (2.5)$$

式(2.5)より $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET及びSi p-MOSFETのサブスレッショルド係数を算出した結果、それぞれ 81.7 および $81.2\ \text{mV/decade}$ であり、サブスレッショルド領域におけるドレイン電流の傾きは同程度であった。一方、 $I_{\text{DS}}-V_{\text{GS}}$ 特性から算出した閾値電圧を図2.8に示す。 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの閾値電圧はSi p-MOSFETと比較して $40\ \text{mV}$ 程度マイナスシフトしている。Siチャンネルに導入された圧縮ひずみはバンド構造に変化をもたらし、 $10 \sim 100\ \text{mV}$ の閾値電圧シフトを引き起こすことが報告されている[12-14]。即ち、サブスレッショルド領域において、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETのドレイン電流がSi p-MOSFETと比較して低い

原因は、閾値電圧のマイナスシフトにより、ドレイン電流が同じ傾きでマイナスシフトしたことであり、正孔移動度同様に閾値電圧も圧縮ひずみ導入効果を反映している。

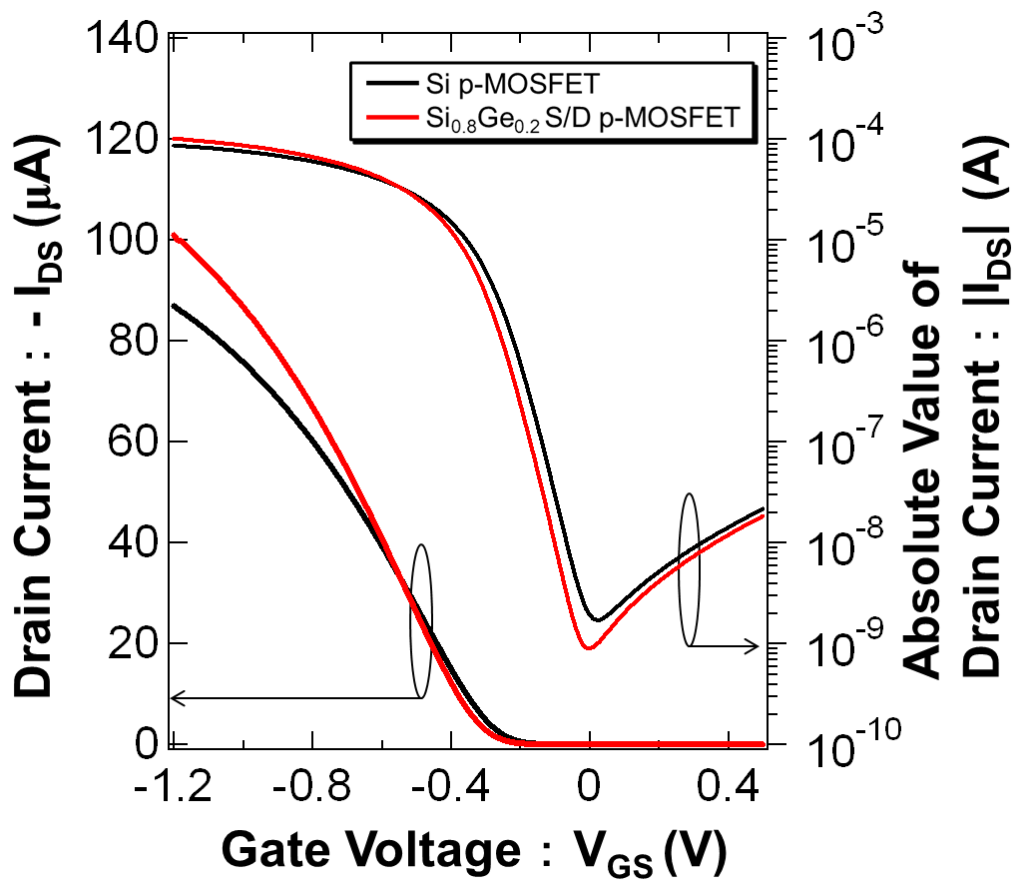


図 2.6 電子線照射前の I_{DS} - V_{GS} 特性における圧縮ひずみ導入効果

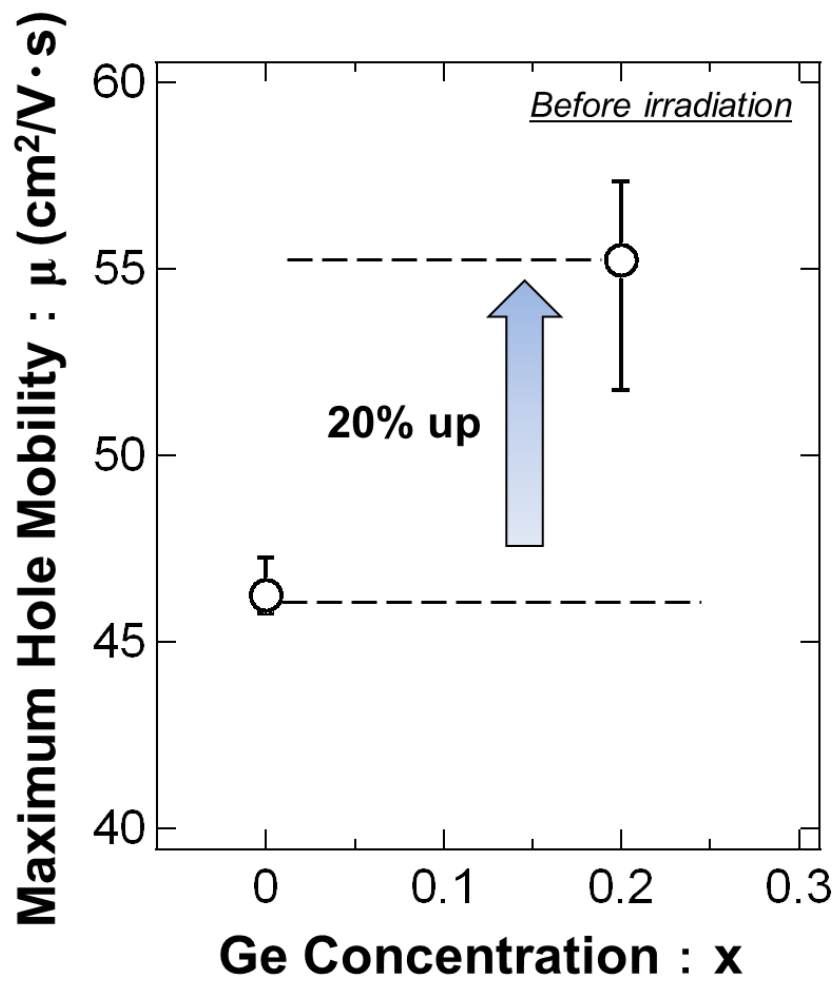


図 2.7 圧縮ひずみ導入が最大正孔移動度に及ぼす効果(電子線照射前)

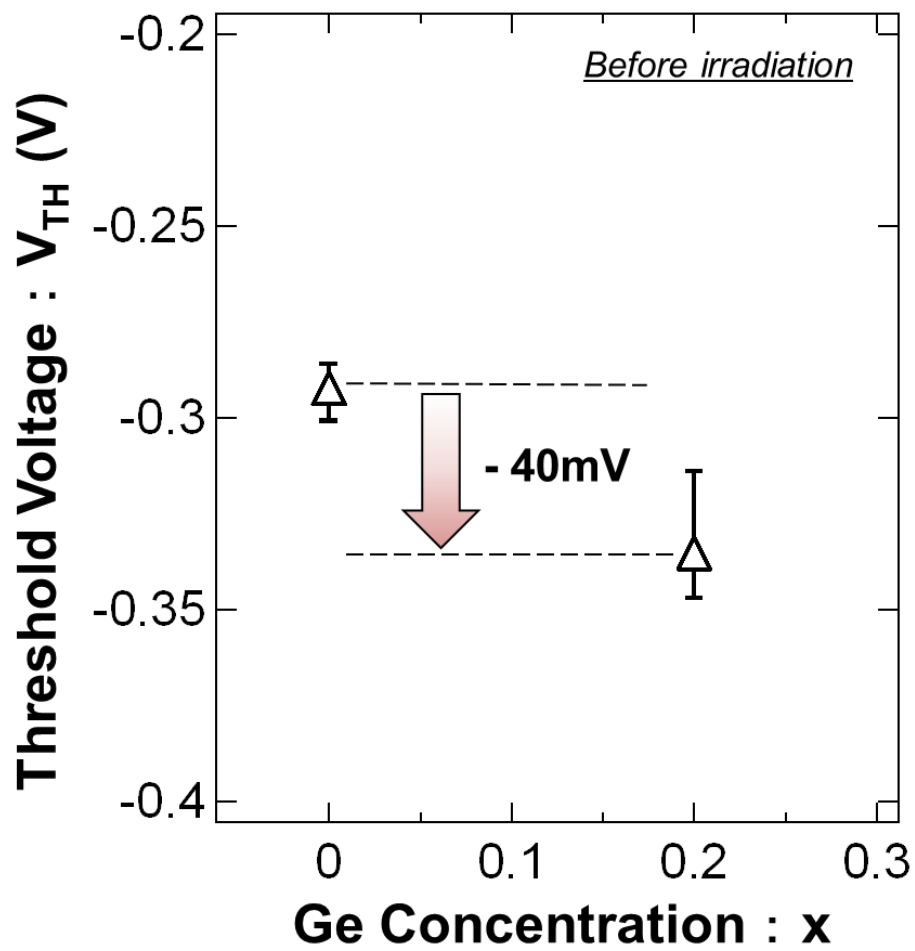


図 2.8 圧縮ひずみ導入が閾値電圧へ及ぼす効果(電子線照射前)

2.3.2 電子線照射が圧縮ひずみ導入効果へ及ぼす影響

前項にて $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET から、理論値に即した圧縮ひずみ導入効果が得られた。そこで、本項では電子線照射が圧縮ひずみ導入効果へ及ぼす影響について評価を行う。

電子線を照射した Si p-MOSFET および $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の $I_{\text{DS}}-V_{\text{GS}}$ 特性を図 2.9(a)および(b)にそれぞれ示す。 $I_{\text{DS}}-V_{\text{GS}}$ 特性は、Si p-MOSFET および $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET とともに同様の劣化傾向が観察された。左軸のグラフより、ゲート電圧 $-1.2 \sim -0.3 \text{ V}$ でのドレイン電流は、電子線の照射量の増加と共に減少し、傾きが小さくなった。また、右軸のグラフより、サブスレッショルド領域でのドレイン電流は照射量の増加と共にマイナス方向へシフトした。以降、これらの劣化の原因について、それぞれ検討を行う。

まず、サブスレッショルド領域でのドレイン電流のマイナスシフトについて論じる。前項で示した通り、サブスレッショルド領域のドレイン電流のシフトは閾値電圧との関係性が高い。閾値電圧の絶対値の差を考慮し、電子線照射による影響を定量的に比較するため、閾値電圧のシフト量(ΔV_{TH})を式(2.6)で定義する。

$$\Delta V_{\text{TH}} = V_{\text{TH After}} - V_{\text{TH Before}} \quad (2.6)$$

$V_{\text{TH Before}}$ 、 $V_{\text{TH After}}$ はそれぞれ電子線照射前、後の閾値電圧である。算出した閾値電圧シフト量と電子線照射量との関係性を図 2.10 に示す。電子線照射量の増加と共に閾値電圧がマイナスシフトする結果が得られ、サブスレッショルド領域でのドレイン電流低下の要因は閾値電圧のマイナスシフトによることが明らかとなった。

McWhorter と Winokur によると、放射線照射による MOSFET の閾値電圧のシフトはゲート酸化膜中の捕獲正孔による影響とゲート酸化膜-Si 基板界面の界面準位による影響の相互作用である[15]。放射線照射によるゲート酸化膜中への捕獲正孔とゲート酸化膜-Si 基板界面の界面準位の形成機構の概略図を図 2.11 に示す。ゲート酸化膜に放射線が照射されると、電離作用により自由電子・正孔対が発生する[16, 17]。一部は再結合し消滅するか、拡散によりゲート電極もしくは Si 基板へ排出されるが、一部は酸化膜中のトラップに捕獲される[18, 19]。自由電子トラップと正孔トラップの捕獲断面積の違いから[20, 21]、酸化膜中には捕獲正孔が増加する[21]。また、酸化膜中に存在する水素や水酸基、不純物と酸化膜との結合ネットワークが放射線照射により切断されると、自由な粒子となり正孔もしくは電子のトラップとなる[22, 23]。自由な粒子は拡散方程式に従い酸化膜中を拡散し、酸化膜と Si 基板界面付近に到達すると基板との反応により、Si のバンドギャップ中に多数の界面準位を形成する[23]。p-MOSFET の場合、Si チャネル近傍の正に帯電した捕獲正孔およびドナー型の界面準位に捕獲された正孔により、正孔チャネルの形成が阻害され、閾値電圧がマイナスにシフトする[24, 25]。図 2.10 に示した今回の実験結果でも、閾値電圧はマイナスシフトしており、電子線照射による酸化膜中の捕獲正孔および界面準位の導入が示唆される。

また、図 2.10 において Si p-MOSFET 及び $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET を比較すると、 $2 \times 10^{17} \text{ cm}^{-2}$ までの電子線照射量においては閾値電圧のシフト量に有意差がなかった。この結果は Si チャネルへの圧縮ひずみ導入による閾値電圧のマイナスシフトが電子線照射後も保持されていることを示唆している。一方で、 $5 \times 10^{17} \text{ cm}^{-2}$ の電子線を照射すると Si p-MOSFET の閾値電圧が $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の閾値電圧より大きく減少した。これは電子線照射により導入され

た捕獲正孔および界面準位による閾値電圧のマイナスシフトの他に、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET で電子線照射による閾値電圧のプラスシフトが生じたことを示唆している。即ち、電子線照射により Si チャンネルの圧縮ひずみが緩和し、閾値電圧のマイナスシフトが消失(プラスシフト)したことを示している。

次に、図 2.9(a)、(b)のゲート電圧 $-1.2 \sim -0.3 \text{ V}$ でのドレイン電流の減少について論ずる。得られた $I_{\text{DS}}\text{-}V_{\text{GS}}$ 特性より算出した最大正孔移動度の電子線照射量による変化を図 2.12 に示す。最大正孔移動度も電子線照射量の増加に伴って徐々に減少している。即ち、電子線照射によるドレイン電流の傾きの減少は、正孔移動度の減少によることが明らかとなった。従来の Si p-MOSFET への放射線照射による移動度の変化に関しては、界面準位にトラップされた正孔によるクーロン散乱の影響を受け減少すると報告されている[7, 26, 27]。即ち、電子線照射量増加による正孔移動度の減少は界面準位密度が増加したことによる。

$2 \times 10^{17} \text{ cm}^{-2}$ までの電子線照射においては、Si チャンネルへの圧縮ひずみ導入に関係なく、ほぼ同程度正孔移動度が減少した。即ち、電子線照射前に見られたひずみヘテロ接合に起因する $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の正孔移動度向上率は保持されており、界面準位の増加による正孔移動度向上効果への影響が見られない。一方で、 $5 \times 10^{17} \text{ cm}^{-2}$ の電子線を照射した後の $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の正孔移動度は Si p-MOSFET と比較し、急激に低下した。電子線照射前のひずみヘテロ接合による 20% の正孔移動度向上率は、 $5 \times 10^{17} \text{ cm}^{-2}$ の照射後には 4% まで低下し、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の正孔移動度は Si p-MOSFET とほぼ同一となることが明らかとなった。正孔移動度向上率はひずみヘテロ接合により加えられた Si チャンネル内部の圧縮ひずみの大きさに依存することから[11]、この移動度向上効果の消失は Si チャンネル内部の圧縮ひずみの緩和を示唆する。これらの結果から、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の移動度向上効果は、高照射線量の電子線

にさらされることにより消失し、移動度は従来の Si p-MOSFET と同等まで低下することが明らかとなった。これは、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET を適用した Si-LSI の動作速度の低下を示唆する結果であり、宇宙空間へ応用を目指す上で大きな問題である。

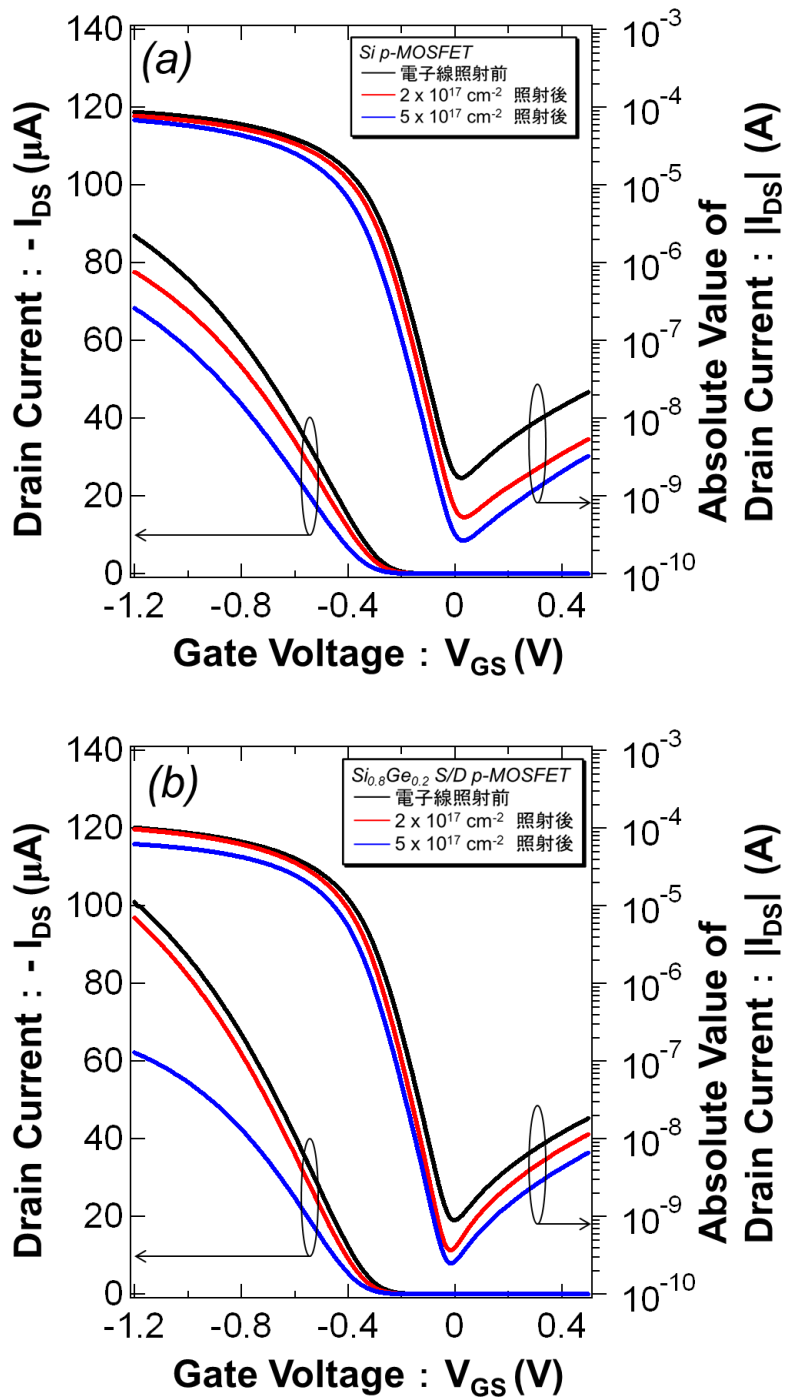


図 2.9 電子線照射後の(a)Si p-MOSFET および(b) $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の I_{DS} - V_{GS} 特性

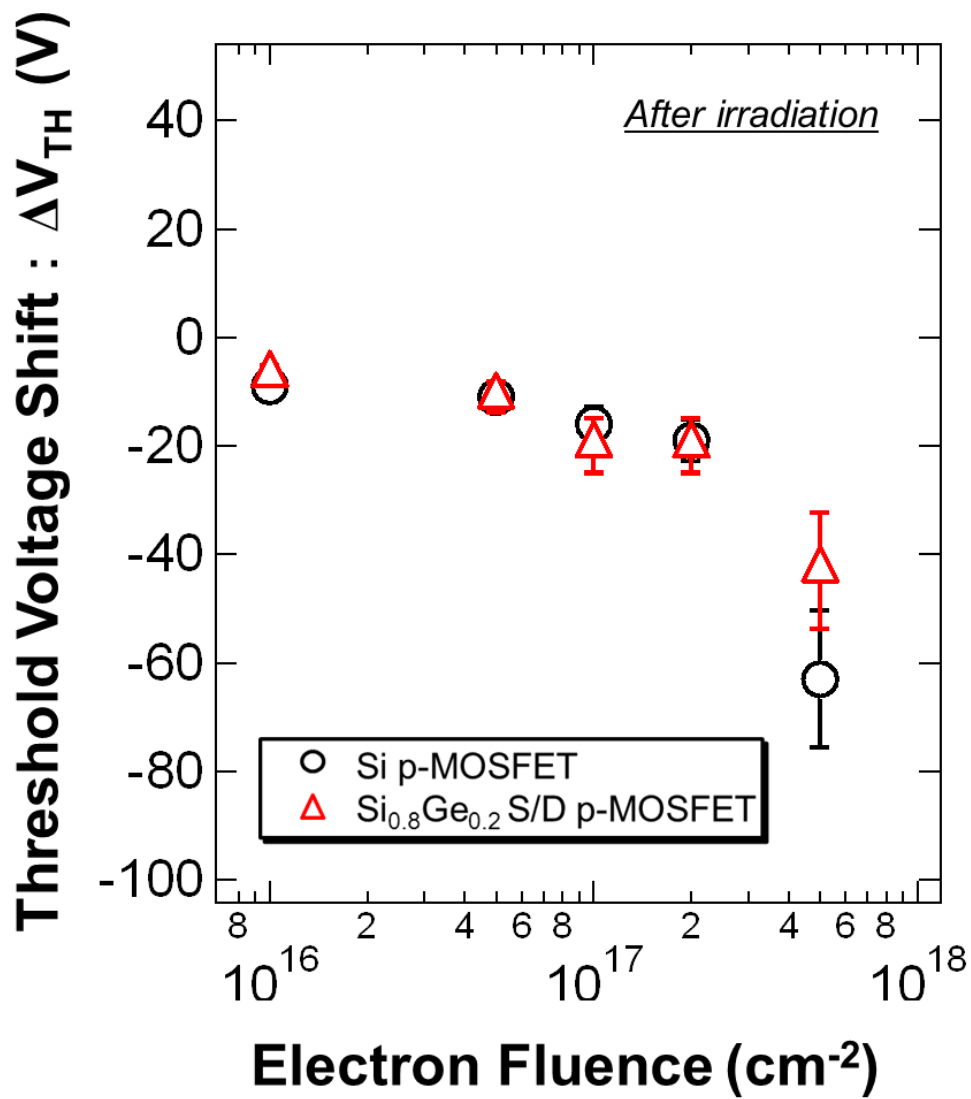


図 2.10 圧縮ひずみ導入が電子線照射量毎の閾値電圧シフトに及ぼす影響

電子線による自由電子(e^-)-正孔(h^+) 対、水酸基(OH^-)、水素(H^+)、ボロン(B)、リン(P)の自由な粒子発生

自由電子-正孔 対、自由な粒子の拡散による酸化膜中の移動およびゲート電極やSi基板への排出

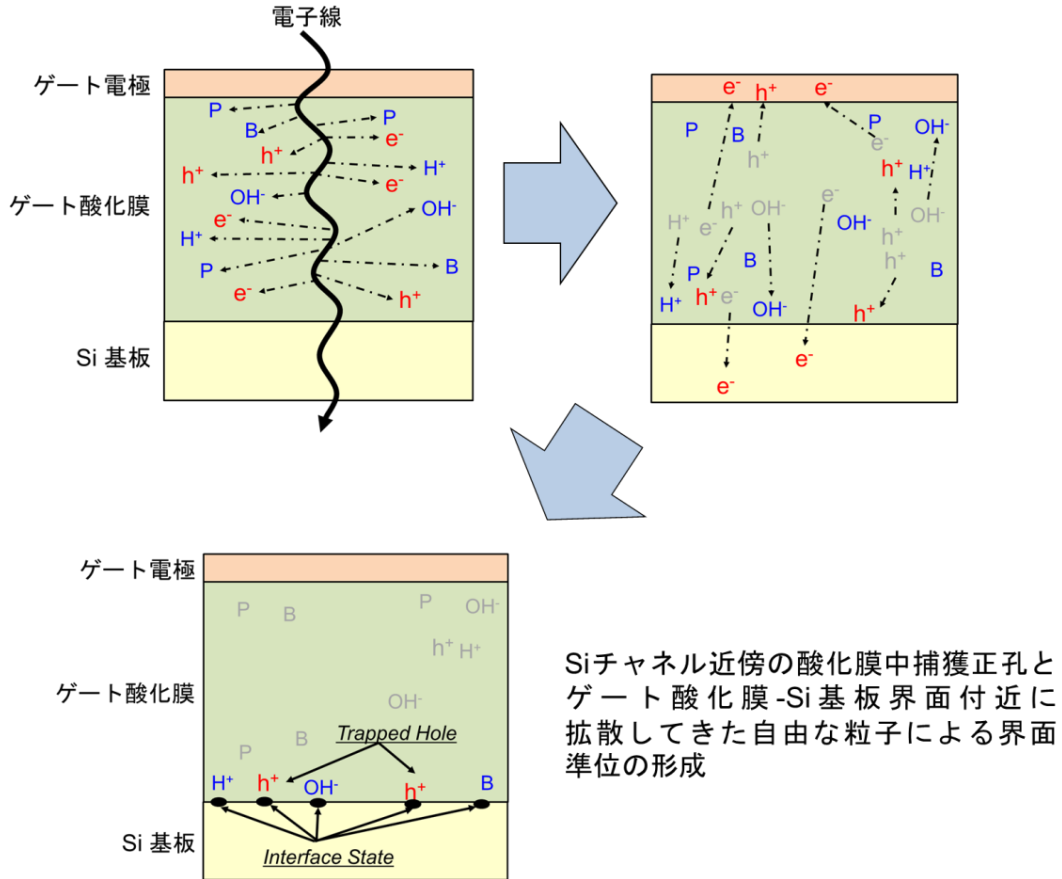


図 2.11 電子線照射時による捕獲正孔と界面準位形成プロセスの概念図

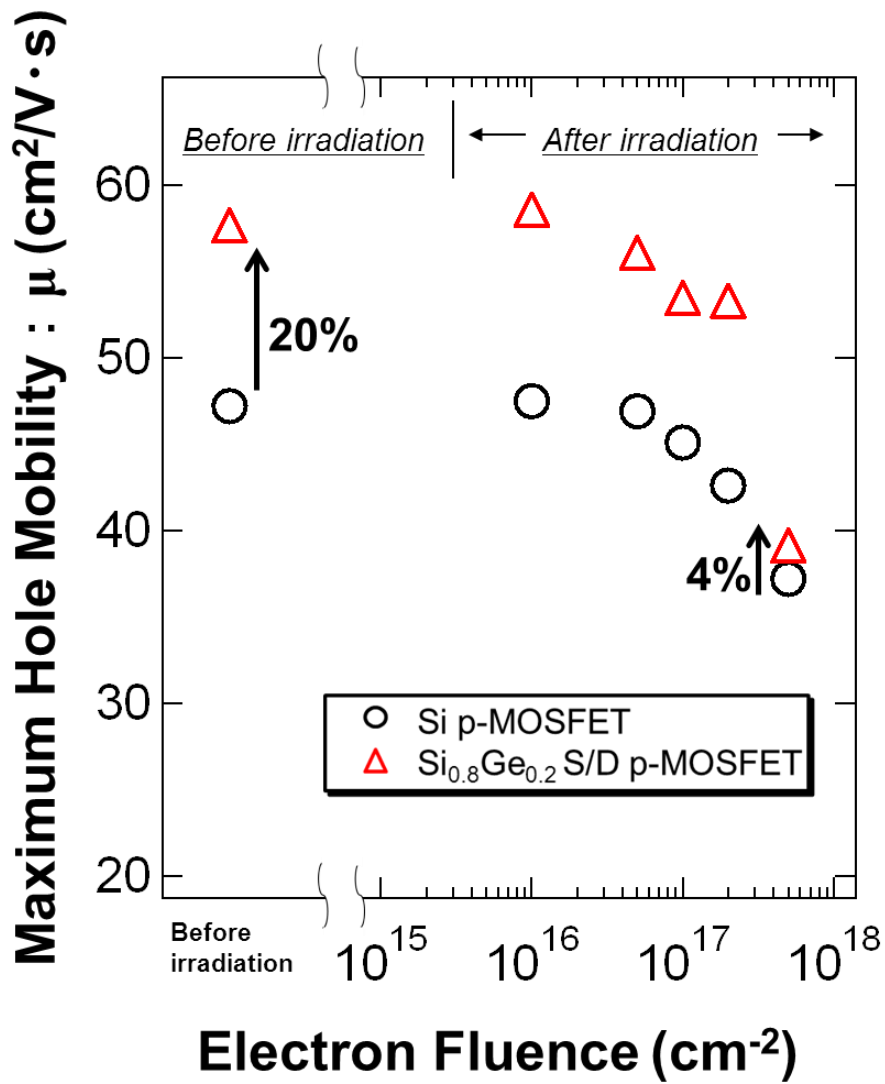


図 2.12 圧縮ひずみ導入が電子線照射量毎の最大正孔移動度劣化に及ぼす影響

2.4 結言

本章では、ひずみヘテロ接合を有する $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETが静止衛星軌道上で電子線にさらされた場合に、Siチャネルの圧縮ひずみによる電気的特性向上効果が受ける影響を明らかにすることを目的として、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの電気的特性の電子線照射前後の変化について評価した。得られた結論を以下に要約する。

- ① 電子線照射前後の $I_{\text{DS}}-V_{\text{GS}}$ 特性を測定し、そこから正孔移動度と閾値電圧を算出し、従来構造のSi p-MOSFETと比較すると、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETおよびSi p-MOSFET共に電子線照射量の増加に伴い、閾値電圧がマイナスシフトし、正孔移動度が減少する結果が得られた。これは、電子線照射によって導入される酸化膜中の捕獲正孔と酸化膜-Si基板界面付近の界面準位に起因する。
- ② $2 \times 10^{17} \text{ cm}^{-2}$ までの電子線照射においては、閾値電圧のシフト量および正孔移動度の減少量共に $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETとSi p-MOSFETでの違いは見られなかった。即ち、 $2 \times 10^{17} \text{ cm}^{-2}$ までの電子線照射においては、Siチャネルへの圧縮ひずみ導入効果である、正孔移動度の向上および閾値電圧のシフトは保持された。
- ③ $5 \times 10^{17} \text{ cm}^{-2}$ の電子線照射の結果より、閾値電圧のシフト量および正孔移動度の減少量は $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETとSi p-MOSFETで異なった。特に正孔移動度の減少量から照射前に20%あった $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの正孔移動度向上率が、 $5 \times 10^{17} \text{ cm}^{-2}$ 照射後には4%にまで低下し、高照

射線量の電子線にさらされると移動度が極端に低下することを突きとめた。これらの結果は $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET の Si チャネルへ導入された圧縮ひずみが、電子線照射により緩和したことを示唆する。

以上の結果から、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFET が Si-LSI の構成素子として人工衛星に搭載され、高照射線量の電子線にさらされた場合には、Si チャネルへ導入された圧縮ひずみによる移動度向上効果は消失することが明らかとなった。しかし、電気的特性評価のみでは定量的に電子線照射による Si チャネル内部の圧縮ひずみの変化を評価することはできない。この課題を解決するため、次章以降の評価を進めた。

2.5 引用文献

- [1] T. Ghani, M. Armstrong, C. Auth, M. Bost, P. Charvat, G. Glass, T. Hoffmann, K. Johnson, C. Kenyon, J. Klaus, B. McIntyre, K. Mistry, A. Murthy, A. Murthy, J. Sandford, M. Silverstein, S. Sivakumar, P. Smith, K. Zawadzki, S. Thompson and M. Bohr, IEDM Tech. Dig., 978 (2003).
- [2] S. Thompson N. Anand, M. Armstrong, C. Auth, B. Arcot, M. Alavi, P. Bai, J. Bielefeld, R. Bigwood, J. Brandeburg, M. Buehler, S.Cea, V. Chikarmane, C. Choi, R. Frankovic, T. Ghani, G. Glass, W. Han, T. Hoffmann, M. Hussein, P. Jacob, A.Jain, C. Jan, S. Joshi, C. enyon, J. Klaus, S. Iopcic, J. Luce, Z. Ma, B. McIntyre, K. Mistry, A. Murthy, P. Nguyen, H. Pearson, T. Sandford R. Schweinfurth, R. Shaheed, S. Sivakumar, M. Taylor, B. Tufts, C. Wallace, P. Wang, C. Wever and M. Bohr, IEDM Tech. Dig., 61 (2002).
- [3] K. W. Ang, K. J. Chui, V. Bliznetsov, A. Du, N. Balasubramanian, M. F. Li, G. Samudra and Y-C. Yeo, IEDM Tech. Dig., 1069 (2004).
- [4] Y. Tateshita, J. Wang, K. Nagano, T. Hirano, Y. Miyanami, T. Ikuta, T. Kataoka, Y. Kikuchi, S. Yamaguchi, T. Ando, K. Tai, R. Matsumoto, S. Fujita, C. Yamane, R. Yamamoto, S. Kanda, K. Kugimiya, T. Kimura, T. Ohchi, Y. Yamamoto, Y. Nagahama, Y. Hagimoto, H. Wakabayashi, Y. Tagawa, M. Tsukamoto, H. Iwamoto, M. Saito, S. Kadomura and N. Nagashima, IEDM Tech. Dig., 63 (2006).
- [5] S. Mayuzumi, S. Yamakawa, D. Kosemura, M. Takei, K. Nagata, H. Akamatsu, K. Amari, Y. Tateshita, H. Wakabayasi, M. Tsukamoto, T. Ohno, M. Saitoh, A. Ogura and N. Nagashima, Symp. on VSLI Tech., 14 (2009).
- [6] 黒崎忠明, 放射線と産業, **63**, 18 (1994).
- [7] T. K. Maiti, S. S. Mahato, P. Chakraborty, S. K. Sarkar and C. K. Maiti, Phys. Semicond.

- Devices, 161 (2007).
- [8] E. Kasper, A. Schuh, B. Hollander and H. Kibbel, *J. Cryst. Growth*, **157**, 68 (1995).
- [9] S. C. Jain and W. Hayes, *Semicond. Sci. Technol.*, **6**, 547 (1991).
- [10] H. Ohyama, K. Hayama, K. Takakura, T. Jono, E. Simoen and C. Claeys, *Microelectronic Engineering*, **66**, 530 (2003).
- [11] C.C. Wang, W. Zhao, F.Y. Liu, M. Chen and Y. Cao: *Proc. Computer-Aided Design - Digest of Technical Papers*, 513 (2009).
- [12] J. S. Goo, Q. Xiang, Y. Takamura, F. Arasnia, E. N. Paton, P. Besser, J. Pan and M-R. Lin, *IEEE Electron Dev. Lett.*, **24**, 568 (2003).
- [13] J-S Lim, S. E. Thompson and J. G. Fossum, *IEEE Electron Dev. Lett.*, **25**, 731 (2004).
- [14] C. Claeys, E. Simoen, S. Put, G. Giusi and F. Crupi, *Solid-State Electron.*, **52**, 1115 (2008).
- [15] P. J. McWhorter and P. S. Winokur, *Appl. Phys. Lett.*, **48**, 133 (1986).
- [16] T. R. Oldham and F. B. McLean, *IEEE Trans. Nucl. Sci.* **50**, 483 (2003).
- [17] G.A. Ausman and F. B. McLean, *Appl. Phys. Lett.*, **26**, 173 (1975).
- [18] R. C. Hughes, *Phys. Rev. Lett.*, **30**, 1333 (1973).
- [19] R. C. Hughes, *Phys. Rev. B*, **15**, 2012 (1977).
- [20] T. H. Ning, *J. Appl. Phys.*, **47**, 3203 (1976).
- [21] J. J. Tzou, J. Y. C. Sun and C. T. Sah, *Appl. Phys. Lett.*, **43**, 861 (1983).
- [22] A. G. Revesz, *J. Electrochem. Soc.*, **126**, 122 (1979).
- [23] W. L. Warren, M. R. Shaneyfelt, D. M. Fleetwood and P. S. Winokur, *Appl. Phys. Lett.*, **67**, 995 (1995).
- [24] P. M. Lenahan and P. V. Dressendorfer, *J. Appl. Phys.*, **55**, 3495 (1984).
- [25] E. H. Poindexter, G. J. Gerardi, M-E. Rueckel, P. J. Caplan, N. M. Johnson and D. K. Biegelsen, *J. Appl. Phys.*, **56**, 2844 (1984).

- [26] J. R. Schwank, P. S. Winokur, P. J. McWhorter, F. W. Sexton, P. V. Dressendorfer and D. C. Turpin, *IEEE Trans. Nucl. Sci.*, **31**, 1434 (1984).
- [27] D. Zupac, K. F. Galloway, R. D. Schrimpf and P. Augier, *J. Appl. Phys.*, **73**, 2910 (1993).

第3章 電子線照射がひずみに及ぼす影響 のRaman分光法による解析

3.1 緒言

前章において、ひずみヘテロ接合により正孔移動度を向上させた $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETへ電子線を照射し、その最大正孔移動度の変化を従来構造のSi p-MOSFETと比較した結果、 $5 \times 10^{17} \text{ cm}^{-2}$ の電子線照射によりSiチャンネルへ導入された圧縮ひずみによる移動度向上効果が消失することが明らかとなった。この結果から、ひずみヘテロ接合により導入されたSiチャンネル圧縮ひずみの電子線照射による緩和が示唆され、閾値電圧の変化からも同様の示唆が得られた。しかし、電気的特性評価のみでは、定量的に電子線照射によるSiチャンネル内部の圧縮ひずみの変化を評価することはできない。

以上を背景として、本章では、結晶のひずみ率を評価できるRaman分光法を用いて、電子線照射による結晶内部のひずみの変化を定量的に明らかとすることを目的とする。ただし、実際の $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETはひずみヘテロ接合の上部にゲートスタックやスペーサー等が形成されており、Siチャンネル内部の局所的なひずみ量を測定することが難しい。そこで $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETのひずみヘテロ接合構造と同様にひずみSi層を持つStrained-Si / Relaxed- $\text{Si}_{0.7}\text{Ge}_{0.3}$ / Si基板の試料を用いて実験を行うこととした。

3.2 電子線照射がStrained-Si / Relaxed-Si_{0.7}Ge_{0.3}層のひずみに及ぼす影響

3.2.1 試料および評価方法

本節で用いたStrained-Si / Relaxed-Si_{0.7}Ge_{0.3} / Si基板の断面構造を図3.1に示す。評価試料はSi基板の上に0 ~ 30 %まで傾斜的にGe濃度を変えた傾斜組成SiGe層が1500 nm形成されており、その上にひずみを緩和させたSi_{0.7}Ge_{0.3}層が750 nm、最上部にひずみSi層が20 nm形成されている。傾斜組成SiGe層によりSi基板とSiGe層の格子ミスマッチは段階的に抑えられ、格子定数の違いによるミスフィット転位が最上層のひずみSi層まで貫通転位として導入されることを防ぎ、ひずみSi層内部のひずみ緩和を抑制する役割を果たす[1-3]。Si_{0.7}Ge_{0.3}層の格子定数は、Vegard's 則にもとづく第2章の式(2.1)より0.549 nmとなる[4, 5]。従って、計算上ではひずみSi層にはSi_{0.7}Ge_{0.3}層により約1.2 %圧縮ひずみが印加され、図3.2のとおりSi_{0.7}Ge_{0.3}層に対して垂直方向に圧縮、水平方向に引っ張られた形でひずんでいる。Ge濃度に違いはあるが、Si_{0.8}Ge_{0.2} S/D p-MOSFETのチャネル部を駆動電流方向と水平に切り出した構造と同じである(図3.2)。

電子線照射は前章の実験と同様にJAEA高崎量子応用研究所所有のコッククロフト・ワルトン型電子加速器を用い、ひずみSi層側からヘテロ接合面に対して垂直に電子線を照射した。電子線の照射エネルギーと照射レートは前章の実験同様に2 MeVと $4.68 \times 10^{13} \text{ cm}^{-2} \cdot \text{s}^{-1}$ で一定とし、積算照射量を条件として $1 \times 10^{17} \text{ cm}^{-2} \sim 1 \times 10^{18} \text{ cm}^{-2}$ まで変化させた。また、照射中は温度上昇しないように試料裏面側から水冷を行い常温に保つよう設定した。

Raman分光測定はHORIBA Jobin Yvon社製の顕微レーザーラマン分光装置LabRAM HR-800を用いて行った。装置仕様上のスペクトル分解能は 0.43 cm^{-1} 、

カーブフィッティング後の波数分解能は $0.02 \sim 0.04 \text{ cm}^{-1}$ 程度である。ひずみSi層全域およびヘテロ界面付近の $\text{Si}_{0.7}\text{Ge}_{0.3}$ 層を測定するため、Si層に深さ300 nm程度まで侵入する波長488 nmのArイオンレーザーをレーザーパワー0.5 mWで用い、測定を行った(図3.3)。

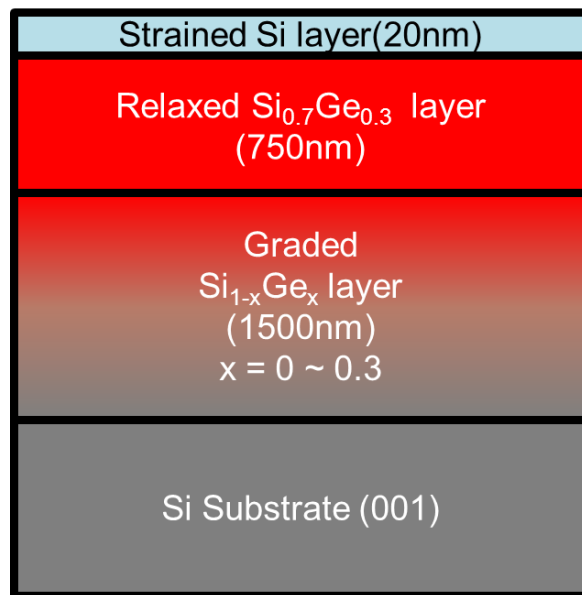


图 3.1 Strained-Si / Relaxed- $\text{Si}_{0.7}\text{Ge}_{0.3}$ / Si 基板断面图

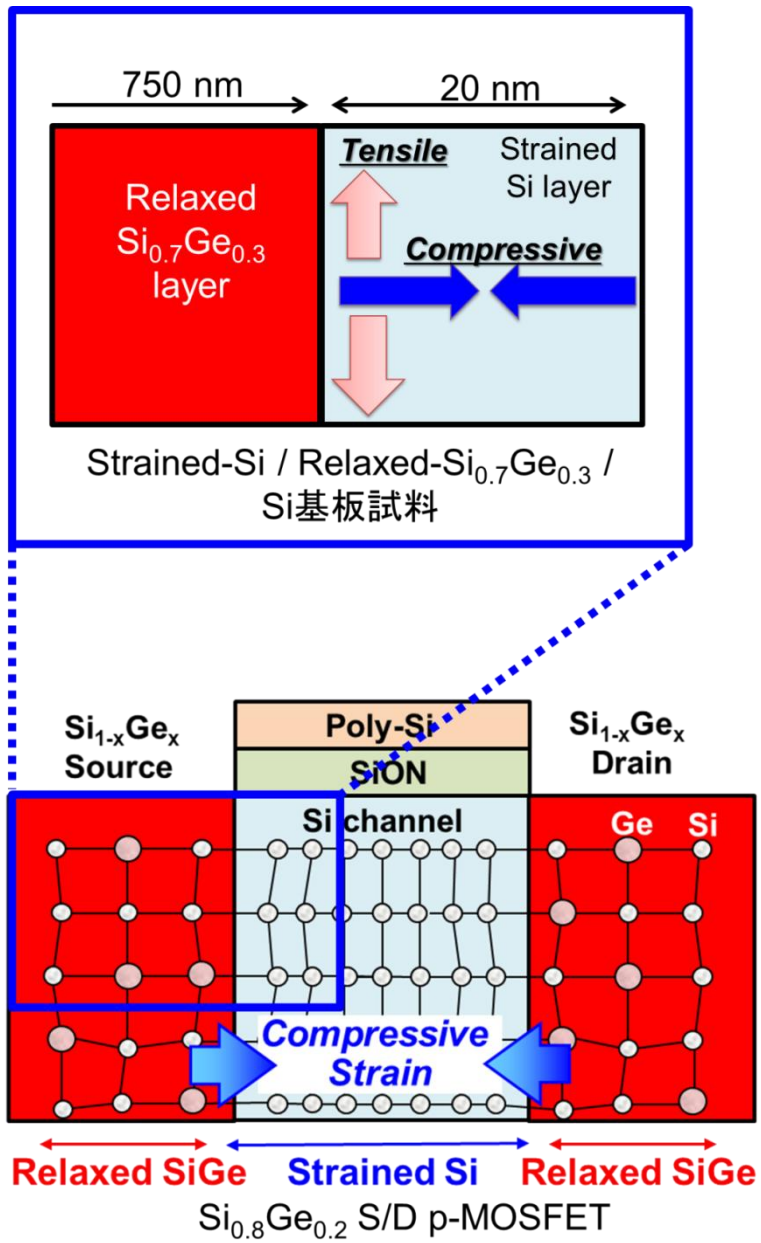


図 3.2 ひずみ Si 層へ印加されたひずみの概略図及び Si_{0.8}Ge_{0.2} S/D p-MOSFET との構造比較

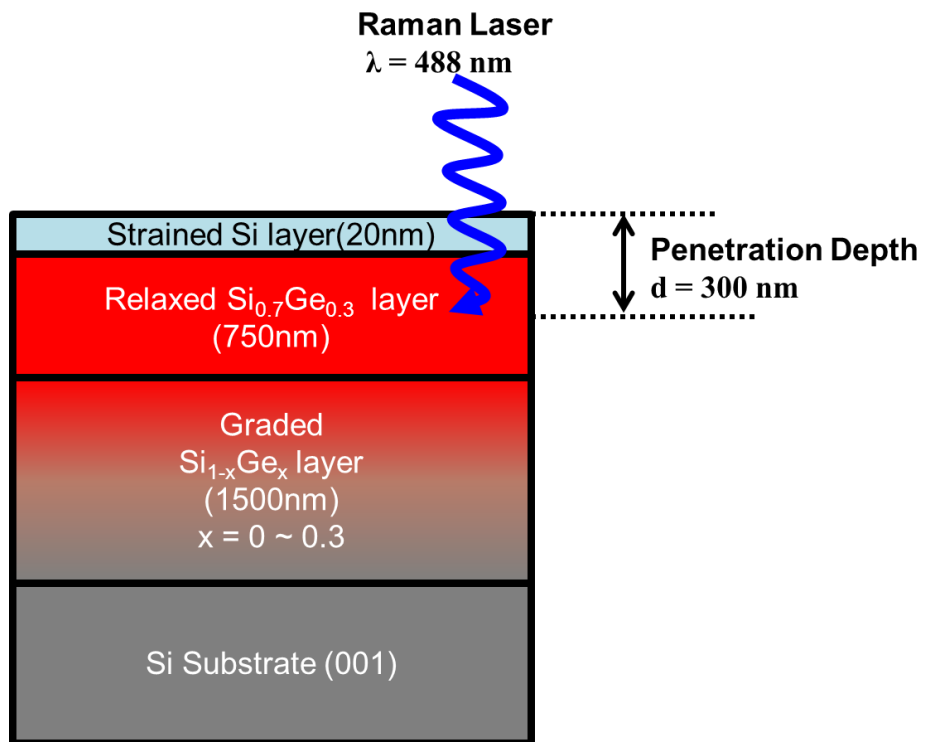


図 3.3 Raman 分光測定によるレーザー侵入深さ(測定領域)

3.2.2 Strained-Si層およびRelaxed-Si_{0.7}Ge_{0.3}層のひずみ状態(電子線照射前)

電子線照射前におけるStrained-Si / Relaxed-Si_{0.7}Ge_{0.3} / Si基板より得られたRamanスペクトルを図3.4に示す。スペクトルを分析すると510 cm⁻¹、500 cm⁻¹、409 cm⁻¹および290 cm⁻¹付近にピークが観察される。先行研究によると、これらのピークはそれぞれ、ひずみSi層内のSi-Si結合、Si_{0.7}Ge_{0.3}層内のSi-Si結合、Si-Ge結合およびGe-Ge結合のTOフォノン由来のピークである[6-8]。また、430 cm⁻¹付近にSi_{0.7}Ge_{0.3}層内のSi-Si結合の局所振動に由来するピークが観察される[8]。これらのピークの内、比較的明瞭に観察される510 cm⁻¹付近のひずみSi層内のSi-Si結合、および500 cm⁻¹と409 cm⁻¹付近のSi_{0.7}Ge_{0.3}層内のSi-Si結合、Si-Ge結合のピーク位置は、圧縮ひずみがかわると高波数側へ、引っ張りひずみがかわると低波数側へ、結晶にかわるひずみの大きさに伴いシフトすることが報告されている[7-10]。このことから、ひずみSi層のひずみ率(Σ_{Si})とひずみSi層のSi-Si結合に由来するピーク位置(ω_C)との関係は、式(3.1)で定義される[7]。

$$\Sigma_{Si} = \frac{\omega_C - 520.2}{34} \quad (3.1)$$

同様に、Si_{1-x}Ge_x層のSi-Si結合のピーク位置(ω_{Si})、およびSi-Ge結合のピーク位置(ω_{SG})は、Si_{1-x}Ge_x層のGe濃度(x)とひずみ率(Σ_{SiGe})に依存して変化し、その関係は式(3.2)、(3.3)で定義される [7, 9, 10]。

$$\omega_{Si} = 520.2 - 62x + 34\Sigma_{SiGe} \quad (3.2)$$

$$\omega_{SG} = 400.5 + 14.2x + 24\Sigma_{SiGe} \quad (3.3)$$

式(3.1)から(3.3)に、それぞれRaman測定の結果より得られたSi-Si結合および

Si-Ge 結合のピーク位置を代入することにより、各層のひずみ率を算出することができる。

ひずみ率(Σ)は図3.5で示す通り、 $\pm 100\%$ で完全なひずみ状態、 0% で完全なひずみ緩和状態を示し、完全なひずみ状態とはひずみを加えるストレス層の格子定数とひずまされた層の格子定数が一致している状態を示す。また、正のひずみ率はヘテロ接合面と水平方向に圧縮ひずみが加わっていることを示し、負のひずみ率は引っ張りひずみが加わっていることを示す。電子線照射前の Raman測定結果から算出したひずみSi層のひずみ率は -85% 程度であり、電子線照射前にはヘテロ接合面と水平方向に強い引っ張りひずみが加わっていることが明らかとなった。同様に、 $\text{Si}_{0.7}\text{Ge}_{0.3}$ 層のGe濃度およびひずみ率を算出すると、Ge濃度は約 32% 、ひずみ率は 10% 程度で、弱い圧縮ひずみが水平方向に印加されていることが明らかとなった。

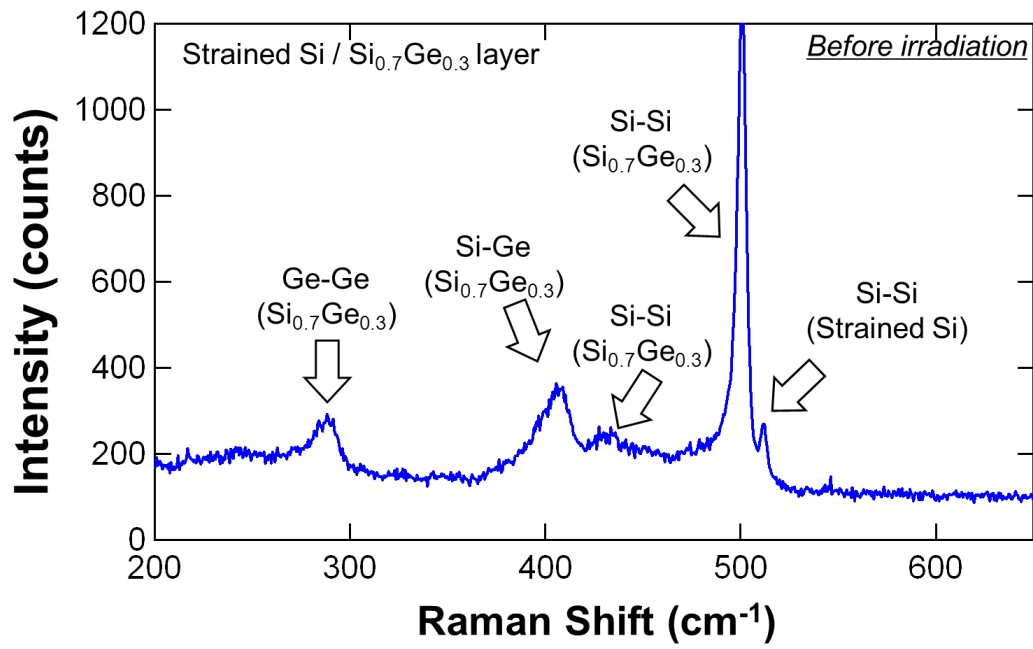


図 3.4 電子線照射前の Strained-Si / Relaxed-Si_{0.7}Ge_{0.3} / Si 基板の
ラマンスペクトル

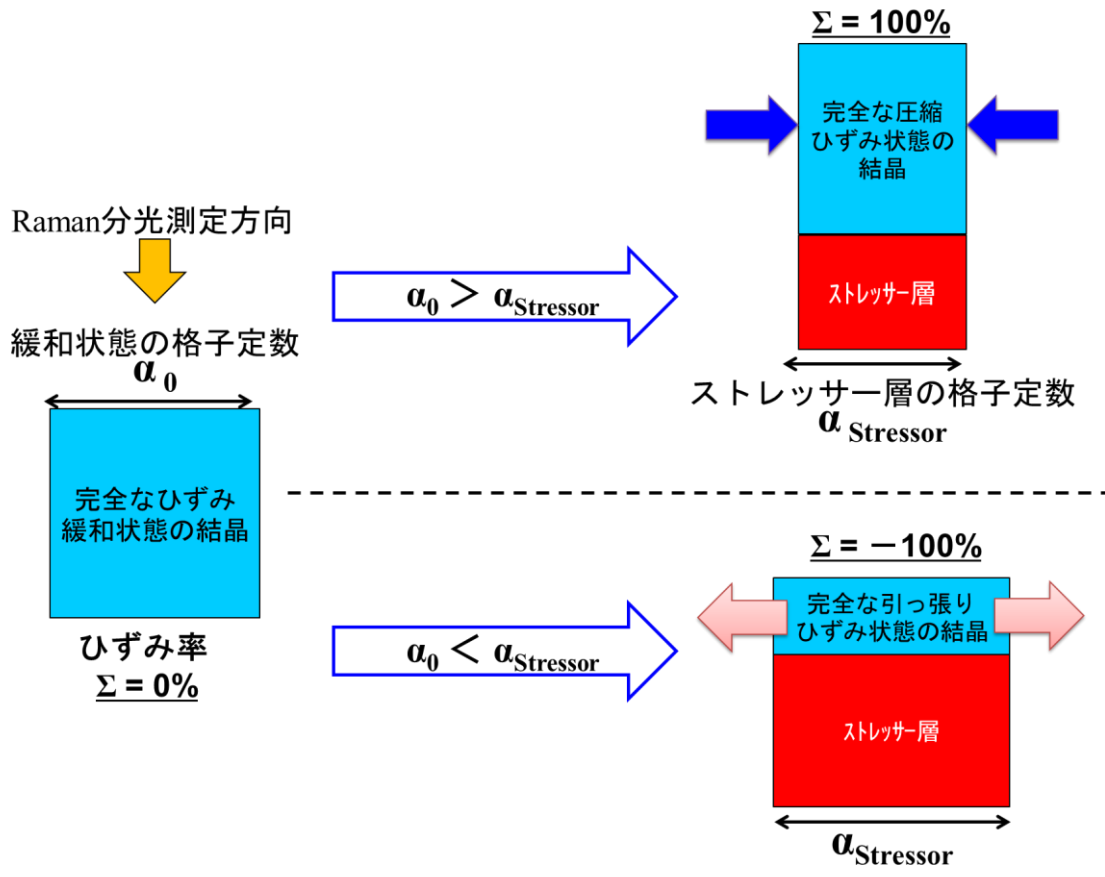


図 3.5 ひずみ率と結晶のひずみ状態の概略図

3.2.3 電子線照射による圧縮ひずみの発生

本節では、電子線照射によるひずみへの影響を論ずる。電子線照射によるひずみSi層中のひずみ率の変化を定量的に評価するため、ひずみ率のシフト量($\Delta\Sigma$)を次の式(3.4)で定義する。

$$\Delta\Sigma = \Sigma_{after} - \Sigma_{before} \quad (3.4)$$

ここで、 Σ_{before} , Σ_{after} はそれぞれ電子線照射前後のひずみ率を示す。ひずみ率のシフト量が正の値を示した場合、観察した層に圧縮ひずみが発生したことを示唆し、負の値を示した場合は引っ張りひずみの発生を示す。即ち、電子線照射前に引っ張りひずみが加わっていたひずみSi層の場合、正の値は引っ張りひずみの緩和を示唆し、負の値は引っ張りひずみの強化を示唆する。

電子線照射量毎に算出したひずみSi層のひずみ率のシフト量($\Delta\Sigma_{Si}$)を図3.6に示す。 $2 \times 10^{17} \text{ cm}^{-2}$ 以下の電子線照射量では、ひずみSi層の $\Delta\Sigma_{Si}$ の平均値には大きな変動が見られない。一方で、 $5 \times 10^{17} \text{ cm}^{-2}$ 以上の照射量においては、電子線照射量が増加するに伴い、 $\Delta\Sigma_{Si}$ の平均値は正方向に増加した。即ち、この結果は $5 \times 10^{17} \text{ cm}^{-2}$ 以上の電子線照射量によって、ひずみSi層にヘテロ接合面と水平方向に加わっていた引っ張りひずみが緩和したことを示している。Holtzらの報告によれば[11]、ヘテロ接合面に対し水平方向のひずみ率と垂直方向のひずみ率は比例関係がある。つまり、Raman測定の結果より得られた、ひずみSi層での水平方向の引っ張りひずみの緩和は、同時に垂直方向の圧縮ひずみの緩和も示唆する。このひずみSi層の垂直方向の圧縮ひずみは前節で使用した $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETにおいて正孔移動度の向上に寄与するひずみである。よって、前節の電気的特性の結果から得られた、電子線照射によるひずみSiチャンネル内部でのひ

ずみ緩和を裏付ける結果が、Raman測定により得られた。

Si_{0.7}Ge_{0.3}層のひずみ率のシフト量(ΔE_{SiGe})もひずみ Si 層同様、 $2 \times 10^{17} \text{ cm}^{-2}$ 以下の電子線照射量では平均値に大きな変動は見られず、 $5 \times 10^{17} \text{ cm}^{-2}$ 以上の電子線を照射すると電子線照射量の増加と共に正方向へ増加した(図 3.7)。これはヘテロ接合面と水平方向への局所的な圧縮ひずみの発生を示唆している。以上の結果より、電子線照射によりひずみ Si 層及び Si_{0.7}Ge_{0.3}層両方に、電子線照射により圧縮ひずみが発生することが明らかとなった。

Raman 測定の結果より得られた、電子線照射によるひずみ Si 層及び Si_{0.7}Ge_{0.3}層での圧縮ひずみ発生メカニズムを図 3.8(a)から(c)に示す。図 3.8(a)の電子線照射前において、ひずみ Si 層は格子定数の大きい Si_{0.7}Ge_{0.3}層上にエピタキシャル成長することにより、ヘテロ接合面と水平に引っ張りひずみが印加されている。ひずみ Si 層及び Si_{0.7}Ge_{0.3}層に電子線が照射されると、はじき出し効果により Si もしくは Ge 原子が格子位置からはじき出され、各層内に格子間原子と原子空孔のペアが生成される[12, 13]。これらの格子欠陥は、図 3.8(b)や(c)に示す通り、単独の格子間原子や空孔、格子間原子空孔対(フレンケルペア)もしくは2つ以上の空孔が複合した V-V 欠陥などの形態として結晶中で安定化する[14-16]。結晶中に導入された欠陥、特にひずみ Si 層内部およびひずみ Si 層と Si_{0.7}Ge_{0.3}層との界面付近に導入された欠陥により、ひずみ Si 層及び Si_{0.7}Ge_{0.3}層双方の結晶格子に乱れが生じ、導入された欠陥の周囲に局所的な圧縮ひずみが発生する。照射量が低い場合には、電子線照射により生成される欠陥の密度が小さく、局所的な圧縮ひずみの発生も小さいが、照射量が増加すると欠陥密度が増加し、局所的な圧縮ひずみも強化される。

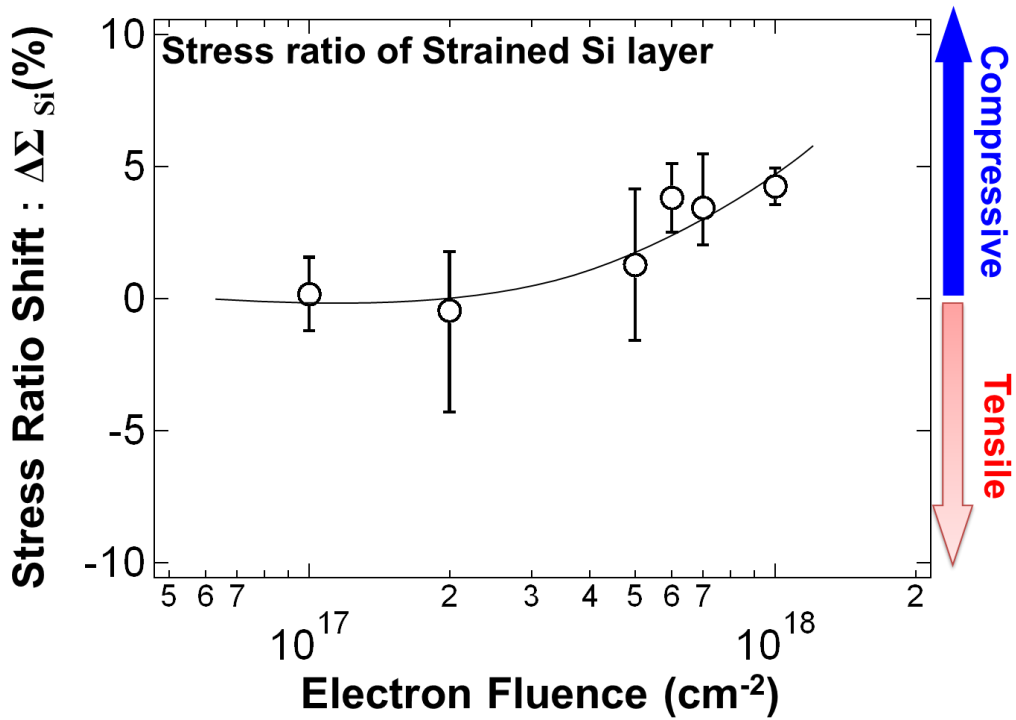


図 3.6 ひずみ Si 層におけるひずみ率シフト量の電子線照射量依存性

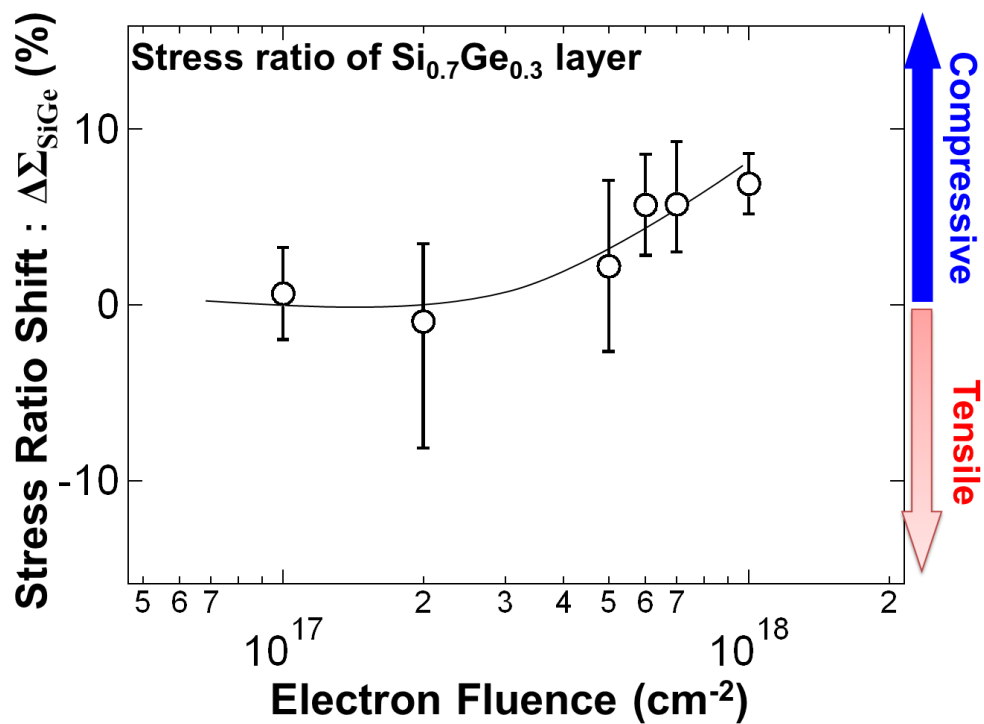
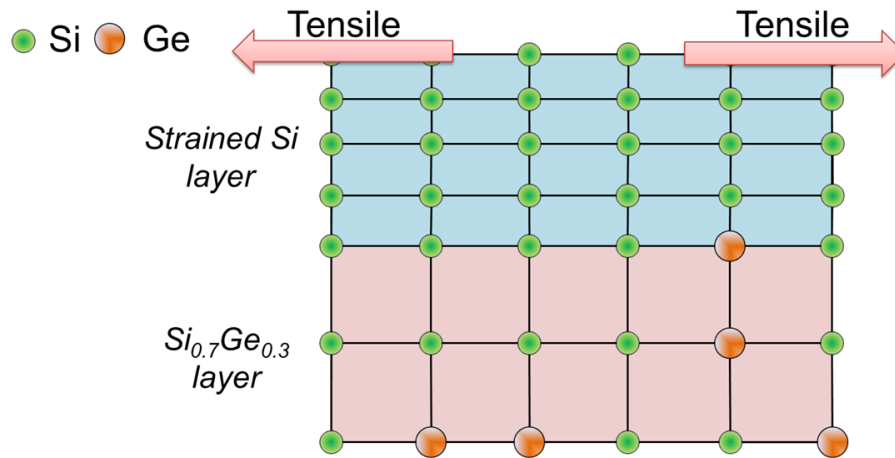
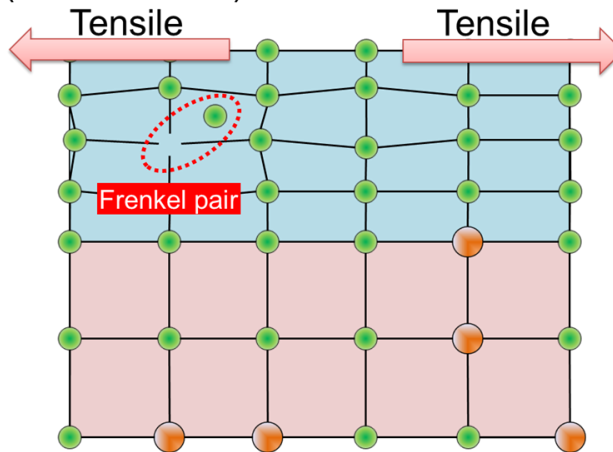


図 3.7 Si_{0.7}Ge_{0.3} 層におけるひずみ率シフト量の電子線照射量依存性

(a) Before irradiation



(b) After irradiation1 ($\sim 2 \times 10^{17} \text{ cm}^{-2}$)



(c) After irradiation2 ($5 \times 10^{17} \text{ cm}^{-2}$)

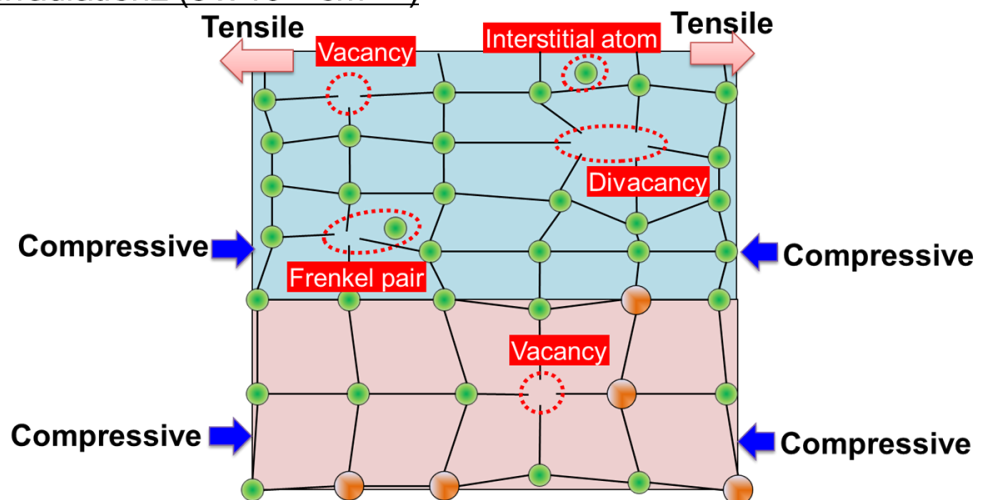


図 3.8 電子線照射による局所的圧縮ひずみ発生メカニズム

3.3 電子線照射による SiGe 層の圧縮ひずみ発生に B 添加が及ぼす影響

前節で使用した試料とは異なり、実際の SiGe S/D MOSFET に用いられている SiGe 層には不純物としてホウ素 (B) が添加されている。B は原子質量が Si や Ge と比較して軽いことから、はじき出し効果が容易に起きると報告されており [17,18]、Si 中に含まれる炭素 (C) との複合欠陥をつくるとも報告されている [19]。一方で、Si (0.117 nm) や Ge (0.122 nm) と比較して B の原子半径が小さい (0.081 nm) ことからひずみを緩和するとの報告があり [20]、現在想定しているメカニズムに影響を及ぼす可能性が高い。そこで本節では B を含む SiGe 層への電子線照射がひずみに及ぼす影響について論じる。

3.3.1 試料および評価方法

B を含んだ SiGe 層を有する試料として、B-doped $\text{Si}_{0.75}\text{Ge}_{0.25}/\text{Si}$ ヘテロ接合ダイオードを用いた。選択エピタキシャル成長にて $\sim 10^{20} \text{ cm}^{-3}$ の濃度の B を添加した $\text{Si}_{0.75}\text{Ge}_{0.25}$ エピタキシャル層が n 型の Si 基板上に形成されている [21]。図 3.9 に使用した試料の断面構造図を示す。ダイオードのサイズは $30 \times 30 \mu\text{m}^2$ である。

電子線照射は JAEA 高崎量子応用研究所所有のコッククロフト・ワルトン型電子加速器を用い、B-doped $\text{Si}_{0.75}\text{Ge}_{0.25}$ 層側からヘテロ接合面に対して垂直に照射した。電子線の照射エネルギーと照射レートは 2 MeV と $4.68 \times 10^{13} \text{ cm}^{-2} \cdot \text{s}^{-1}$ で一定とし、積算照射量を条件として $1 \times 10^{17} \text{ cm}^{-2} \sim 1 \times 10^{18} \text{ cm}^{-2}$ まで変化させた。また、照射中は無バイアス状態とし、温度上昇しないように試料裏面側から水冷を行い常温に保つよう設定した (図 3.9)。

Raman 分光測定は HORIBA Jobin Yvon 社製の顕微レーザーラマン分光装置 LabRAM HR-800 を用いた。装置仕様上のスペクトル分解能は 0.43 cm^{-1} 、カーブフィッティング後の波数分解能は $0.02 \sim 0.04 \text{ cm}^{-1}$ 程度である。B-doped $\text{Si}_{0.75}\text{Ge}_{0.25}$ 層全域および Si 基板との界面を測定するため、 $\text{Si}_{0.75}\text{Ge}_{0.25}$ 層に深さ 200 nm 程度まで侵入する波長 488 nm の Ar イオンレーザーをレーザーパワー 1.0 mW で用い、測定を行った(図 3.9)。

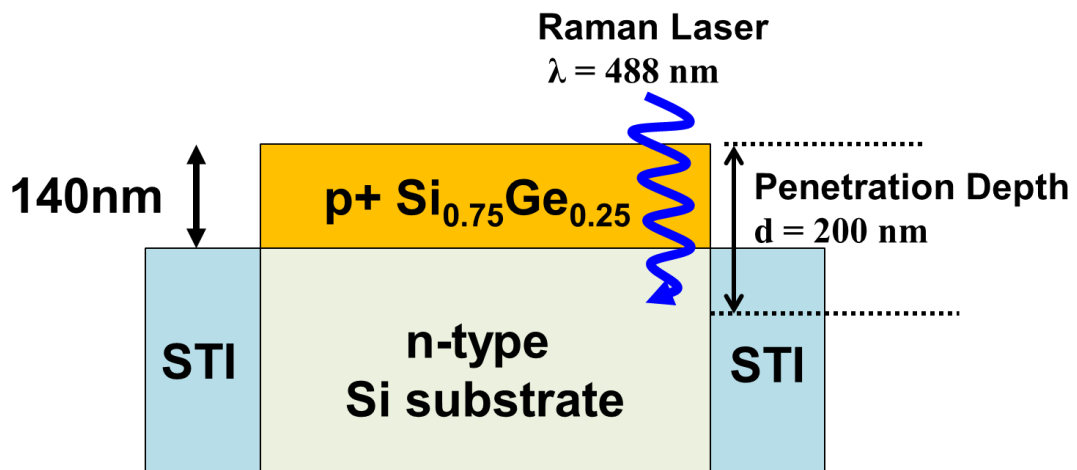


図 3.9 $\text{Si}_{0.75}\text{Ge}_{0.25}/\text{Si}$ ヘテロ接合ダイオードへの断面図、電子線照射および Raman 測定概略図

3.3.2 B-doped Si_{0.75}Ge_{0.25}層での局所的圧縮ひずみの発生

図3.10に電子線照射前におけるB-doped Si_{0.75}Ge_{0.25}/Siヘテロ接合ダイオードのラマンスペクトルを示す。スペクトルを分析すると510 cm⁻¹、409 cm⁻¹、290 cm⁻¹および520 cm⁻¹付近にピークが観察される。これらのピークはそれぞれ、Si_{0.75}Ge_{0.25}層内のSi-Si結合、Si-Ge結合、Ge-Ge結合およびSi基板内のSi-Si結合のTOフォノン由来のピークである[6-8]。3.2.2で示したピーク位置とひずみ率の関係を示す式(3.1)から(3.3)にSi-Si結合およびSi-Ge結合のピーク位置を代入し、B-doped Si_{0.75}Ge_{0.25}層のひずみ率を計算した結果、全てのサンプルにおいてひずみ率は60%程度で、B-doped Si_{0.75}Ge_{0.25}層はヘテロ接合面と水平方向に圧縮されていることが明らかとなった。Si_{0.75}Ge_{0.25}層にBが添加されると、BはSiもしくはGeの格子位置に置換する。B (0.081 nm)はSi (0.117 nm)原子やGe (0.122 nm)原子と比較して原子半径が小さいことから、Bが格子位置に入ると格子定数が減少する[20]。これによりSi_{0.75}Ge_{0.25}層とSi層の格子ミスマッチが減少し、ひずみは緩和される。Chopraらは、B原子1個はGe原子6.9個分のひずみを補償する効果を持つと報告している[20]。即ち、B-doped Si_{0.75}Ge_{0.25}層のひずみ率が60%程度である理由は、B原子により局所的に圧縮ひずみが補償されているためである。

B-doped Si_{0.75}Ge_{0.25}層のひずみ率のシフト量と電子線照射量との関係性を図3.11に示す。B-doped Si_{0.75}Ge_{0.25}層には電子線照射前に圧縮ひずみが加わっていたので、ひずみ率のシフト量が正の場合、圧縮ひずみが強化され、負の場合は緩和されたことになる。1 x 10¹⁷ cm⁻²の照射後には、ひずみ率のシフトは見られないが、電子線照射量の増加に伴いひずみ率のシフト量が正方向へ増加し、前節で得られたアンドープ Si_{0.7}Ge_{0.3}層の結果とほぼ一致した。一方で、B原子は原子質量がSiやGeより軽いため、優先的に格子位置からはじき出され[17,18]、電子線照射前に観察されたB原子による圧縮ひずみの補償効果は、電子線照射

により消失することが考えられる。この影響は圧縮ひずみの発生(ひずみ率の正シフト)として観察されると想定したが、B 添加有無でひずみ率のシフト量に大きな違いは観察されず、アンドープ $\text{Si}_{0.7}\text{Ge}_{0.3}$ 層で得られた結果とほぼ同等のシフトであった。これは、電子線照射によるひずみ緩和のメカニズムに B 添加有無が大きな影響を及ぼさないことを示唆しており、実際の SiGe S/D p-MOSFET においても電子線照射によるひずみ緩和が生じることを裏付ける結果である。

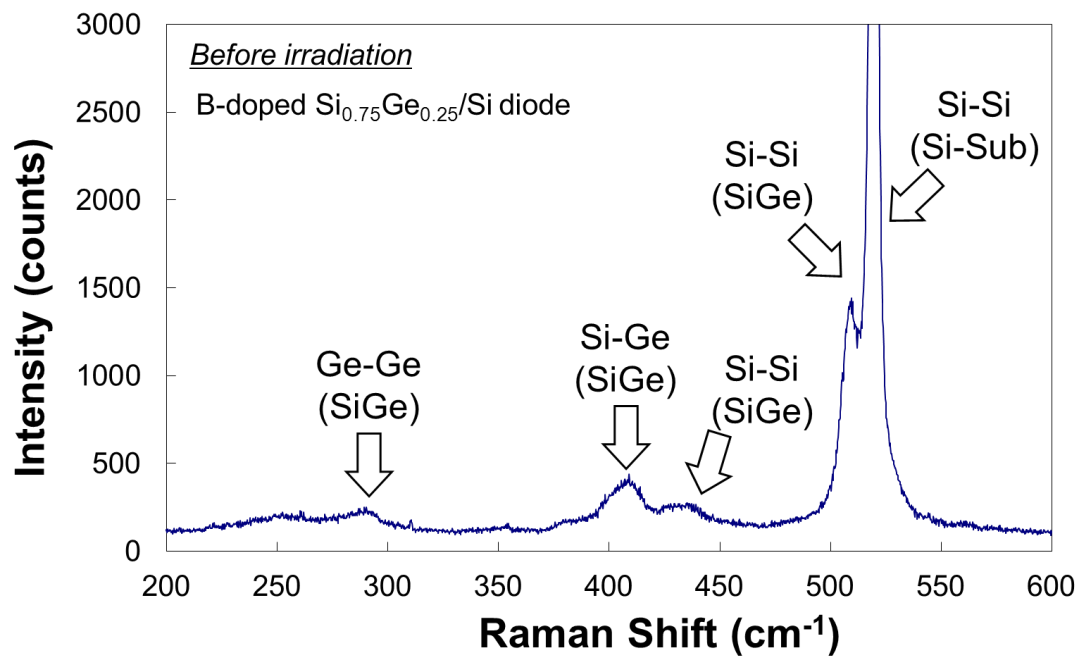


図 3.10 電子線照射前の $\text{Si}_{0.75}\text{Ge}_{0.25}/\text{Si}$ ヘテロ接合ダイオードのラマンスペクトル

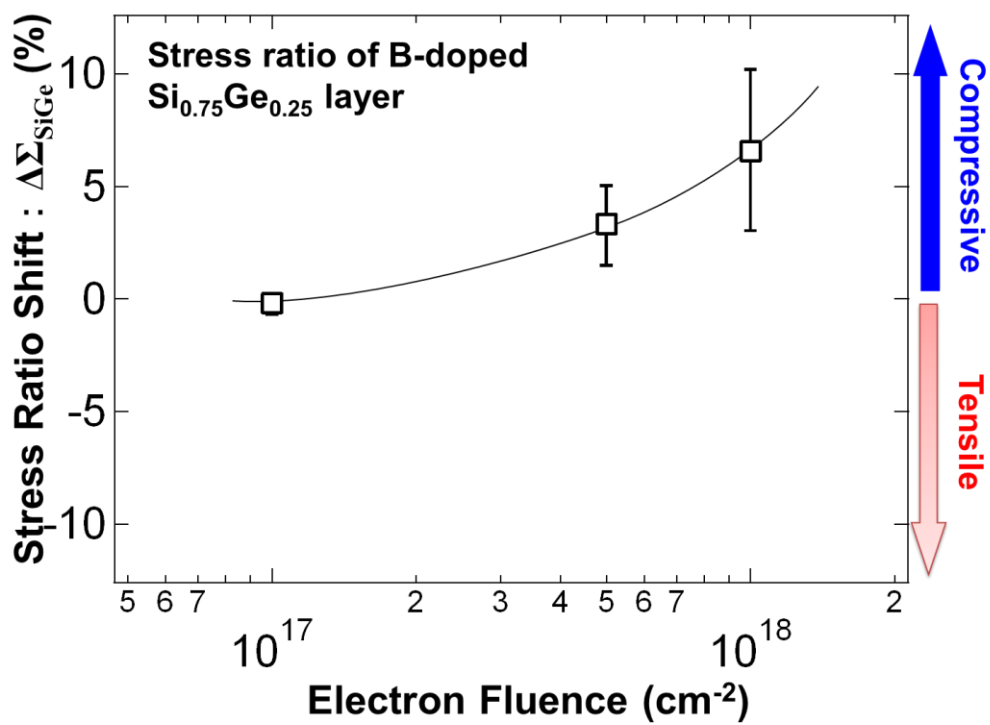


図 3.11 B-doped $\text{Si}_{0.75}\text{Ge}_{0.25}$ 層におけるひずみ率シフト量の電子線照射量依存性

3.4 結言

本章では、結晶のひずみ量を評価できるRaman分光法を用いて、電子線照射による結晶内部のひずみの変化を定量的に明らかとすることを目的とした。得られた結果を以下に要約する。

- ① **Strained-Si / Relaxed-Si_{0.7}Ge_{0.3} / Si**基板での評価結果より、電子線照射後にひずみSi層では印加されていた引っ張りひずみが緩和する結果が得られ、Si_{0.7}Ge_{0.3}層では圧縮ひずみが発生することが明らかとなった。
- ② 電子線照射により形成される格子間原子、原子空孔、フレンケルペアもしくは原子空孔の複合体(V-V欠陥)の形成により結晶格子に乱れが生じることと局所的な圧縮ひずみが発生すると考えられる。
- ③ **B-doped Si_{0.75}Ge_{0.25}/Si** ヘテロ接合ダイオードでの評価結果より、**B-doped Si_{0.75}Ge_{0.25}**層でも電子線照射により圧縮ひずみが発生することを明らかとし、ひずみ率の変化もB添加有無で大きな差異は見られなかった。即ち、実際のMOSFETでも電子線照射によるひずみ緩和が生じることを裏付ける結果が得られた。

以上の結果から、2章の電気的特性から得られた電子線照射によるひずみの緩和が、高照射線量の環境下で起こることがRaman分光測定により裏付けられた。これは、ひずみSi層及びストレッサー内部に電子線照射により形成される欠陥に起因すると考えられる。即ち、欠陥生成を抑制することでひずみの緩和を抑制でき、電子線照射後にも高移動度を維持できる可能性があり、次章にて論ずる。

3.5 引用文献

- [1] A. D. Capewell, T. J. Grasby, T. E. Whall and E. h. C. Parker, *Appl. Phys. Lett.*, **81**, 4775 (2002).
- [2] J. W. Matthews and A. E. Blakeslee, *J Cryst. Growth*, **27**, 118 (1974).
- [3] 酒井 朗, 財満鎮明, *応用物理*, **75**, 426 (2006).
- [4] E. Kasper, A. Schuh, G. Bauer, B. Holländer, and H. Kibbel, *J. Cryst. Growth*, **157**, 68 (1995).
- [5] S. C. Jain and W. Hayes, *Semicond. Sci. Technol.*, **6**, 547 (1991).
- [6] S. Chopra, M. C. Ozturk. V. Misra, K. McGuire and L. E. McNeil, *Appl. Phys. Lett.*, **88**, 202114 (2006).
- [7] J. S. Tsang, P. M. Mooney, F. Dacol and J. O. Chu, *J. Appl. Phys.*, **75**, 8098 (1994).
- [8] H. Chen, Y. K. Li, C.S. Peng, H. F. Liu, Q. Huang and J. M. Zhou, *Phys. Rev. B*, **65**, 203303 (2002).
- [9] J. Olivares, P. Martin, A. Rodriguez, J. Sangrador, J. Jimenez and T. Rodriguez, *Thin Solid Films*, **358**, 56 (2000).
- [10] M. Tanaka, I. Tsunoda, T. Sadoh, T. Enokida, M. Ninomiya, M. Nakamae and M. Miyao, *Thin Solid Films*, **508**, 247 (2006).
- [11] M. Holtz, W. M. Ducan, S. Zollner and R. Liu, *J. Appl. Phys.*, **88**, 2523 (2000).
- [12] J. R. Srouf, *Proc IEEE*, 76, 1443 (1988).
- [13] M. S. Gussenhoven, E. G. Mullen and D. H. Brautigam, *IEEE Trans. Nucl. Sci.*, **43**, 353 (1996).
- [14] G. D. Watkins, *Mat. Sci. Semicond. Processing.*, **3**, 227 (2000).
- [15] A. L. Nylandsted, *Material Science Forum.*, **258**, 83 (1997).
- [16] H. Ohyama, J. Vanhellefont, Y. Takami, K. Hyama, H. Sunaga, J. Poortmans, M. Caymax

- and P. Clauws, *IEEE Trans. Nucl. Sci.*, **41**, 2437 (1994).
- [17] H. Ohyama, J. Vanhellemont Y. Takami, K. Hayama, H. Sunaga, J. Poortmans, M. Caymax and P. Clauws, *Mater. Sci. Tech.*, **11**, 429 (1995).
- [18] H. Ohyama, T. Nagano, K. Takakura, M. Motoki, K. Matsuo, H. Nakamura, M. Sawada, Midorikawa, S. Kuboyama, M.B. Gonzalez, E. Simoen and C. Claeys, *Mater. Sci. Semicond. Process.*, **11**, 310 (2008).
- [19] E. V. Monakhov, L.A.Nylandsted and P. Kringhoj, *J. Appl. Phys.*, **81**, 1180 (1997).
- [20] S-W. Lee, C-A. Chueh and H-T. Chang, *J. Electrochem. Soc.*, **156**, 921 (2009).
- [21] M. B. Gonzalez, E. Simoen, N. Naka, Y. Okuno, G. Eneman, A. Hikavy, P. Verheyen, R. Loo, C. Claeys, V. Machkaoutsan, P. Tomasini, S. G. Thomas, J. P. Lu and R. Wise, *Mater. Sci. Semicond. Process.*, **11**, 285 (2008).

第4章 耐放射線性ひずみSiデバイスの提案

4.1 緒言

前章までに、ひずみヘテロ接合により正孔移動度を向上させた $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETへ電子線を照射することにより、正孔移動度の向上効果が低下することを明らかにした。また、その要因が電子線照射による $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D部及びひずみSiチャネル部への欠陥導入により発生する局所的圧縮ひずみであることも明らかとした。即ち、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D部もしくはひずみSiチャネル部での電子線による格子欠陥生成を抑制できれば、Siチャネルへ印加されるひずみの緩和を抑制できることが期待される。そこで、S/D部に含まれるGe原子に注目した。Ohyamaらは $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ ヘテロ接合のバイポーラ素子に対する放射線照射の評価より、 $\text{Si}_{1-x}\text{Ge}_x$ 層のGe濃度を増加させると特性劣化が起りづらくなると報告している[1-3]。これは、Ge濃度の増加により①Siと比較して原子質量が大きいGe原子が増え、変位損傷自体が起り難くなる、②Ge原子が空孔の再結合中心として空孔の消滅を促す、③Ge原子によりBの格子間位置への移動が抑制されるなどの効果が発揮されたためである[1-3]。また、Khirunenkoらも $\text{Si}_{1-x}\text{Ge}_x$ 層内のGe原子が再結合中心としてGeが空孔の消滅を促すことで、放射線により形成される安定した欠陥の割合が減少すると報告している[4]。即ち、 $\text{Si}_{1-x}\text{Ge}_x$ S/D部のGe濃度を増加させれば $\text{Si}_{1-x}\text{Ge}_x$ S/D内部及びひずみSiチャネルとの界面付近での欠陥生成を抑制することができ、局所的圧縮ひずみ発生を抑制し、Siチャネルでのひずみの緩和を抑制できる可能性が期待される。

以上を背景として、本章では、高Ge濃度の $\text{Si}_{1-x}\text{Ge}_x$ S/D を用いることによる電子線照射後の正孔移動度向上効果消失の抑制について評価を行った。

4.2 高Ge濃度Si_{1-x}Ge_x S/D p-MOSFETの耐放射線性評価

4.2.1 試料と評価方法

Si_{1-x}Ge_x S/D p-MOSFETで実用化されているGe濃度(x)は、界面欠陥抑制などの観点からx = 0.3 ~ 0.35程度が最大である[5]。そこで、x = 0.3および0.35の試料に対して電子線照射実験を実施することとした。試料の構造は図4.1で示す通り、第2章で用いたx = 0.2の試料と同一である。1.5 nmのSiONの上にpoly-Siゲート構造が形成されている。試料のゲート長は0.3 μm、ゲート幅は10 μmで一定とした。

2章で得られた結果と比較するため、電子線照射条件および電気的特性の測定方法については、2章で実施した条件と同様とした。本章においては特に、電子線照射による正孔移動度劣化に対する高Ge濃度化の効果に着目し、算出した正孔移動度について結果を論ずる。

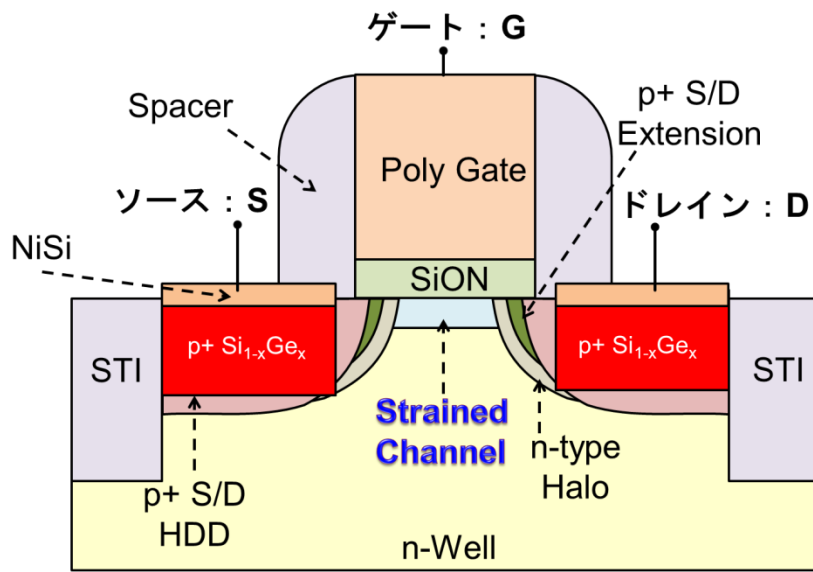


図 4.1 $\text{Si}_{1-x}\text{Ge}_x$ S/D p-MOSFET 断面構造図

4.2.2 電子線照射前後の移動度を与える高Ge濃度化の効果

図4.2に測定した電子線照射前の最大正孔移動度Ge濃度の関係性を示す。Ge濃度の増加は $\text{Si}_{1-x}\text{Ge}_x$ S/D部の格子定数の増加につながり[6-9]、Siチャネルとの格子ミスマッチが増加する。結果として、Siチャネルへ印加される圧縮ひずみが強化され、ひずみによる正孔移動度の向上効果もさらに高まる[10]。電子線照射前において $x = 0$ のSi p-MOSFETと比較して、 $x = 0.3$ の試料で40%程度、 $x = 0.35$ の試料では60%程度に正孔移動度が向上しており、 $x = 0.2$ の試料よりも高い正孔移動度向上効果が示された。このことから、高Ge濃度化した $\text{Si}_{1-x}\text{Ge}_x$ S/D部が適切に形成できている試料であることを確認した。

電子線照射後の最大正孔移動度の変化を図4.3に示す。全てのGe濃度の試料で、電子線照射量の増加に伴い正孔移動度は減少した。この現象には、第2章で述べた界面準位による正孔移動度の減少と、ひずみ緩和による正孔移動度の減少の二つの要因が含まれている[11, 12]。これらの要因を切り分け、高Ge濃度 $\text{Si}_{1-x}\text{Ge}_x$ S/D による、Siチャネルのひずみ緩和抑制効果を電気的特性の観点から評価するため、Si p-MOSFETに対する移動度向上効果を定量的に評価できる正孔移動度向上率(F_μ)定義した。

$$F_\mu = \frac{\mu_{\text{SiGe}}}{\mu_{\text{Si}}} \quad (4.1)$$

ここで、 μ_{SiGe} と μ_{Si} はそれぞれ $\text{Si}_{1-x}\text{Ge}_x$ S/D p-MOSFETとSi p-MOSFETの最大正孔移動度である。正孔移動度向上率が1に近づくほど、電子線照射によるひずみ緩和により正孔移動度の向上効果が損なわれたことを意味する。算出した結果を図4.4に示す。 $x = 0.2$ の試料の向上率は $5 \times 10^{17} \text{ cm}^{-2}$ 照射後にほぼ1となるが、その他の試料は1よりも高い数値を保持できている。特に $x = 0.35$ の試料においては電子

線照射前の数値から大きな変動が無く、Si p-MOSFETに対して常に1.6倍の正孔移動度を保持できる結果を得た。

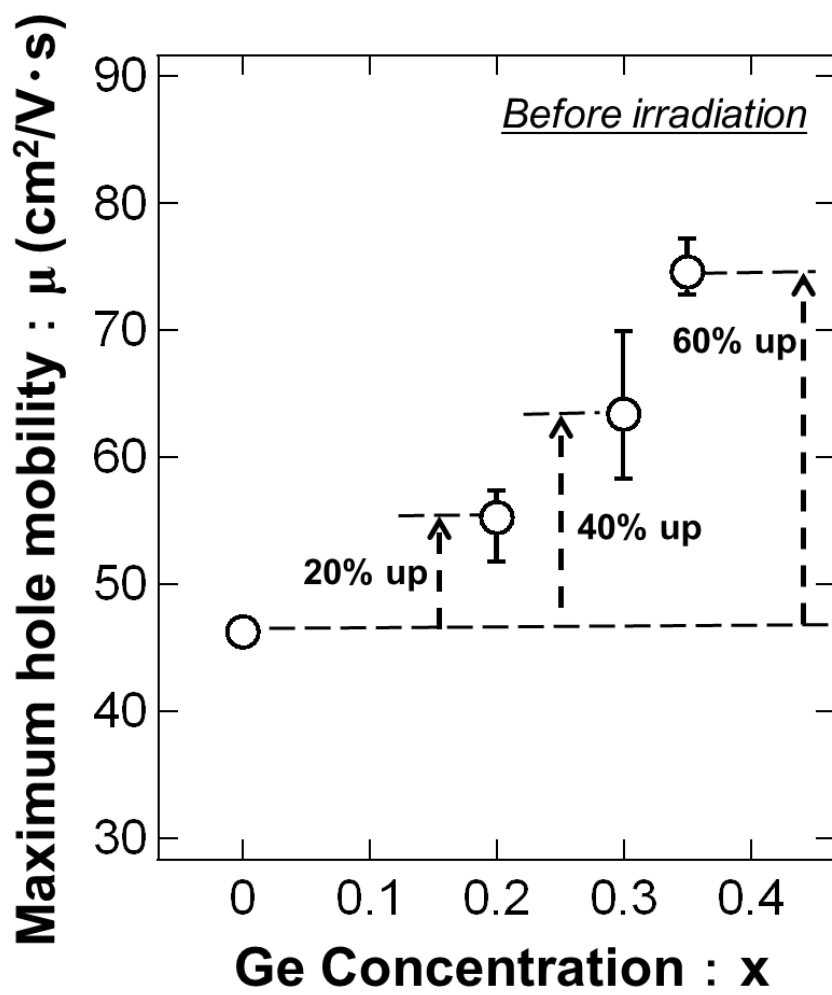


図 4.2 電子線照射前における最大正孔移動度の Ge 濃度依存性

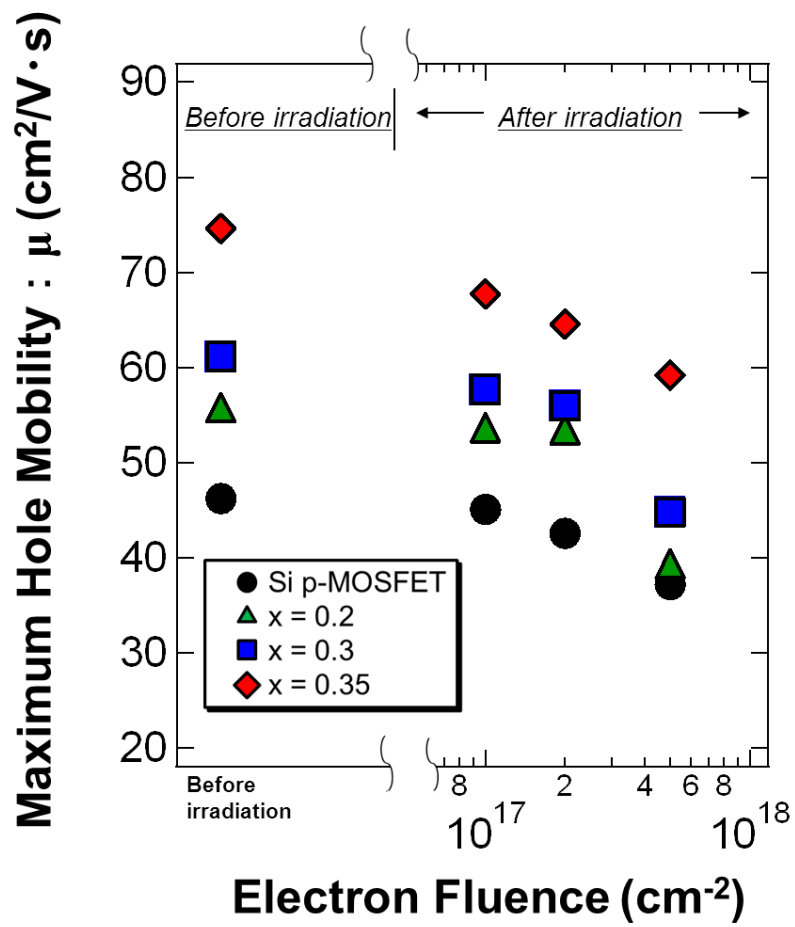


図 4.3 各Ge 濃度試料における最大正孔移動度の電子線照射量依存性

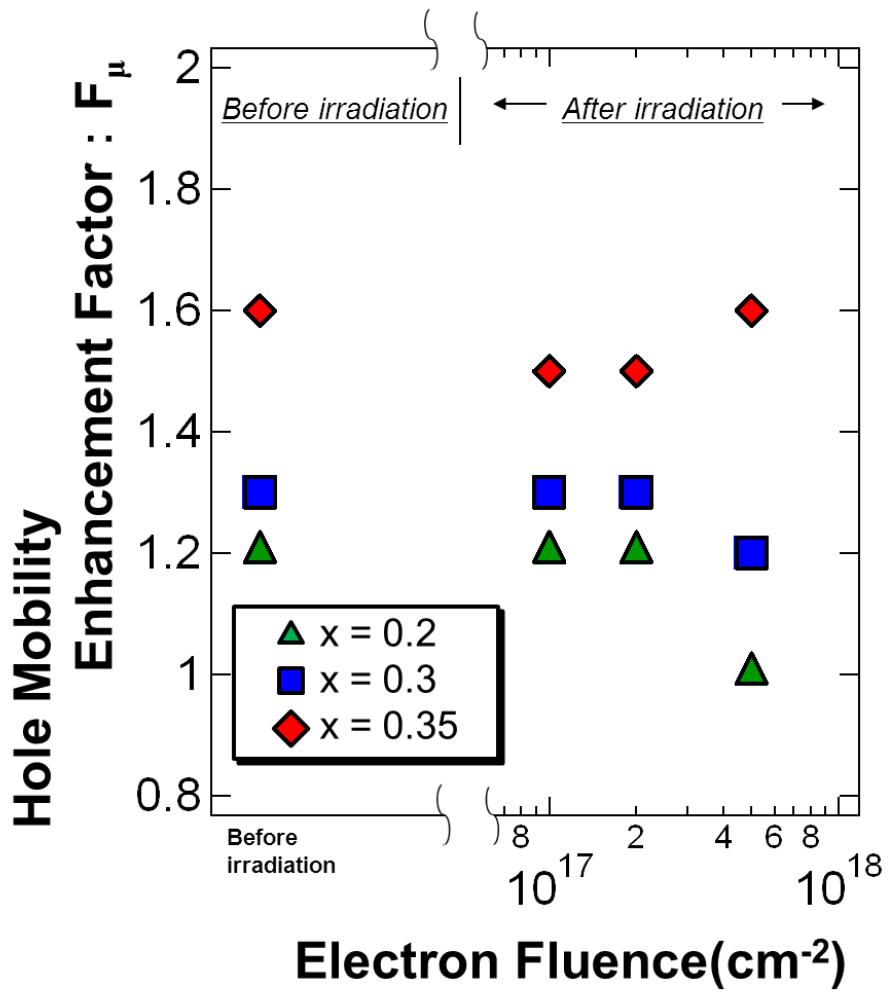


図 4.4 各Ge 濃度試料における正孔移動度向上率の電子線照射量依存性

4.3 Si_{1-x}Ge_x S/D p-MOSFETの耐放射線性向上要因の切り分け

前節の結果より、Si_{1-x}Ge_x S/D部のGe濃度を増加することにより、高い正孔移動度を電子線照射後も保持できることを明らかにした。しかし、S/D部のGe濃度の増加は、同時にチャンネル内部のひずみを強化する効果を持つ[6-9]。つまり、高Ge濃度化の効果として、S/D内部及びひずみSiチャンネルとの界面での欠陥生成抑制を期待していたが、チャンネル内部のひずみが強化されたことにより、ひずみSiチャンネル内部の欠陥生成が抑制された可能性もある。そこで、本節では異なる方法でチャンネル内部のひずみを強化したp-MOSFETを用いて、チャンネル内部のひずみの大きさによる影響を評価する。Si_{1-x}Ge_x S/D部のGe濃度を変えずにSiチャンネルのひずみを強化する手段として、ゲート長を縮小することが有効である。本実験で用いた構造では、チャンネルへ印加される圧縮ひずみの大きさはS/D部に埋め込むSi_{1-x}Ge_xのレイアウトや形状の違いに強く依存する[13-15]。特に、Si_{1-x}Ge_x S/D部とSiチャンネル界面に最も大きいひずみがかかり、ストレッサーであるSi_{1-x}Ge_x S/D部から離れるほどひずみが小さくなることから(図4.5)、ゲート長への依存性が高く、ゲート長が短いほどSiチャンネル全体のひずみが強化される[10]。即ち、S/D部のGe濃度が同一であっても、Siチャンネルに印加するひずみを強化することが可能である。そこで、同一Ge濃度におけるゲート長変調効果を評価するため、これまで用いていたゲート長0.3 μmのp-MOSFETの他にゲート長の異なるp-MOSFETを作製し、前節で実施した条件にて電子線を照射し電気的特性を評価した。

図4.6にゲート長を変調したp-MOSFETの電子線照射前の正孔移動度とゲート長との関係性を示す。ゲート長が縮小された試料ほど、正孔移動度は向上した。これは前述したひずみのゲート長依存性に即した結果であり、評価に用いた試料は短チャンネルで高Ge濃度であるほど、チャンネル内部の圧縮ひずみが強化

されていることが明らかとなった。

次に、電子線照射による各p-MOSFETの正孔移動度向上率の変化について評価した。図4.7に、ゲート長0.3 μm および0.21 μm のp-MOSFETにおける、正孔移動度向上率の電子線照射量依存性を示す。電子線照射量に対する変化の傾向はゲート長を縮小しても変わらない。x = 0.2のp-MOSFETではゲート長に関係なく、 $5 \times 10^{17} \text{ cm}^{-2}$ の電子線照射後には向上率が1に近づいていくが、x = 0.35のp-MOSFETにおいてはどちらのゲート長でも正孔移動度向上率を保持した。

S/D部のGe濃度とひずみSiチャネル内部のひずみの大きさの各々が、電子線照射による特性劣化へ及ぼす影響を比較するため、ダメージファクター(D_F)を以下の様に定義した。

$$D_F = \frac{F_{\mu \text{ after}}}{F_{\mu \text{ before}}} \quad (4.2)$$

ここで、 $F_{\mu \text{ before}}$ と $F_{\mu \text{ after}}$ はそれぞれ電子線照射前後の正孔移動度向上率を示す。 D_F は1に近いほど損傷が少なく、耐性が高いことを示す。x=0.2のp-MOSFETにてひずみ緩和を示唆する結果が得られた電子線照射量である $5 \times 10^{17} \text{ cm}^{-2}$ 照射後のダメージファクターとゲート長、Ge濃度と関係性を図4.8に示す。まず、ゲート長依存性に着目すると、ゲート長縮小に伴いダメージファクターは低下した。つまり、ゲート長を縮小しSiチャネル内部のひずみを強化しても、正孔移動度向上率に電子線照射が及ぼす影響を抑制できず、より大きな劣化を生じることが明らかとなった。特に、赤枠で囲った短チャネルかつ低Ge濃度のp-MOSFETほど大きな正孔移動度向上率の劣化を生じている。一方で、Ge濃度依存性に着目すると、Ge濃度が高くなるにつれて短チャネルのp-MOSFETでもダメージファクターが1に近づき、電子線照射に対する耐性が向上する結果が得られた。また、

青枠で囲った $x = 0.35$ のp-MOSFETが最も耐性が高いことが明らかとなった。即ち、前節で述べた高Ge濃度S/Dでの電子線耐性の向上は、ひずみSiチャネル内部の圧縮ひずみが強化されたことではなく、S/D部のGe原子により欠陥生成が抑制されたことによる効果である。

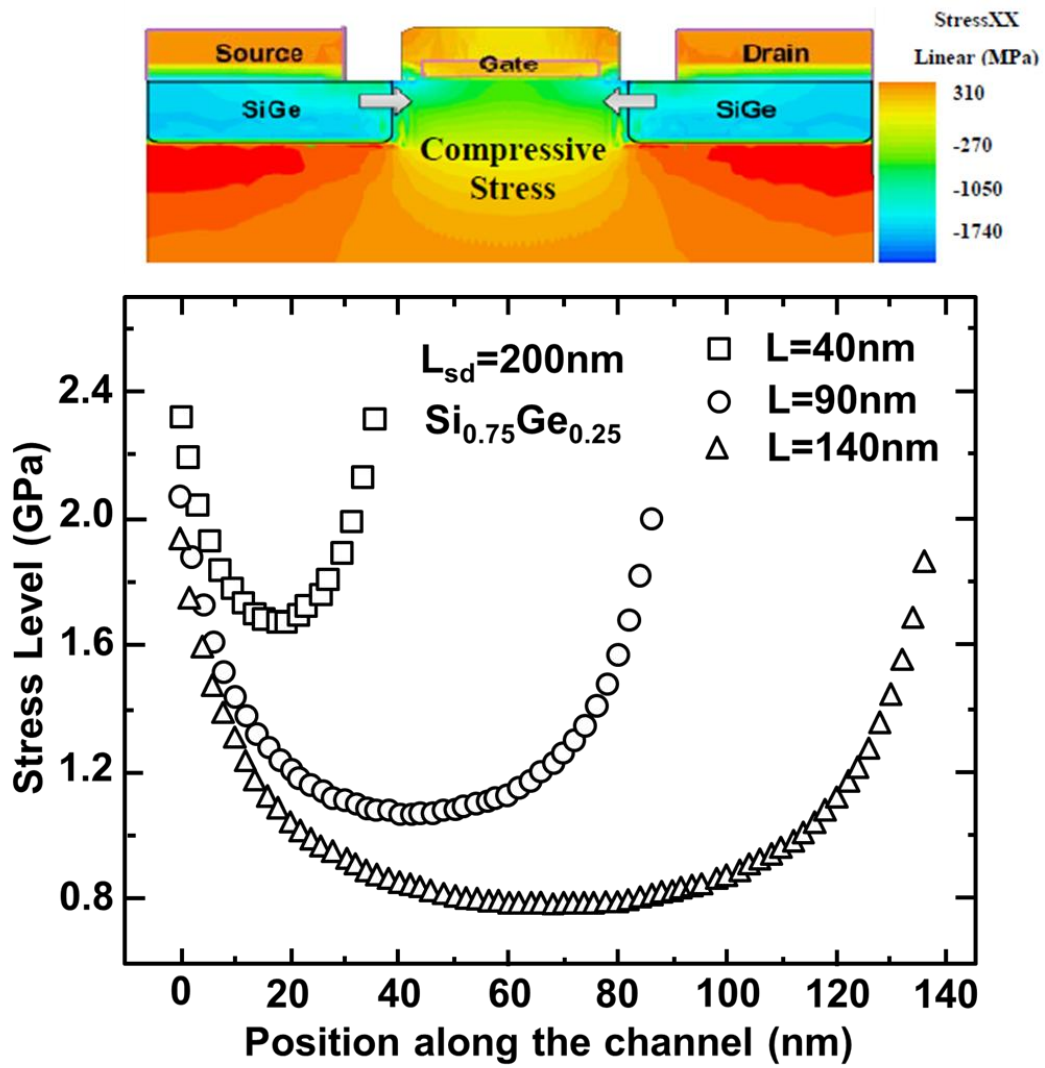


図 4.5 SiGe S/D MOSFET のチャンネルひずみのゲート長依存性[10]

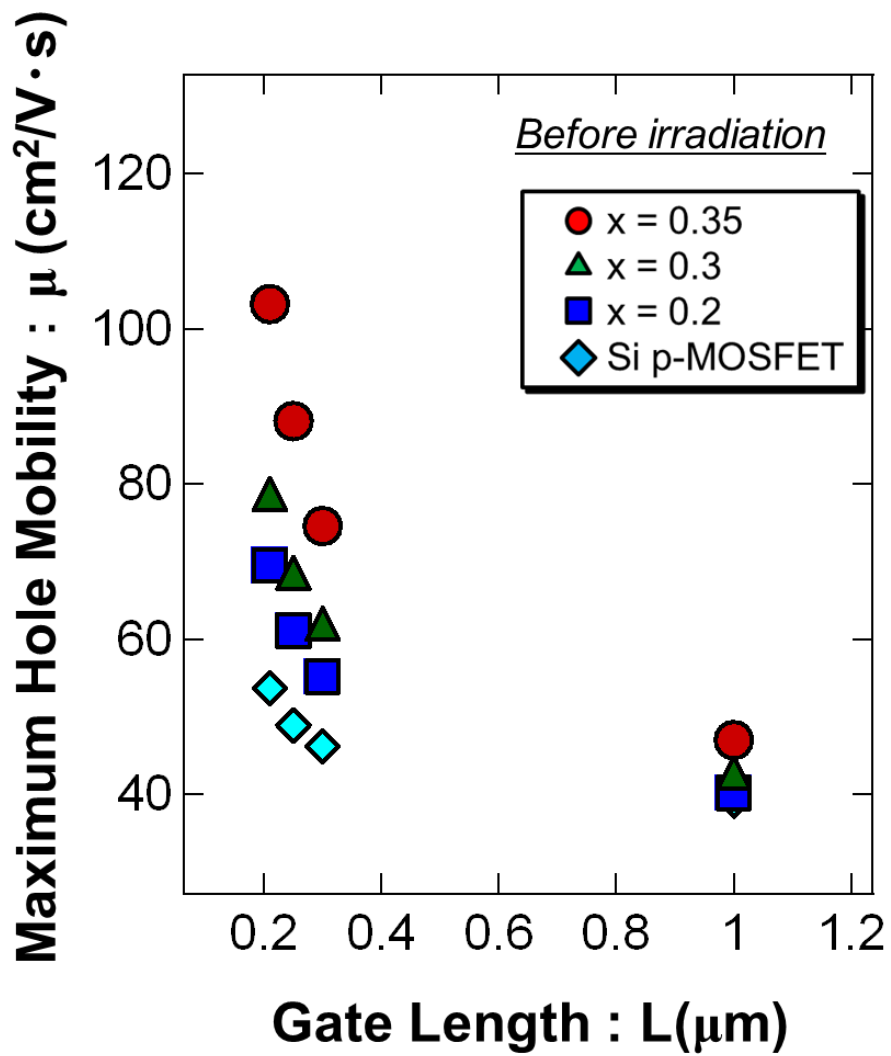


図 4.6 電子線照射前における各Ge濃度試料の最大正孔移動度のゲート長依存性

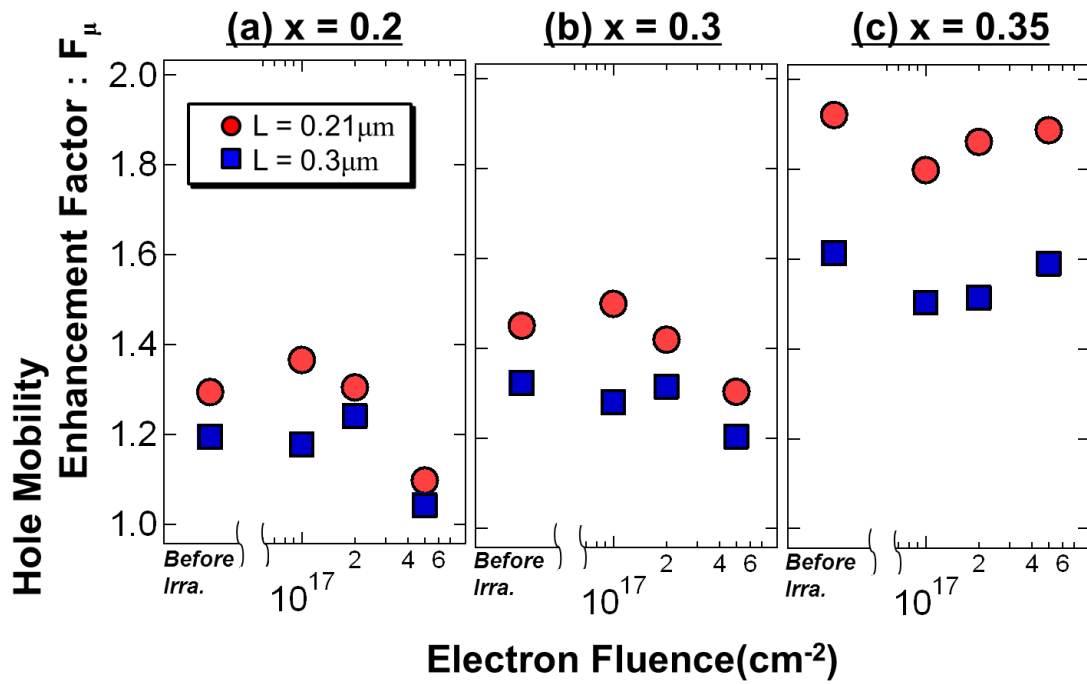


図 4.7 ゲート長 0.21 μm および 0.3 μm の各Ge 濃度試料における正孔移動度向上率の電子線照射量依存性

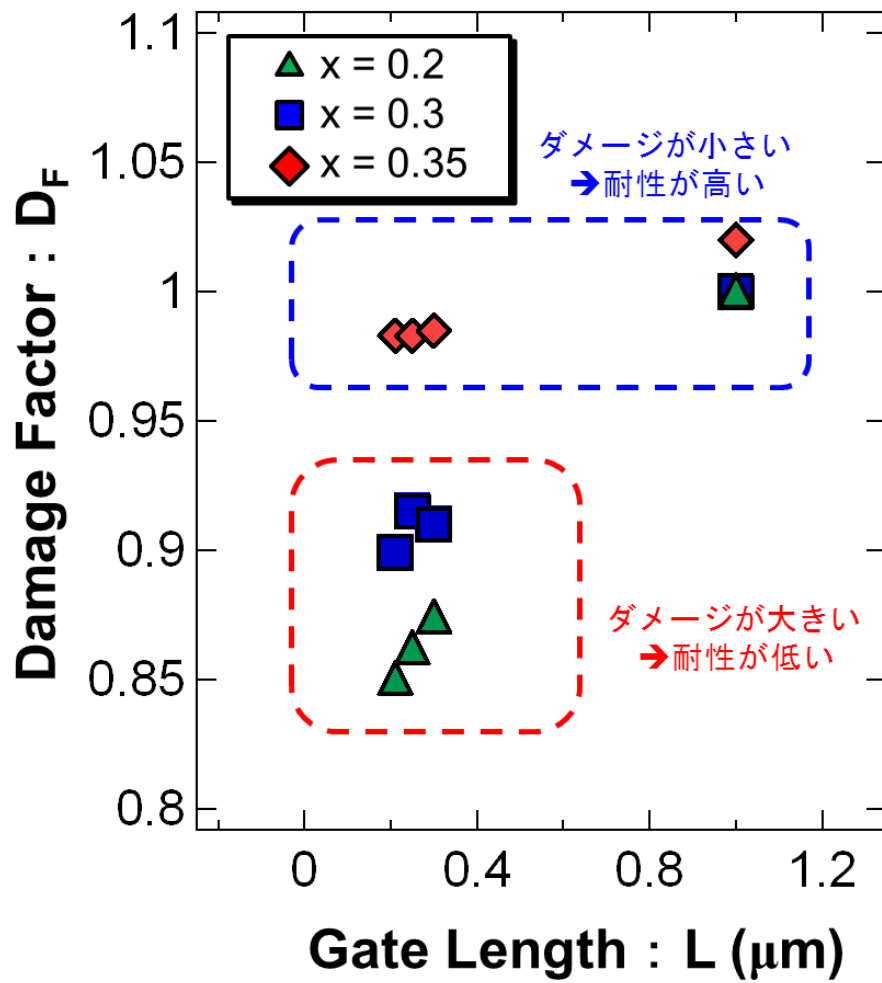


図 4.8 $5 \times 10^{17} \text{ cm}^{-2}$ の電子線を照射した各試料のダメージファクターのゲート長依存性

4.4 結言

本章では、電子線に対する耐性向上を目的に、高Ge濃度の $\text{Si}_{1-x}\text{Ge}_x$ S/D を用いることによる効果について評価を行った。得られた結論を以下に要約する。

- ① $\text{Si}_{1-x}\text{Ge}_x$ ソース・ドレイン部のGe濃度を増加し、 $x = 0.35$ とすることで電子線照射が引き起こすひずみ緩和に起因する正孔移動度向上効果の消失は抑制され、照射前の優位性を保持できるようになることが明らかとなった。
- ② ゲート長依存性の評価結果より、チャンネル内部のひずみを強化しても正孔移動度向上率の保持には影響を与えないことが明らかとなった。つまり、正孔移動度向上率の電子線に対する耐性を上げるキーパラメータはGe濃度である。

以上の結果より、ひずみヘテロ接合を有するMOSFETが静止軌道上の過酷な放射線環境下においても高い正孔移動度を保持したまま動作出来ることを示した。また、高移動度デバイスとして人工衛星搭載用途で利用できることが明らかになるとともに、高移動度保持のために重要なデバイスパラメータを突きとめた。このことは今後のデバイス開発において重要な知見である。

4.5 引用文献

- [1] 平尾敏雄, 小野田忍, 牧野高紘, 佐藤真一郎, 大島武, 第 1 回半導体材料・デバイスフォーラム予稿集, 9 (2009).
- [2] H. Ohyama, J. Vanhellemont, Y. Takami, K. Hyama, H. Sunaga, J. Poortmans, M. Caymax and P. Clauws, *IEEE Trans. Nucl. Sci.*, **41**, 2437 (1994).
- [3] H. Ohyama, J. Vanhellemont Y. Takami, K. Hayama, H. Sunaga, J. Poortmans, M. Caymax and P. Clauws, *Mater. Sci. Tech.*, **11**, 429 (1995).
- [4] L.I. Khirunenko, V. I. Shakhovtsov, V. C. K. Shinkarenko L. I. Spinar and I. I. Yaskovets, *Sov. Phys. Semicond.*, **21**, 345 (1987).
- [5] C.Auth, A. Cappellani, J. -S. Chun, A. Dalis, A. Davis, T. Ghani, G. Glass, T. Glassman, M. Harper, M. Hattendorf, P. Hentges, S. Jaloviar, S. Joshi, J. Klaus, K. Kuhn, D. Lavric, M. Lu, H. Mariappan, K. Mistry, B. Norris, N. Rahhal-orabi, P. Ranade, J. Sandford, L. Shifren, V.Souw, K. Tone, F. Tambwe, A. Thompson, D. Towner, T. Troeger, P. Vandervoorn, C. Wallace, J. Wiedemer, and C. Wiegand, *Symposium on VLSI Technology*, 128 (2008).
- [6] E. Kasper, A. Schuh, B. Hollander and H. kibbel, *J. Cryst. Growth*, **157**, 68 (1995).
- [7] S. C. Jain and W. Hayes, *Semicond. Sci. Technol.*, **6**, 547 (1991).
- [8] S. Thompson, N. Anand, M. Armstrong, C. Auth, B. Arcot, M. Alavi, P. Bai, J. Bielefeld, R. Bigwood, J. Brandeburg, M. Buehler, S.Cea, V. Chikarmane, C. Choi, R. Frankovic, T. Ghani, G. Glass, W. Han, T. Hoffmann, M. Hussein, P. Jacob, A.Jain, C. Jan, S. Joshi, C. Enyon, J. Klaus, S. Lopcic, J. Luce, Z. Ma, B. McIntyre, K. Mistry, A. Murthy, P. Nguyen, H. Pearson, T. Sandford R. Schweinfurth, R. Shaheed, S. Sivakumar, M. Taylor, B. Tufts, C. Wallace, P. Wang, C. Wever and M. Bohr, *IEDM Tech. Dig.*, **61** (2002).

- [9] M. B. Gonzalez, E. Simoen, N. Naka, Y. Okuno, G. Eneman, A. Hikavy, P. Verheyen, R. Loo, C. Claeys, V. Machkaoutsan, P. Tomasini, S. G. Thomas, J. P. Lu and R. Wise, *Mater. Sci. Semicond. Process.*, **11**, 285 (2008).
- [10] C.C. Wang, W. Zhao, F.Y. Liu, M. Chen and Y. Cao: *Proc. Computer-Aided Design - Digest of Technical Papers*, 513 (2009).
- [11] J. R. Schwank, P. S. Winokur, P. J. McWhorter, F. W. Sexton, P. V. Dressendorfer and D. C. Turpin, *IEEE Trans. Nucl. Sci.*, **31**, 1434 (1984).
- [12] D. Zupac, K. F. Galloway, R. D. Schrimpf and P. Augier, *J. Appl. Phys.*, **73**, 2910 (1993).
- [13] P. R. Chidambaram, B. A. Smith, L. H. Hall, H. Bu, S. Chkravathi, Y. Kim, A. V. Samoilov, A. T. Kim, P. J. Jones, R.B. Irwin, M. J. Kim, A. L. P. Rotondaro, C. F. Machala and D.T. Grider, *Symposium on VLSI Technology*, 48 (2004).
- [14] T. Ueno, H. S. Rhee, S. H. Lee, H. Lee, D.S. Shin, Y-S. Jin, S. Maeda and N-I. Lee, *Symposium on VLSI Technology*, 24 (2005).
- [15] H. Ohta, Y. Kim, Y. Shimamune, T. Sakuma, A. Hatada, A. Katakami, T. Soeda, K. Kawamura, H. Kokura, H. Morioka, T. Watanabe, J. O. Y. Hayami, J. Ogura, M. Tajima, T. Mori, N. Tamura, M. Kojima and K. Hashimoto, *IEDM Tech. Dig.*, 247 (2005).

第5章 結論

本論文において著者は、放射線耐性を有するひずみSi MOSFETの開発を最終目標として、電子線照射が $\text{Si}_{1-x}\text{Ge}_x$ p-MOSFETの電気的特性に及ぼす影響と、その要因について探索究明した。以下に本論文で得られた結果をまとめる。

第2章ではひずみヘテロ接合により正孔移動度を向上させた $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの電気的特性へ電子線照射が及ぼす影響について評価した。電子線照射前後の $I_{\text{DS}}\text{-}V_{\text{GS}}$ 特性を測定し、そこから正孔移動度と閾値電圧を算出し、従来構造のSi p-MOSFETと比較した。 $2 \times 10^{17} \text{ cm}^{-2}$ までの電子線照射においては、閾値電圧のシフト量および正孔移動度の減少量共に $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETとSi p-MOSFETでの有意差は見られなかった。一方で、 $5 \times 10^{17} \text{ cm}^{-2}$ の電子線照射の結果では、閾値電圧のシフト量および正孔移動度の減少量に $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETとSi p-MOSFETでの違いが見られた。特に正孔移動度の減少量から照射前に20 %あった $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETの正孔移動度向上率が、 $5 \times 10^{17} \text{ cm}^{-2}$ 照射後には4 %にまで低下し、ひずみによる正孔移動度向上効果が消失することを明らかにした。この結果は、電子線照射によるひずみ緩和を示唆するとともに、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ S/D p-MOSFETは高照射量の電子線にさらされると、高速動作ができなくなることを明らかにした。

第3章では第2章の結果を受け、電子線照射によるひずみの変化について、結晶のひずみ率を評価できるRaman分光法を用いた評価を実施した。測定結果から、電子線照射によりひずみSi層及びストレッサーであるSiGe層に局所的な圧縮ひずみが発生し、電子線照射前にひずみSi層に印加されていた引っ張りひずみが緩和することを明らかにした。局所的な圧縮ひずみの発生は、電子線により導入される格子欠陥に起因する。また、MOSFETに使用されるBを添加したSiGe層においても同様に局所的な圧縮ひずみが発生する結果が得られ、電子線照射によるひずみ緩和を裏付ける結果が得られた。

第4章では電子線に対する耐性向上を目的に、 $\text{Si}_{1-x}\text{Ge}_x$ S/Dの高Ge濃度化の検討を行った。 $\text{Si}_{1-x}\text{Ge}_x$ S/D部のGe濃度を増加し、 $x = 0.35$ とすることで電子線照射が引き起こすひずみ緩和に起因する正孔移動度向上効果の低下は抑制されることを明らかとした。一方で、ゲート長依存性の評価より、チャンネル長を縮小してチャンネル内部のひずみを強化しても、正孔移動度向上率の電子線に対する耐性向上につながらないこと示す結果を得た。本評価により、正孔移動度向上率を電子線照射後も保持し、ひずみSi MOSFETの電子線照射に対する耐性を上げるキーパラメータがS/D部のGe濃度であることを明らかにした。

以上、本研究においては、ひずみヘテロ接合を有するMOSFETの高放射線環境下への適用範囲拡大を目的とし、放射線環境下での振舞いを解明するとともにデバイスとしての優位性を活かす手法について検討した。その結果、放射線環境下でもデバイスの優位性を保持する手法を突きとめた。これは、ひずみSi技術を適用した宇宙用途の高移動度デバイスの開発につながる成果である。今後は、ひずみSi技術単独の適用はもとより、他の等価的スケーリング技術との融合を図り、宇宙用途デバイスの更なる高性能化が図られることが期待される。

謝辞

本研究を遂行するにあたり、宮崎大学 電子物理工学科 吉野賢二准教授には丁寧なるご指導・ご鞭撻を賜りました。深く感謝を申し上げます。また本稿をまとめるにあたり、有益なご教示をいただきました宮崎大学電気システム工学科 淡野公一教授、環境ロボティクス学科 穂高一条教授、電子物理工学科 西岡賢祐准教授および森浩二准教授に謹んで感謝の意を表します。

また、本研究活動を開始するきっかけをいただくと共に、多大なるご支援、ご教授をいただきました、故 大山英典 元熊本高等専門学校教授には謹んで感謝の意を表します。熊本高等専門学校 情報通信エレクトロニクス工学科 高倉健一郎准教授および角田功准教授には多方面でのご指導、ご助言を頂きました。深く感謝致します。熊本高等専門学校 技術・教育支援センター 米岡将士技師には放射線の照射実験を担当いただきました。厚く御礼申し上げます。ベルギー imec の Cor Claeys 教授、Eddy Simoen 博士及びスペイン CNM –CSIC の Mireia Bargallo Gonzalez 博士にはサンプルの提供を頂くとともに、有益なご教示をいただきました。厚く御礼申し上げます。日本原子力研究開発機構 高崎量子応用研究所 野上大地氏、花屋博秋氏には電子線照射実験においてご助力を賜りました。謹んで感謝の意を表します。株式会社 堀場製作所 中庸行博士、沼田朋子氏には Raman 分光測定に関してご協力を頂き、有益なご教示をいただきました。厚く御礼申し上げます。九州大学大学院システム情報科学研究院 宮尾正信特任教授、佐道泰造准教授には分析装置をお借りし、有益な分析をさせていただくとともに、研究に関する多くのご教示も賜りました。厚く御礼申し上げます。筑波大学大学院数理物質科学研究科 末益崇教授には研究に際しサンプルのご提供をいただきました。厚く御礼申し上げます。

また、本研究の遂行に当たり実験等に多大な協力をいただきました出本竜也氏をはじめとする熊本高等専門学校 高倉・角田研究室の皆様、公私共々多大なご支援をいただきました宮崎大学 吉野研究室の皆様に厚く御礼申し上げます。

最後に私の研究活動に理解を示し、数々のサポートを頂きました中央電子工業株式会社の皆様および家族に深く感謝いたします。

付録

研究業績リスト

発表論文 第一著者

1. Radiation damage of $\text{Si}_{1-x}\text{Ge}_x$ S/D p-type metal oxide semiconductor field effect transistor with different Ge concentration, *Thin Solid Films*, Vol. 520 (2012) 3337-3340
T. Nakashima, T. Idemoto, I. Tsunoda, K. Takakura, M. Yoneoka, H. Ohyama, K. Yoshino, M. B. Gonzalez, E. Simoen, and C. Claeys
2. Gate-Length dependent radiation damage in 2-MeV electron-irradiated $\text{Si}_{1-x}\text{Ge}_x$ S/D p-MOSFETs, *Materials Science Forum*, Vol. 725 (2012) 235-238
Toshiyuki Nakashima, Tatsuya Idemoto, Isao Tsunoda, Kenichiro Takakura, Masashi Yoneoka, Hidenori Ohyama, Kenji Yoshino, Eddy Simoen, and Cor Claeys
3. Ge content dependence of radiation damage in $\text{Si}_{1-x}\text{Ge}_x$ source/drain p-type metal oxide semiconductor field effect transistor, *Physica Status Solidi (c)*, Vol. 10 (2013) 1148–1151
Toshiyuki Nakashima, Masashi Yoneoka, Isao Tsunoda, Kenichiro Takakura, Mireia Bargallo Gonzalez, Eddy Simoen, Cor Claeys, and Kenji Yoshino
4. Increased Radiation Hardness of Short-Channel Electron-Irradiated $\text{Si}_{1-x}\text{Ge}_x$ Source/Drain p-type Metal Oxide Semiconductor Field-Effect Transistors at Higher Ge content, *Japanese Journal of Applied Physics*, Vol. 52 (2013) 094201
Toshiyuki Nakashima, Masashi Yoneoka, Isao Tsunoda, Kenichiro Takakura, Mireia Bargallo Gonzalez, Eddy Simoen, Cor Claeys, and Kenji Yoshino

共著発表論文

1. Local compressive stress generation in electron irradiated boron-doped $\text{Si}_{0.75}\text{Ge}_{0.25}/\text{Si}$ devices, *Physica Status Solidi (c)*, Vol. 9 (2012) 2058-2061
Isao Tsunoda, Toshiyuki Nakashima, Nobuyuki Naka, Tatsuya Idemoto, Masashi Yoneoka, Kenichiro Takakura, Kenji Yoshino, Mireia Bargallo Gonzalez, Eddy Simoen, Cor Claeys, and Hidenori Ohyama

2. Damages of Ge devices by 2-MeV electrons and their recovery, *Microelectronic Engineering*, Vol. 88 (2011) 480–483

H. Ohyama, K. Sakamoto, H. Sukizaki, K. Takakura, M. Tsukamoto, K. Matsuo, I. Tsunoda, I. Kato, T. Nakashima, E. Simoen, B. De Jaeger, C. Claeys

学会発表：口頭発表

1. Radiation damages of SiGe devices by electron irradiation and their thermally recovery behavior

半導体デバイスフォーラム 熊本テルサ 熊本, 2010年12月12日
中島敏之, 出本竜也, 米岡将士, 高倉健一郎, 角田功, 大山英典, 吉野賢二,
Mireia Gonzalez, Eddy Simoen, Cor Claeys

2. SiGe-S/D p-MOSFET の電子線照射による劣化と熱処理による回復特性

第58回 春季 応用物理学会 神奈川工科大学 神奈川, 2011年3月24日
中島 敏之, 出本竜也, 角田功, 高倉健一郎, 米岡将士, 大山英典, M. Gonzalez,
E. Simoen, C. Claeys, 吉野賢二

3. The electron-irradiation degradation and thermal-annealing recovery in Ge diode and MOSFET

第30回電子材料シンポジウム ラフォーレ琵琶湖 滋賀, 2011年6月30日
T. Nakashima, M. Tsukamoto, I. Tsunoda, K. Takakura, M. Yoneoka, H. Ohyama, K.
Yoshino, E. Simoen, B. De Jaeger, and C. Claeys

4. Stress evaluation by Raman Spectroscopy in 2MeV electron irradiated SiGe/Si diodes

第31回電子材料シンポジウム ラフォーレ修善寺 静岡, 2012年7月12日
T. Nakashima, I. Tsunoda, K. Takakura, M. Yoneoka, H. Ohyama, N. Naka,
K. Yoshino, E. Simoen, and C. Claeys

5. 2MeV の電子線を照射した $\text{Si}_{0.75}\text{Ge}_{0.25}$ / Si ダイオードの歪み量評価

第73回 秋季 応用物理学会 愛媛大学 愛媛, 2012年9月13日
中島敏之, 米岡将士, 角田功, 高倉健一郎, 中庸行, Eddy Simoen, Cor Claeys,
吉野賢二

学会発表：ポスター発表

1. Radiation Damages of Ge Devices and Their Recovery by Annealing
9th-RASEDA 高崎シティギャラリー 群馬, 2010年10月29日
T. Nakashima, M. Tsukamoto, K. Takakura, I. Tsunoda, H. Ohyama, E. Simoen, B. De Jaeger, and C. Claeys

2. Gate-Length Dependent Strain Relaxation in Electron-Irradiated SiGe S/D p-MOSFETs
STAC5 メルパルク横浜 神奈川, 2010年6月22日
T. Nakashima, T. Idemoto, I. Tsunoda, K. Takakura, M. Yoneoka, H. Ohyama, K. Yoshino, M. B. Gonzalez, E. Simoen, and C. Claeys

3. Radiation damage of $\text{Si}_{1-y}\text{C}_y$ Source/Drain n-MOSFETs with different carbon concentrations
10th-RASEDA つくば国際会議場 茨城, 2012年12月11日
T. Nakashima, Y. Asai, M. Hori, M. Yoneoka, I. Tsunoda, T. Takakura, M. B. Gonzalez, E. Simoen, C. Claeys, and K. Yoshino

4. Recovery Behavior Resulting from Thermal Annealing in $\text{Si}_{0.7}\text{Ge}_{0.3}$ Source/Drain p-type MOSFETs Irradiated by 2 MeV Electrons
ISCS-2013 神戸国際会議場 兵庫, 2013年5月20日
Toshiyuki Nakashima, Masashi Yoneoka, Isao Tsunoda, Kenichiro Takakura, Mireia Bargallo Gonzalez, Eddy Simoen, Cor Claeys, and Kenji Yoshino

5. Radiation tolerance of $\text{Si}_{1-y}\text{C}_y$ Source/Drain n-type metal oxide semiconductor field effect transistor with different carbon concentrations
ICS18 九州大学 福岡, 2013年6月3日
Toshiyuki Nakashima, Yuki Asai, Masato Hori, Masashi Yoneoka, Isao Tsunoda, Kenichiro Takakura, Mireia Bargallo Gonzalez, Eddy Simoen, Cor Claeys, and Kenji Yoshino