

スイッチト・キャパシタ周波数-電圧変換回路に関する研究

岡野 孝徳¹⁾ ・ 松本 寛樹²⁾ ・ 大野 憲司¹⁾

Research on the Switched-Capacitor Frequency-to-Voltage Converters

Takanori OKANO¹⁾ , Hiroki MATSUMOTO²⁾ , Kenji OHNO¹⁾

Abstract

Switched-Capacitor(SC) circuit is composed of MOSFET's and Capacitor's. Thus, this circuit enables smaller chip area and lower power consumption. It's also promising to low power supply.

Frequency is most insensitive in the other physical parameters and useful in data transmission. However, in the point of signal processing, voltage is more suitable. Therefore, Frequency-to-Voltage (FV) conversion or Voltage-to-Frequency (VF) conversion is important interface to connect both of them.

In this paper, conversion accuracy, response times and ripple of FV conversion are described to Switched-Capacitor Frequency-to-Voltage Converters which operate using non-overlapping two phase clocks. Two circuit's performance is estimated by simulations on SIMetrix.

Key words:

Switched-Capacitor(SC),Frequency-to-Voltage(FV),MOSFET,response times,ripple

1. はじめに

スイッチト・キャパシタ (SC) 回路は、MOSFET とキャパシタのみで構成できるため、低消費電力のアナログ回路が実現可能となり、小型化・低電圧化も期待できる回路である。

周波数は、データ伝送において、他の物理的なパラメータと比べ最も鈍感である。このため、周波数が伝送方式にひろく採用されている。しかし、信号処理の観点から見ると、電圧がより適している。[1] そこで、電圧-周波数変換、周波数-電圧変換が重要な役割を担うのである。周波数-電圧変換回路は、FM 復調をはじめ、PLL、回転計などに用いられているものである。[2]

本論文では、オペアンプのオフセット電圧やスイッチの切り替わり時における負帰還のはずれから生じるスパイクなどの非理想要因から逃れるためオペアンプを用いない SC 回路を使用した周波数-電圧 (FV) 変換回路と RC 回路を使用した FV 変換回路を提案する。高速化を目指しクロック周波数をどこまで高くできるのかという事とリップルの低減を目的とし、周波数-電圧変換の変換精度・応答時間・リップルについて記述する。

なお、シミュレーションには回路シミュレーター SIMetrix を用いた。

2. 周波数-電圧変換

文献 [1] に提案されている回路をもとにして、周波数-電圧変換とはどのようなものか述べる。

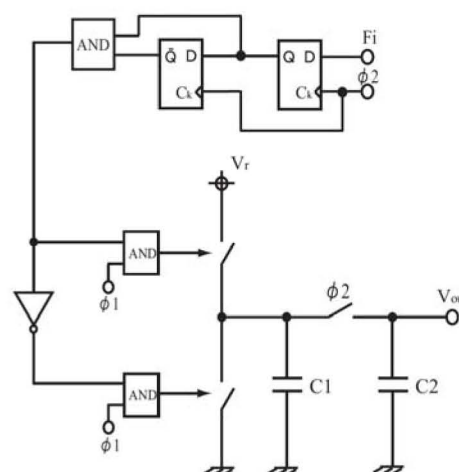


図1 文献 [1] の回路

図1に1989年に提案されたオペアンプを用いないスイッチト・キャパシタ周波数-電圧変換回路を示す。

2.1 入力周波数の立ち上がり検出回路

まず、論理素子で構成された入力周波数の立ち上がり検出回路について述べる。

•• 宮崎大学大学院工学研究科
•• 宮崎大学工学部

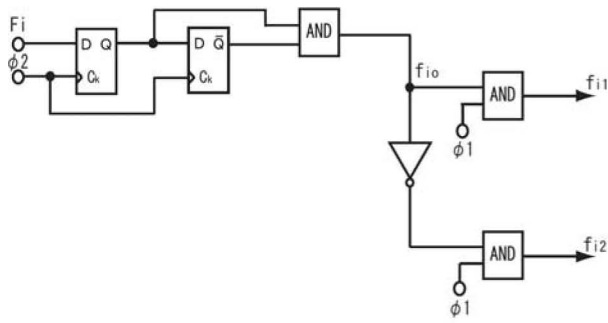


図2 立ち上がり検出部

図2のように入力周波数の立ち上がり検出部分は、D-フリップフロップ2個とAND素子3個、NOT素子1個で構成されている。この部分のタイミングチャートは下図3のようになる。

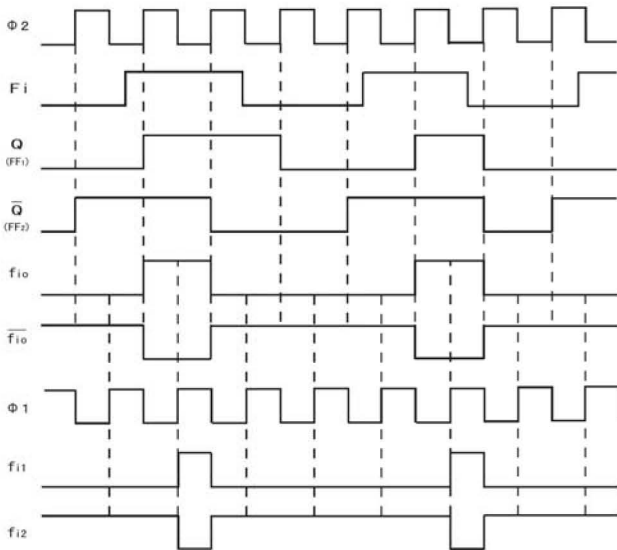


図3 タイミングチャート

ここで、 F_i は入力周波数、 ϕ_1, ϕ_2 は互いに重なり合わない2相クロック周波数である。

図3で注目すべき点は、入力周波数 F_i が low から high に立ち上がった直後に ϕ_1 が high になったとき、つまり ϕ_1 と同期して f_{i1} が high になる点と、クロック周期の2倍以上つまりクロック周波数の $\frac{1}{2}$ 以下の入力周波数でないといけない点である。

クロック周波数の $\frac{1}{2}$ 以下の入力周波数までしか処理できないので、クロック周波数を高周波数化することは高速化だけでなく、入力周波数の処理範囲を広げることにもつながるのである。

2.2 スイッチト・キャパシタ周波数-電圧変換回路

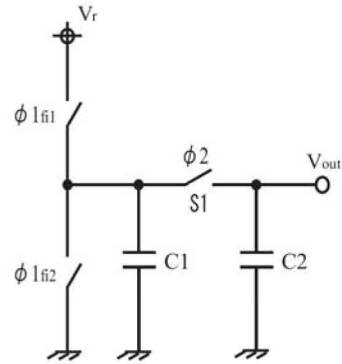


図4 SC周波数-電圧変換部

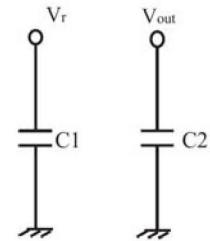


図5 $\phi_1 f_{i1}$ 時

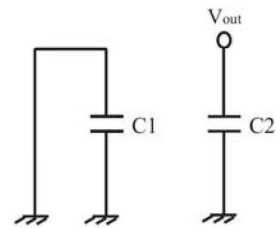


図6 $\phi_1 f_{i2}$ 時

前に述べた f_{i1} が high の時を図5に、 f_{i2} が high の時を図6に示す。

ϕ_1 時の $f_{i1} = high, f_{i2} = high$ それぞれの場合の電荷を下表1,2に示す。

表1 図5の電荷表

Q_1	Q_2
$C_1 V_r$	$C_2 V_{out}$

表2 図6の電荷表

Q_1	Q_2
0	$C_2 V_{out}$

また $\phi 2$ 時のときは次図 7 のようになり、このときの電荷は次表 3 の通りである。

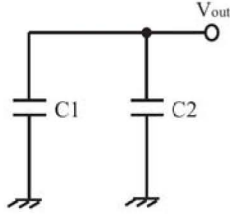


図 7 $\phi 2$ 時

表 3 $\phi 2$ 時の電荷表

Q_1	Q_2
$C_1 V_{out}$	$C_2 V_{out}$

表 1~3 の電荷表から電荷式を求める。

まず、 $\phi 1$ の $f_{i1} = high$ 時 (図 5) から $\phi 2$ 時 (図 7) に切り替わったとき C_1, C_2 で電荷保存されるので

$$\begin{aligned} C \cdot V_r + C \cdot V_{out}(k - \frac{1}{2}) &= C \cdot V_{out}(k) + C \cdot V_{out}(k) \\ (C + C) V_{out}(k) &= C \cdot V_r + C \cdot V_{out}(k - \frac{1}{2}) \\ V_{out}(k) &= \frac{C}{C + C} V_r + \frac{C}{C + C} V_{out}(k - \frac{1}{2}) \quad (1) \end{aligned}$$

となる。一方、 $\phi 1$ の $f_{i2} = high$ 時 (図 6) から $\phi 2$ 時に切り替わったときも C_1, C_2 で電荷保存されるので

$$\begin{aligned} 0 + C \cdot V_{out}(k + \frac{1}{2}) &= C \cdot V_{out}(k + 1) + C \cdot V_{out}(k + 1) \\ (C + C) V_{out}(k + 1) &= C \cdot V_{out}(k + \frac{1}{2}) \\ V_{out}(k + 1) &= \frac{C}{C + C} V_{out}(k + \frac{1}{2}) \quad (2) \end{aligned}$$

となる。また、 $\phi 2$ から $\phi 1$ f_{i1} もしくは $\phi 1$ f_{i2} に切り替わったときはいずれの場合も、 C_2 で電荷保存が成り立つので

$$\begin{aligned} C_2 V_{out}(k) &= C_2 V_{out}(k + \frac{1}{2}) \\ V_{out}(k + \frac{1}{2}) &= V_{out}(k) \quad (3) \end{aligned}$$

となり、 $\phi 2$ から $\phi 1$ に切り替わる時は理論的には電圧を保存することになる。

ここで、 f_{i1} が $high$ となるのは入力周波数を F_i 、クロック周波数を f_c とすると $\frac{F_i}{f_c}$ 回ごとであるので $\frac{F_i}{f_c} - 1$ 回は式 (2) の状態、つまり、図 6 と図 7 を繰り返すこと

になる。ゆえに式 (2), (3) から

$$\begin{aligned} V_{out}(k + 1) &= \frac{C_2}{C_1 + C_2} V_{out}(k + \frac{1}{2}) \\ &= \frac{C_2}{C_1 + C_2} V_{out}(k) \quad (4) \end{aligned}$$

これが 1 回目となり、以降

$$\begin{aligned} V_{out}(k + 2) &= \frac{C}{C + C} V_{out}(k + \frac{3}{2}) \\ &= \frac{C}{C + C} V_{out}(k + 1) \\ &= \left(\frac{C}{C + C} \right) \cdot V_{out}(k) \quad (5) \end{aligned}$$

$$\begin{aligned} V_{out}(k + 3) &= \frac{C}{C + C} V_{out}(k + \frac{5}{2}) \\ &= \frac{C}{C + C} V_{out}(k + 2) \\ &= \left(\frac{C}{C + C} \right) \cdot V_{out}(k) \quad (6) \end{aligned}$$

⋮
⋮
⋮

$$V_{out}(k + (\frac{F_i}{f_c} - 1)) = \left(\frac{C}{C + C} \right)^{\frac{F_i}{f_c} - 1} V_{out}(k) \quad (7)$$

この後に f_{i1} が $high$ となるので式 (1) より

$$\begin{aligned} V_{out}(k + \frac{F_i}{f_c}) &= \frac{C}{C + C} V_r + \frac{C}{C + C} V_{out}(k + \frac{2\frac{F_i}{f_c} - 1}{2}) \\ &= \frac{C}{C + C} V_r + \frac{C}{C + C} V_{out}(k + (\frac{F_i}{f_c} - 1)) \\ &= \frac{C}{C + C} V_r + \left(\frac{C}{C + C} \right)^{\frac{F_i}{f_c}} V_{out}(k) \quad (8) \end{aligned}$$

式 (8) の左辺を $V(N)$ とし、 $\frac{C}{C + C} = \alpha$ とすると

$$V(N) = (1 - \alpha) V_r + \alpha^{\frac{F_i}{f_c}} V_{out}(k) \quad (9)$$

このことにより、式 (4), (5), (6), (7) は次のように書き換えられる

$$\begin{cases} V_{out}(k + 1) = \alpha V_{out}(k) \\ V_{out}(k + 2) = \alpha^2 V_{out}(k) \\ V_{out}(k + 3) = \alpha^3 V_{out}(k) \\ \vdots \\ V_{out}(k + (\frac{F_i}{f_c} - 1)) = \alpha^{(\frac{F_i}{f_c} - 1)} V_{out}(k) \end{cases} \quad (10)$$

さらに $n = \frac{F_i}{f_c}$ 、式 (9) の右辺を V とすると

$$\begin{aligned} V(N) &= (1 - \alpha) V_r + \alpha^n V_{out}(k) \\ &= V \quad (11) \end{aligned}$$

式 (11) より

$$\begin{aligned} V_{out}(k) &= V(N - 1) \\ &= V \end{aligned}$$

したがって、式 (10) は

$$\begin{cases} V_{out}(k+1) = \alpha V \\ V_{out}(k+2) = \alpha^2 V \\ V_{out}(k+3) = \alpha^3 V \\ \vdots \\ V_{out}(k + (\frac{f_i}{f_c} - 1)) = \alpha^{(\frac{f_i}{f_c} - 1)} V \end{cases} \quad (12)$$

と書き換えられる。

2.3 周波数-電圧変換概略図

前章 2.2 で述べた数式を図的に表すと下図 8 のようになる。

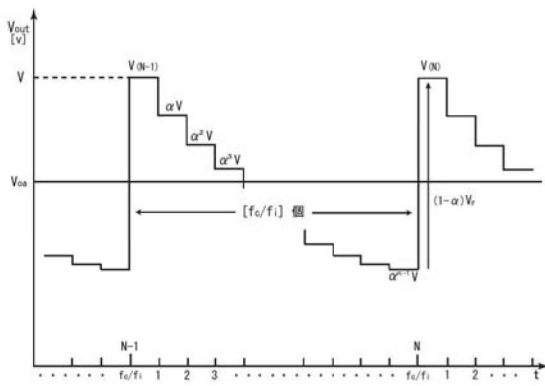


図 8 周波数-電圧変換

図 8 が周波数-電圧 (Frequency-to-Voltage; FV) 変換されたときの出力波形となる。まず電圧 V が得られ、その次の電圧は αV 、またその次の電圧は $\alpha^2 V$ というように、前の電圧を $\alpha (< 1)$ 倍していく階段状の出力波形となる。その後、再び電圧 V まで持ち上げられるのである。再び持ち上げられるまでのタイミングは、クロック周波数 f_c 、入力周波数 f_i とすると $\frac{f_c}{f_i}$ 回目である。

出力電圧 V_{out} の平均電圧 V_{oa} は次式のようになる。

$$V_{oa} = \frac{V + \alpha V + \alpha^2 V + \alpha^3 V + \dots + \alpha^{n-1} V}{n} \quad (13)$$

$$V_{oa} = V \sum_{i=0}^{n-1} \alpha^i / n \quad (14)$$

このとき

$$V \sum_{i=0}^{n-1} \alpha^i = \frac{V(1 - \alpha^n)}{1 - \alpha} \quad (15)$$

であるから

$$V_{oa} = \left\{ \frac{(1 - \alpha^n)V}{1 - \alpha} \right\} \frac{1}{n} \quad (16)$$

となる。ここで $n = \frac{f_c}{f_i}$ である。

図 8 から n 回目つまり $\frac{f_c}{f_i}$ 回目に参照電圧 $(1 - \alpha)V_r$ が入力されるため、電圧 $V_{(N)}$ は

$$\begin{aligned} V_{(N)} &= (1 - \alpha)V_r + \alpha V_{\{(N-1)+n\}} \\ &= (1 - \alpha)V_r + \alpha \{ \alpha^{n-1} V \} \\ &= (1 - \alpha)V_r + \alpha^n V \end{aligned} \quad (17)$$

と求められる。

定常状態の条件で $V = V_{(N)} = V_{(N-1)}$ となることから、式 (16), (17) より

$$\begin{aligned} V_r &= \frac{V_{(N)} - \alpha^n V}{1 - \alpha} \\ &= \frac{(1 - \alpha^n)V}{1 - \alpha} \end{aligned} \quad (18)$$

$$V_{oa} = \frac{V_r}{n} \quad (19)$$

ここで、 $n = \frac{f_c}{f_i}$ であるから

$$V_{oa} = \frac{f_i V_r}{f_c} \quad (20)$$

これが、出力電圧 V_{out} の平均電圧 V_{oa} の理論値である。[1]

式 (20) よりクロック周波数 f_c と入力周波数 f_i の比によって平均電圧 V_{oa} が変化することが分かる。つまりクロック周波数は一定であるので、入力周波数の変化により平均電圧が変化するのである。

3. 提案回路

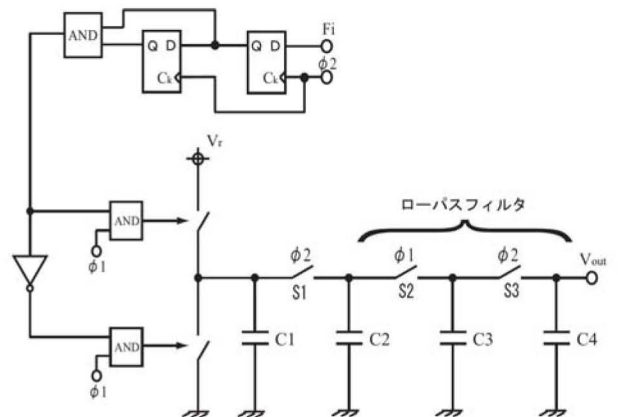


図 9 SC 周波数-電圧変換回路

図 9 に今回の提案回路を示す。この回路は文献 [1] の回路に SC ローパスフィルタを用いたものである。

SC ローパスフィルタについては次に述べる。

3.1 SC ローパスフィルタ

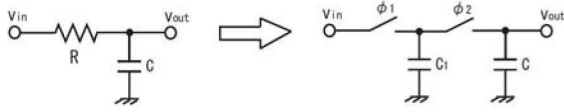


図 10 SC フィルタ

図 10 左は RC ローパスフィルタであり、前節で述べたようなことから図 10 右はそれをスイッチド・キャパシタ回路で実現したものである。

SC ローパスフィルタについて述べる前に RC ローパスフィルタについて述べる。図 10 左の RC ローパスフィルタの伝達関数は

$$I = \frac{V_{in} - V_{out}}{R} = \frac{V_{out}}{\frac{1}{j\omega C}}$$

$$V_{in} - V_{out} = j\omega CRV_{out}$$

$$V_{in} = V_{out}(1 + j\omega CR)$$

$$T(s) = \frac{V_{out}}{V_{in}} = \frac{1}{1 + sCR} \quad (21)$$

となる。ここで、振幅の大きさの周波数特性はこの伝達関数の絶対値であるので

$$\left| \frac{V_{out}}{V_{in}} \right| = \frac{1}{\sqrt{1 + (\omega CR)^2}} \quad (22)$$

遮断周波数は、通過帯域レベルより $1/\sqrt{2}$ 減衰した点の周波数であるから、

$$\left| \frac{V_{out}}{V_{in}} \right| = \frac{1}{\sqrt{2}} \quad (23)$$

式 (22),(23) から $\omega CR = 1$

ゆえに、遮断周波数を f_o とすると $\omega = 2\pi f_o$ より

$$f_o = \frac{1}{2\pi CR} \quad (24)$$

となる。

ここで、抵抗を SC で実現できることについて述べる

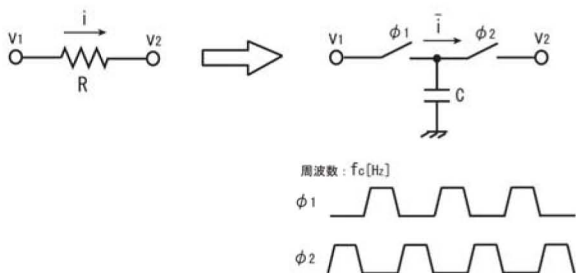


図 11 スイッチド・キャパシタ回路

上図 11 右が、抵抗を SC 回路で実現したものである。ここで $\phi 1, \phi 2$ は重なり合わない (同時に high にならない) 2 相クロックである。

図 11 左の抵抗 R に流れる電流は $i = \frac{v_1 - v_2}{R}$ となる。

一方、上図 11 右の回路に流れるパルス状の電流の平均電流 \bar{i} を求める。 $\phi 1$ 時に Cv_1 の電荷がキャパシタに蓄積され、 $\phi 2$ 時に Cv_2 の電荷がキャパシタに蓄積される。つまり、 $\phi 1$ 時の電荷 Cv_1 から $\phi 2$ 時の電荷 Cv_2 に変化するのである。したがって、 $\phi 1$ 時から $\phi 2$ 時に切り替わるときは

$$Cv_1 \pm \Delta Q = Cv_2$$

$$\pm \Delta Q = Cv_2 - Cv_1 \quad (25)$$

となり、 $\phi 2$ 時から $\phi 1$ 時に切り替わるときは

$$Cv_2 \pm \Delta Q = Cv_1$$

$$\pm \Delta Q = Cv_1 - Cv_2 \quad (26)$$

式 (25),(26) より

$$\Delta Q = |Cv_1 - Cv_2| \quad (27)$$

図 11 の電流 \bar{i} が矢印の向きに流れるとすると、 $v_1 > v_2$ であるから式 (27) は

$$\Delta Q = Cv_1 - Cv_2 \quad (28)$$

となる。

ゆえに、クロック周波数を $f_c [Hz]$ とすると、1 周期の平均電流 \bar{i} は

$$\bar{i} = C(v_1 - v_2)f_c \quad (29)$$

と表され、図 11 右の回路が $R_{SC} = \frac{1}{Cf_c}$ と見なせ、クロック周波数 f_c が信号の周波数より十分大きくないといけないという制限を受けるが、抵抗を SC 回路により実現できることを示している。

このことから、図 10 右の SC ローパスフィルタの場合は式 (21),(22),(24) の R を $R = \frac{1}{C_1 f_c}$ と置き換えればよいので、伝達関数、遮断周波数はそれぞれ

$$T(s) = \frac{1}{1 + sC \frac{1}{C_1 f_c}} \quad (30)$$

$$= \frac{C_1 f_c}{C_1 f_c + sC} \quad (31)$$

$$f_o = \frac{1}{2\pi C \frac{1}{C_1 f_c}} \quad (32)$$

$$= \frac{C_1 f_c}{2\pi C} \quad (33)$$

と表される。[3][4]

4. シミュレーション結果

SIMetrix でのシミュレーションは、各パラメータを以下のように設定して行った。

なお、提案回路と文献 [1] のパラメータは同じ設定にして行った。

表 4 シミュレーション設定

デジタル部分	$V_{dd} = 3.0V, V_{ss} = 0V$
アナログ部分	$V_{dd} = 1.0V, V_{ss} = 0V$
参照電圧	$V_r = 1.0V$
クロック周波数	$100kHz$

また、回路のスイッチには pMOS, nMOS を用いた。MOSFET のモデルパラメータは MOSIS の BSIM3 モデルを使用した。[5]

BSIM3 モデルを使用する SIMetrix の Level は 8 である。MOS スwitch の W/L 比、しきい値を以下に示す。

表 5 MOS の主要パラメータ

	W/L 比	しきい値
pMOS	$L = 1.0\mu m, W = 5.0\mu m$	$V_{thp} = 0.7V$
nMOS	$L = 1.0\mu m, W = 5.0\mu m$	$V_{thn} = 0.5V$

入力周波数 $F_i = 20kHz$ としたときの出力波形を図 12 に、入力周波数 $F_i = 10kHz$ としたときの出力波形を図 13 に示す。黒色の波形が提案回路の、灰色の波形が文献 [1] の出力波形である。

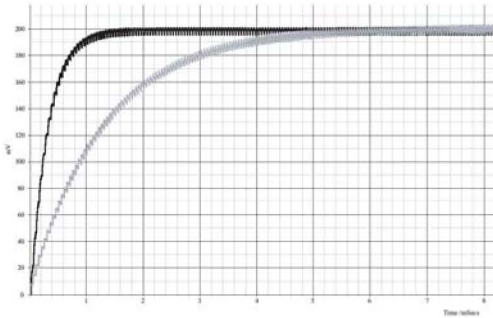


図 12 入力周波数 $F_i = 20kHz$

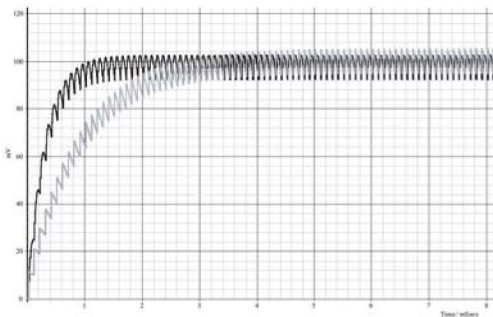


図 13 入力周波数 $F_i = 10kHz$

提案回路と文献 [1] の出力波形のリプルをそろえてシミュレーションを行った。このとき、提案回路は $C_1, C_3 = 5pF, C_2, C_4 = 50pF$ とし、各入力周波数における文献 [1] の容量値は下表 6 のようにした。

表 6 文献 [1] の容量値

入力周波数 F_i	容量値		リプル γ
	C_1	C_2	
$20kHz$	$5pF$	$650pF$	$5.2mV$
$10kHz$	$5pF$	$450pF$	$9.9mV$
$2kHz$	$5pF$	$210pF$	$23mV$
$1kHz$	$5pF$	$200pF$	$25mV$

表 7 提案回路と [1] の平均電圧・立ち上がり時間比較

入力周波数 F_i	変換精度		立ち上がり時間	
	SC回路	[1]	SC回路	[1]
$20kHz$	0.5%	1.0%	$650\mu sec$	$3.80msec$
$10kHz$	1.2%	0.3%	$700\mu sec$	$2.00msec$
$2kHz$	5.5%	1.5%	—	—
$1kHz$	8.8%	2.6%	—	—

5. まとめ

本研究ではスイッチト・キャパシタ周波数-電圧変換回路を提案し、従来の回路 [1] と両者のリプルをそろえた上で変換精度・立ち上がり時間を比較した。入力周波数 $20kHz$ と $10kHz$ において提案回路の方が立ち上がり時間が従来の回路より早くなっていることが確認できた。

変換精度においては従来の回路の方が良い結果が得られた。

今後の課題として、変換精度を保ちリプルの低減が図られた SC 周波数-電圧変換回路を実現することと、今回提案した SC 回路はクロック周波数が $100kHz$ であったのでさらに高いクロック周波数でも動作できる SC 回路を実現することである。

参考文献

- [1] Hiroki MATSUMOTO; “A Quasi-Passive Switched-Capacitor Frequency-to-Voltage Converter”, THE TRANSACTIONS OF THE IEICE, VOL. E72, NO.1 JANUARY 1989
- [2] 漆谷 正義 著: “周波数-電圧変換回路”, トランジスタ技術 2008 年 9 月号 pp.102-103, CQ 出版社
- [3] 長谷川 弘 著: “アナ/デジ混在回路設計の勘どころ”, 日刊工業新聞社
- [4] 浅田 邦博 著: “アナログ電子回路”, 昭晃堂
- [5] MOSIS: (<http://www.mosis.com/>)