

能動 RC - 容量 / 周期変換器

田中 雅人^{a)}・松本 寛樹^{b)}

Active RC - Capacitance to Period Converter

Masato TANAKA, Hiroki MATUMOTO

Abstract

This paper shows a capacitance to period converter formed of an active element, an operational amplifier, a resistor, and capacitor. Capacitance of the capacitive transducer is fabricated small, in the range of 100 [pF] from 1 [pF].

Keywords: capacitance to period converter, op-amp, comparator,

1. 序論

容量の測定にはいろいろな方法があるが、今回の提案回路は能動 RC - 容量 / 周期変換回路である。能動素子であるオペアンプ、抵抗 R、コンデンサ C、を使用しインダクタ L を使用せずに構成されている。L を使用していないため、コイルの巻線自体の抵抗の影響や、磁界の影響を受けない。

容量を可変とするなら、容量 / 周期変換を行うと周期も可変であるため、容量 / 周期変換はパルスで速度を制御する PMW モータなどの機器の制御に応用できる。周期はクロックパルスによりカウントできるので、2 進数に変換することが容易であり容量 / 周期変換はこのような目的で行われる。

容量 / 周期変換の動作をするオペアンプ、積分器およびコンパレータから構成される弛張発振器は、少ない素子で構成できるため配置が単純であり容量変換器の容量測定や従来の信号をやり取りするインターフェースに広く応用される³⁾。

従来の回路では、オペアンプのしきい電圧や利得により立ち上がりや立ち下がりに時間差が生じその時間差であるスルータイムによる影響スルーレートが容量を周期に変換するに当たり誤差を生じ、寄生容量も影響を及ぼす¹⁾。

従来の回路は容量を変化させるコンデンサ C を備えた、発振期間と集積時間定数 RC の線形の関係に基づき、小型化された容量変換器のキャパシタンスは通常小さく、1 [pF] から 100 [pF] の範囲で構成される。

今回の論文は、従来の回路で使用されている抵抗比による影響を低減する回路を提案し、回路シミュレータ

(SIMetrix) 上で提案回路を作成し、その回路がどのように動作し、誤差の低減が行われているかの検討を行う。

2. 基礎原理

2.1 オペアンプの基礎原理

オペアンプとは、2 つの入力電圧の差を内部の利得による指定倍率まで増幅し出力する素子であり、図 1 に示す。

今回は図 2 のように接続すると、下の + 端子は接地、上の - 端子にサイン波 (交流 1 [V] 周期 1 [kHz]) を入力しオペアンプはオペアンプとは、2 つの入力電圧の差を内部の利得による指定倍率まで増幅し出力する素子であり、図 1 に示す²⁾。



図 1 op-amp のアナログビヘイビアモデル

今回は図 2 のように接続すると、下の + 端子は接地、上の - 端子にサイン波 (交流 1 [V] 周期 1 [kHz]) を入力しオペアンプは 10^6 倍に設定する。このとき出力は反転動作となり得られる波形を図 3 に示す。

図 3 の波形は - 端子入力に 1 [V] が入力される時、出力は 10^6 倍に増幅され符号が反対の -1 [MV] が出力される。

一般的なオペアンプは、入出力端子のほかに電源供給ピンや位相補償ピンなどさまざまな端子を備えているものもある。

a) 大学院電気電子工学専攻

b) 工学部准教授

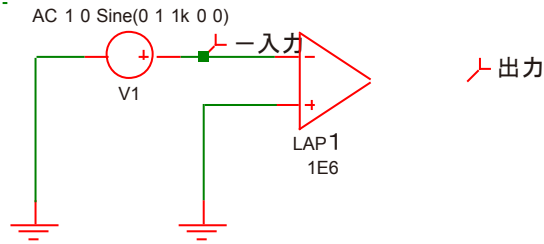


図2 入力にサイン派を接続した図

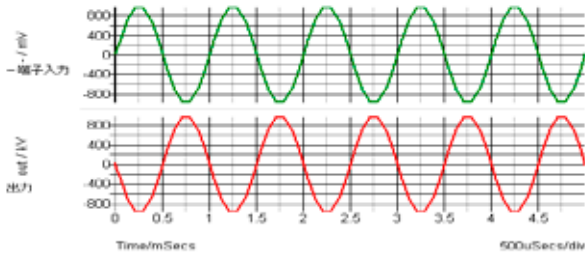


図3 図2の電圧波形

2.2 コンパレータの基礎原理

コンパレータとは、二つの電圧または電流を比較し、その大小を比較することで出力を切り替える素子である。

図4のように負帰還をかけていない理想的なオペアンプをコンパレータとして用いることができる。

非反転入力V+の電圧が反転入力V-よりも高ければ、出力は正になり。その逆であれば出力は負になる。

今回は図5のような理想的なコンパレータを使用し、このコンパレータの動作はしきい電圧である0[V]を基準に、大きいときは-2.5[V]を出力し、小さいときは+2.5[V]を出力する。

このコンパレータに、サイン波を入力したものを図6に示し、その電圧波形を図7に示す。図6は測定のため、出力に抵抗を接続している²⁾。

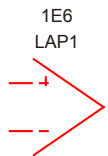


図4 標準的なアナログビヘイビアモデルオペアンプ

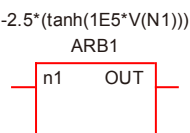


図5 アナログビヘイビアモデルコンパレータ

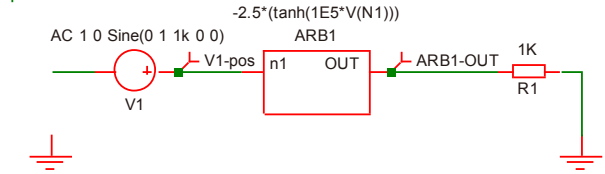


図6 サイン波を入力したコンパレータ

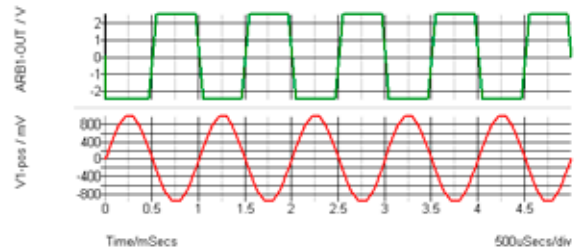


図7 コンパレータの電圧波形

図7から分かるように、今回用いるコンパレータはしきい電圧0[V]とし入力サイン波が大きいときは-2.5[V]を出力し、小さいときは+2.5[V]を出力している。出力波形の立ち上がり立ち下りに傾きがあるが、これは今回用いた素子のヒステリシス性によるスルーレートである。

2.3 容量／周期変換の基礎原理

容量／周期変換とは、弛張発振器を用いコンデンサの容量を周期に変換することである。弛張発振器の発振周期はコンデンサに充電される電荷の量で決まり、コンデンサに充電される電荷の量はその容量に決定される。シミュレーションを行うことで容量を発振周期に変換することができる。容量を周期に変換し、その周期をカウントすることでデジタル値として扱えるため、電送に使用されるインターフェースなどに応用されている。提案回路との比較のために従来容量／周期変換回路を示す²⁾。

2.4 従来回路の基礎原理

従来回路を図8に示す¹⁾。

- オペアンプの利得は固定とし、Aとする。
- コンパレータはしきい電圧を0[V]とし、入力が正の電圧のとき $-V_{dd}$ [V]を出力し入力が負の電圧のとき $+V_{dd}$ [V]を出力する。
- R、 R_1 、 R_2 は抵抗であり。固定とする。
- Cはコンデンサであり、コンパレータを動作させるために初期電荷を与える。

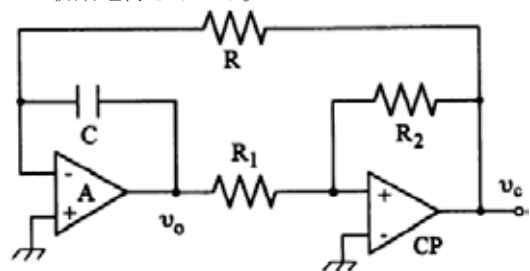


図8 従来弛張発振器回路

図 8 の回路の周期の理論式は

$$T = 4RC \frac{R_1}{R_2}$$

である。シミュレーションのパラメータは

- ・抵抗：R=1[MΩ]、R₁=1[MΩ]、R₂=1[MΩ]
- ・コンデンサ：C=1[pF]
- ・オペアンプの利得：A=10⁶
- ・コンパレータの出力電圧：V_{dd}=2.5[V]

上記のように設定して回路シミュレーションソフト SIMetrix を使って回路解析を行うと、誤差率は 11.3% となった。

3. 回路構成

3.1 実験方法

提案回路を図 9 に示す。

- ・オペアンプの利得は固定とする。
- ・コンパレータはしきい電圧を 0[V] とし、入力が正の電圧のとき -V_{dd} [V] を出力し入力が負の電圧のとき +V_{dd} [V] を出力する。
- ・R は抵抗であり。固定とする。
- ・C_h の値は固定とし、コンパレータを動作させるために初期電荷を与える。
- ・C_x から C_h に電荷を平均化するため C_x < C_h とする。

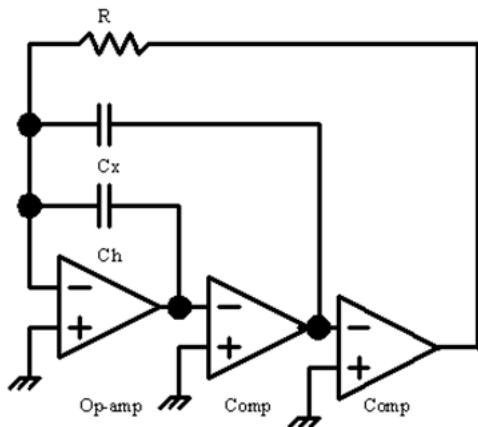


図 9 提案回路

図9の提案回路はコンパレータ (Comp1) の出力に接続されているC_xの電荷がC_h に平均化されてC_hに正負どちらかの電荷が充電され、反転動作をするもう一つのコンパレータ (Comp2) に接続されているRに流れる電流によりC_hに符号が反対の電荷が充電されることで、C_hの電圧は0[V]に近づいていく。Rに流れる電流からの充電が、もともとC_xからの平均化で充電されたものを超えた瞬間にC_hはオペアンプの-入力端子に接続され、+入力端子が接地されているので、その出力は反転する。

このことでコンパレータはどちらも符号が反対の電圧を出力し、上記とは符号が反対の、C_xからの電荷の平均

化が起き、Rに流れる電流からの充電も起こるのでC_hの電圧は反対方向から0[V]に近づいていきある瞬間でオペアンプの動作は反転する。このような動作を繰り返していくことになる。この回路のオペアンプの出力の電圧波形を図10に示す。

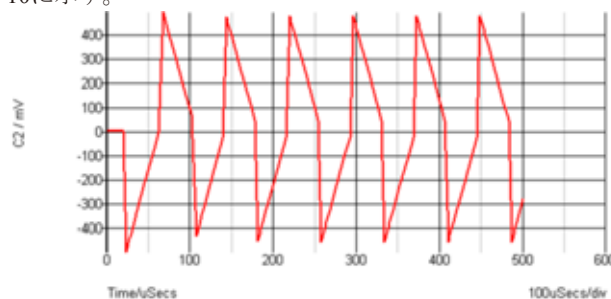


図10 提案回路オペアンプ出力波形

3.2 動作原理

図 9 の提案回路の動作について説明する。ここでは簡単のためオペアンプからの出力を受けるコンパレータ (Comp1) をコンパレータ 1、コンパレータ 1 の出力を受けるコンパレータ (Comp2) をコンパレータ 2 とする。C_x の電荷を Q_x、C_h の電荷を Q_h、R に流れる電流による電荷を Q_R とする。

- ・コンパレータ 1 の出力が +V_{dd}

コンパレータ 1 の出力が +V_{dd} のとき、反転動作をするコンパレータ 2 の出力は -V_{dd} である。このため C_x には +2V_{dd} の電圧がかかり

$$Q = CV$$

より、その電荷 Q_x は +2V_{dd} × C_x である。これより C_h に平均化される電荷 Q_h は C_x < C_h なので Q_x/2 となり、+V_{dd} × C_x である。

このとき R に流れる電流は V_{dd}/R であり、

$$Q = It$$

よって Q_R は V_{dd}/R × t となる。この電荷が C_x と C_h に充電されるので C_h について電荷の式を書く

$$2V_{dd} \times C_x = \frac{V_{dd}}{R} t$$

となり、これを t について整理すると、t = 2RC_x となる。

- ・コンパレータ 1 の出力が -V_{dd}

コンパレータ 1 の出力が -V_{dd} のとき、反転動作をするコンパレータ 2 の出力は +V_{dd} である。

このため C_x には -2V_{dd} の電圧がかかり、その電荷 Q_x は -2V_{dd} × C_x である。これより Q_h は -V_{dd} × C_x である。R に流れる電流は -V_{dd}/R であり Q_R は -V_{dd}/R × t である。これらから C_h について電荷の式を書く

$$-2V_{dd} \times C_x = -\frac{V_{dd}}{R} t$$

となり、これを t について整理すると、 $t=2RC_x$ となる。よって全体の周期 T は $T=4RC_x$ となる。

3.3 シミュレーション結果

回路シミュレーションソフト SIMetrix を使って回路解析を行った。シミュレーションのパラメータは下記に示す。

- ・抵抗： $R=1$ [M Ω]
- ・コンデンサ： $C_h=200$ [pF]
- ・オペアンプの利得： $A=10^6$
- ・コンパレータの出力電圧： $V_{dd}=2.5$ [V]
- ・コンデンサ C_x の値は 100、50、20、10、5、2、1[pF] の容量で計測を行う。

容量 20[pF] のときのシミュレーションのグラフを図 11 に示す。図 11 のグラフが 0[V] の軸と交わる点 (図 11 の円で囲ってある点) の座標を測定し、周期を求める。その結果を表 1 に示す。

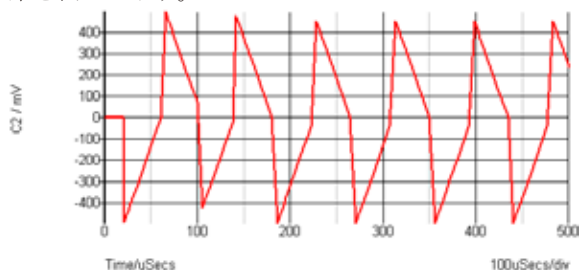


図 11 容量 20[pF] のときのシミュレーショングラフ

表 1 シミュレーション結果の周期

容量[pF]	周期 T [μ s]	理論値 [μ s]	誤差率[%]
100	403.003	400	-0.751
50	197.341	200	1.3295
20	72.675	80	9.1563
10	38.299	40	4.2525
5	21.168	20	-5.84
2	8.223	8	-2.787
1	4.106	4	-2.65

4. 結論

今回の研究では能動 RC-容量/周期変換器を提案し、SIMetrix による回路解析を行った。実験により得た成果と改善点を述べる。

今回の実験回路で、 C_x の容量 20[pF] のとき誤差が最大で 9.1563%、100[pF] のとき誤差が最少で 0.751% だった。

この結果から最小の誤差は C_x の容量 100[pF] であることから、容量が大きいと誤差が低減されると推測される。しかし、20[pF] のとき誤差が最大であることから容量が小さいと誤差が大きくなることは確認できない。誤差の主な要因

として考えられるものはコンパレータのヒステリシス性や、そのスルーレートなどが挙げられる。

C_x の容量を 1[pF] に設定し従来回路との比較を行うと、提案回路の誤差率は -2.65% であり、従来回路の誤差率は 11.3% であるため、提案回路の誤差率が減少していることがわかる。これは提案回路に R_1 、 R_2 を使用せずに構成されているために誤差が低減されたと推測される。

従来回路と提案回路どちらもコンパレータのスルーレートによる測定周期への影響は避けられないが、提案回路ではコンパレータのスルーレートだけでなく、オペアンプのスルーレートも誤差に影響すると推測される。しかし、従来回路に比べ提案回路の誤差率は低減されている。これはオペアンプのスルーレートによる影響が、 R_1 、 R_2 を使用して回路を構成することによる影響よりも少ないと推測される。

今後の課題として、さらに容量を小さくしたときの周期の変化の試行や、オペアンプの利得を小さくしたときの誤差の測定などが挙げられる。

参考文献

- 1) Limitations of a Relaxation Oscillator in Capacitance Measurements, Watanabe, Kenzo; Liu, Yili; Song, Chen; Nakayama, Masakatu Sizuoka IEEE Transaction on Instrumentation and Measurement. 49(5), p.980-983 Oct.2000
- 2) 藤井 信生 著, “アナログ電子回路の基礎”, 昭晃堂, 2004.
- 3) A Relaxation-Oscillator-Based Interface for High-Accuracy Ratiometric Signal Processing of Differential-capacitance Transducers, Watanabe, Kenzo; Mochizuki, Kouji; Masuda, Takashi; Katsuya, Motoyasu IEEE Transaction on Instrumentation and Measurement. 47(1), p.11-15 Feb.1998