

完全差動計装アンプの低オフセット電圧化および広出力レンジ化に関する研究

著者	佐田 誠, 淡野 公一, 田村 宏樹, 外山 貴子
雑誌名	宮崎大學工學部紀要
巻	45
ページ	139-146
発行年	2016-07-29
URL	http://hdl.handle.net/10458/5887

完全差動計装アンプの低オフセット電圧化および 広出力レンジ化に関する研究

佐田 誠^{a)}・淡野 公一^{b)}・田村 宏樹^{c)}・外山 貴子^{d)}

Research on Low-Offset-Voltage and Wide-Output-Voltage-Range of Fully Differential Instrumentation Amplifiers

Makoto SADA, Koichi TANNO, Hiroki TAMURA, Takako TOYAMA

Abstract

In recent years, research and development of various applications using the biological signals (such as EMG, ECG, etc.) measuring systems have been promoted in order to be intended to prediction and early detection of the disease. Instrumentation amplifier (INA) is utilized as preamplifier for biological signal because the INA has the advantages of high-input-impedance, high-gain and high-CMRR. However, conventional INA with fully differential output voltage has disadvantage of deteriorating CMRR and large offset voltage by resistance mismatch. Furthermore, output range is very narrow by using the conventional common-mode sensing technique. In this thesis, a high CMRR fully differential instrumentation amplifier insensitive to resistance mismatch is presented. Furthermore, new common-mode sensing technique is presented. The proposed circuit and proposed technique are confirmed by using HSPICE with 0.6 μm CMOS device parameters. As the result, these contribute to the low offset voltage and wide output range.

Keywords: instrumentation amplifier, CMRR, offset voltage, common mode sensing technique

1. はじめに

わが国では、急速な少子高齢化に伴い、医療・福祉分野における「生活の質 (Quality of Life)」の向上が求められている。近年では工学分野の技術進歩により、筋電や心電などの生体信号から疾患の予知・早期発見などを目的とした生体信号計測システムの様々なアプリケーションの研究・開発が進められている。しかしながら、正確な生体信号を計測するには多くの問題があり、高精度な計測システムが求められている。生体信号は、電圧レベルが数 μV から数 mV と微弱であり、低周波帯域に存在することが特徴である。また、生体信号を取得する際には、電極やセンサから多くの外来雑音が混入し、この雑音はコモンモード (同相) ノイズとして増幅器内に伝導する¹⁾。そのため、微弱な生体信号を増幅するための前置増幅器は、高い入力インピーダンスを有し、かつ低周波帯域において高い同相信号除去比 (CMRR) を持つことが必要とされている。これらを考慮し、高い入力インピーダンスと高い同相信号除去比を持つ計装アンプは、生体信号計測の前置増幅器としてしばしば用いられており、1本の外部抵抗により利得の

調整が可能である²⁾。一方、計装アンプは3個のオペアンプを基本に構成されているため、オペアンプ自体が持つオフセット電圧の影響が大きいという欠点もある。このオフセット電圧も生体信号と同様に低周波帯域に存在するため、オフセット電圧が生体信号よりも電圧レベルが大きい場合に、正確な生体信号を計測できないという問題がある。さらに、CMOSプロセスを用いた設計の際には、フリッカーノイズの影響も顕著になる。そこで、オフセット電圧およびフリッカーノイズを抑制するためにチョッパスタビライゼーション技術を導入した完全差動出力型の計装アンプが用いられる例も報告されている³⁾。しかし、従来の完全差動出力型の計装アンプの構成では、抵抗のばらつき (ミスマッチ) によりコモンモードノイズを除去できない、かつCMRRが大きく悪化しオフセット電圧が大きくなるという問題がある⁴⁾。また、完全差動型の回路構成の場合、出力の同相電圧を固定するために、出力電圧の2端子をセンシングしたコモンモードフィードバック回路 (CMFB回路) が一般的に用いられている。しかし、この手法は出力電圧を直接センシングしているため正常動作範囲が狭くなり、結果的に出力電圧範囲が制限されるという問題が生じている⁵⁾⁶⁾。増幅器の場合、オフセット電圧が小さく、出力電圧範囲が広いほど多くのアプリケーションに用いることができるためこれらの問題の改善が強く求められている。

a)電気電子工学専攻大学院生

b)電気電子工学科教授

c)環境ロボティクス学科教授

d)技術職員

本論文では上記の点をふまえ、① 抵抗のばらつきに依存せず、低周波帯域において高い CMRR を維持する完全差動計装アンプ、② 出力電圧範囲の制限を改善する新たなコモンモードセンシング技術、を提案しオフセット電圧の低減と出力電圧範囲制限の改善に取り組む。また、提案回路および提案手法について、0.6 μm CMOS プロセスのモデルパラメータを用いた HSPICE によるシミュレーションを行い、回路動作を確認する。

本論文は 6 章から成り立っており、構成は以下のとおりである。第 2 章ではまず、従来の計装アンプのオフセット電圧および出力電圧範囲制限の問題について説明する。第 3 章では、低オフセット電圧化のための完全差動計装アンプ（提案回路）を提案する。第 4 章では、提案回路において CMFB 回路のセンシング電圧を変更した提案手法により、CMFB 回路と同じ機能を有し、かつ出力電圧範囲が広がることを説明する。第 5 章では、従来回路と提案回路の CMRR、オフセット電圧および出力電圧範囲の比較結果を示す。最後に第 6 章では、本論文のまとめおよび今後の課題について述べる。

2. 従来の計装アンプとその問題点

2.1 抵抗のばらつきによる影響

図 1 に従来の計装アンプ（シングルエンド出力）を示す。計装アンプは、前段のオペアンプ 2 つを非反転増幅回路とし、後段のオペアンプ 1 つを減算器としている。回路の特長は、入力電圧がオペアンプのゲート（絶縁体）に入力されるため入力インピーダンスが非常に大きいことである。また、理想的に CMRR が無限大となることである。しかし、シングルエンド出力の構成であるため、信号線が非平衡状態となりノイズの影響を受けやすいというデメリットがある。そこで、出力電圧の平衡状態を保ち、ノイズ対策を向上させた完全差動型の計装アンプも提案されている。図 2 に従来の完全差動型出力の計装アンプを示す。図 1 との相違点は、後段に完全差動増幅器 (FDA) を用いた構成となっている。図 1 および図 2 の回路の条件は、 $R_1=R_2$ 、 $R_3=R_4$ 、 $R_5=R_6$ （抵抗のばらつきが無い状態）である。しかし、回路の集積化を行った際には必ず抵抗や静電容量などの素子でばらつき（ミスマッチ）が生じる。そのため、素子のばらつきを考慮して設計を行うことも重要である。そこで図 2 をもとに抵抗のばらつきを考慮した入出力関係を記述すると共に問題点を述べる。

まず、抵抗 R_1 、 R_3 、 R_5 に対する抵抗 R_2 、 R_4 、 R_6 のばらつき誤差率をそれぞれ Δ_2 、 Δ_4 、 Δ_6 とすると、 R_2 、 R_4 、 R_6 は以下のように表記できる。

$$R_2=R_1(1+\Delta_2) \tag{1}$$

$$R_4=R_3(1+\Delta_4) \tag{2}$$

$$R_6=R_5(1+\Delta_6) \tag{3}$$

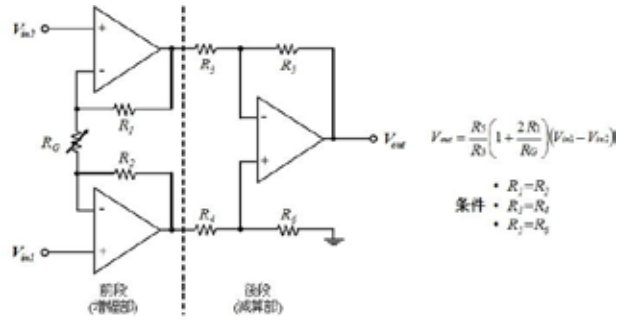


図 1. 計装アンプ（シングルエンド出力）

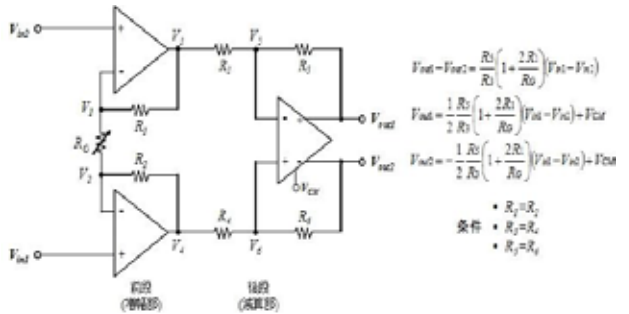


図 2. 計装アンプ（完全差動出力）

式(1)~(3)から、図 2 の抵抗のばらつきによる入出力関係は次式で表される。

$$V_{out1} - V_{out2} = \frac{R_3}{R_1} \left\{ \left(\beta + \frac{R_1}{R_G} \alpha \beta + \frac{R_1}{R_G} \right) V_{in1} - \left(1 + \frac{R_1}{R_G} \alpha \beta + \frac{R_1}{R_G} \right) V_{in2} \right\} + \frac{R_5}{R_3} (1 - \beta) V_5 \tag{4}$$

ここで、 $\alpha = (1+\Delta_2)$ 、 $\beta = (1+\Delta_6) / (1+\Delta_4)$ としている。式 (4)より、抵抗にばらつきが生じた場合、 V_{in1} と V_{in2} にかかる係数が異なり減算されないことがわかる。ゆえに、従来の計装アンプの減算精度は抵抗のばらつきに依存しているといえる。減算精度の悪化は、単純に減算できなくなるといことであり、同相レベルの信号を除去できないことにつながる。前節では、生体信号を取得する際に外来雑音のコモンモード（同相）ノイズとして増幅器内に伝導することを述べた。よって、従来の計装アンプは抵抗のばらつきにより、生体信号計測時に混入するコモンモード（同相）ノイズが除去できない可能性がある。そこで、抵抗のばらつきに加えてコモンモードノイズを考慮したときの入出力関係を導出し、コモンモードノイズが除去できないことを証明する。

図 3 に生体信号計測時の従来の計装アンプ（完全差動出力）を示す。ここで、外来雑音を V_{noise} と仮定し、生体信号計測時の混入するコモンモードノイズとして付加している。図 3 より、入力電圧はそれぞれ $V_{in1} = V_{in} +$

V_{noise} , $V_{in2} = V_{noise}$ である。これらを式(4)に代入すると生体信号計測時の最終出力電圧は次式となる。

$$V_{out1} - V_{out2} = \frac{R_5}{R_3} \left(\beta + \frac{R_I}{R_G} \alpha \beta + \frac{R_I}{R_G} \right) V_{in} + \frac{R_5}{R_3} (1 - \beta) (V_5 - V_{noise}) \quad (5)$$

式(5)より、抵抗のばらつきが生じた場合、生体信号計測時に混入するコモンモードノイズが除去できないことがわかる。コモンモードノイズが除去できないことから、同相利得が大きく、結果的に CMRR が悪化する可能性がある。そこで、従来の計装アンプにおいて抵抗のばらつきによる CMRR をモンテカルロ解析により確認する。モンテカルロ解析では、計算回数を 300 回、標準偏差を 3σ 、各抵抗 $R_G, R_{I\sim6}$ のばらつきを 30 [%] としてシミュレーションを行った。図 4 に抵抗のばらつきによる CMRR の評価結果を示す。生体信号計測のための増幅器の CMRR は 120 [dB] 以上が必要である⁷⁾。しかし、図 4 から従来の計装アンプは抵抗のばらつきにより低周波における CMRR が一定でないことがわかる。また、低周波における CMRR の最小値は 10.2 [dB] であり、最大でも 66.5 [dB] であることから、生体信号計測に用いる増幅器の CMRR を満足できないという問題がある。

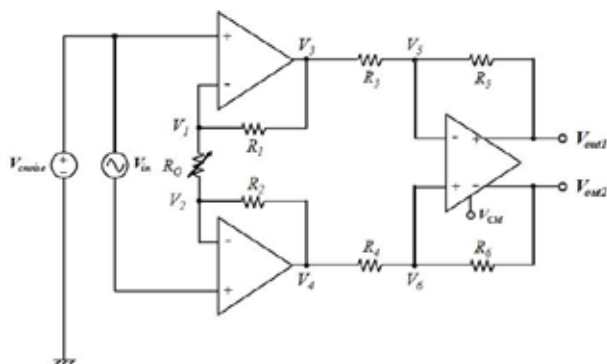


図 3. 生体信号計測時の計装アンプ (完全差動出力)

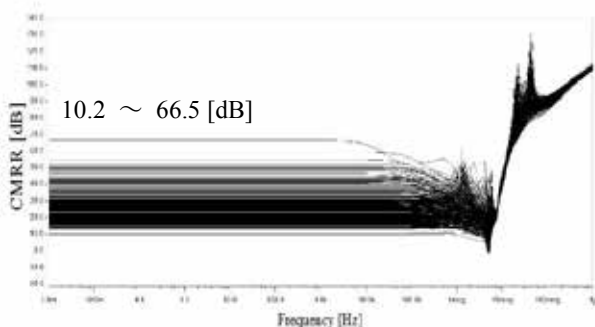


図 4. 抵抗のばらつきによる CMRR の評価結果

2.2 CMRR とオフセット電圧の関係

計装アンプなどの増幅器は、素子のミスマッチなどによって避けることのできないオフセット電圧がある。オフセット電圧はほとんどが DC 成分であるため、低周波帯域であることが知られている。生体信号は、微弱かつ低周波帯域であるためオフセット電圧との区別が付きにくく、オフセット電圧が生体信号よりも大きい場合に正確な生体信号を取得できなくなる。そのため、オフセット電圧を低減することが強く求められている。オフセット電圧の低減法には、チョッパースタビライゼーション技術やオートゼロ技術などがあり、増幅器に新たな回路を付加して低オフセット電圧化を可能にしている。しかしながら、新たな回路を付加することで消費電力の増大や回路面積の増大を引き起こしてしまう。そこで本論文では、新たな回路を付加することなく低オフセット電圧化に取り組む。

CMRR とオフセット電圧の関係は理論的に密接な関係がある。CMRR は一般的に差動利得 A_{DM} を同相利得 A_{CM} で割ったもので定義される。また、入力同相電圧の変化 $\Delta V_{CM,in}$ を入力換算オフセット電圧の変化 $\Delta V_{OS,in}$ で割ったものと表すこともできる。ゆえに、CMRR は次式となる⁸⁾。

$$CMRR = \frac{A_{DM}}{A_{CM}} = \frac{\Delta V_{CM,in}}{\Delta V_{OS,in}} \quad (6)$$

式(6)より、オフセット電圧が低いほど CMRR が大きいといえる。逆に言い換えれば、CMRR が大きいほどオフセット電圧が低くなるといえる。しかし、図 4 から従来の計装アンプは抵抗のばらつきにより CMRR が大きく悪化するためオフセット電圧が大きくなっている可能性がある。そこで、従来の計装アンプにおいて抵抗のばらつきによるオフセット電圧をモンテカルロ解析により確認する。モンテカルロ解析では生体信号を入力電圧として振幅 1 [mV]、周波数 100 [Hz]、前段の利得および後段の利得を共に 10 倍と設定し全体の利得を 100 倍、生体信号計測時の外来雑音を想定し入力コモンモードノイズを振幅 100 [mV]、周波数 60 [Hz] の正弦波として付加し、計算回数を 300 回、標準偏差を 3σ 、各抵抗 $R_G, R_{I\sim6}$ のばらつきを 30 [%] としてシミュレーションを行った。図 5 にオフセット電圧の評価結果を示し、図 6 に図 5 中のワーストケースにおけるオフセット電圧のヒストグラムを示す。図 5 から、出力電圧は本来では完全差動となるはずであるが、抵抗のばらつきにより波形に歪みが生じていることが読み取れる。また、図 6 から、オフセット電圧のばらつき範囲は 215~250 [μ V]、平均値は 226.9 [μ V] であり、微弱な生体信号(数 μ V から数 mV)と比較しても大きい値となっている。これは、CMRR が抵抗のばらつきにより大きく悪化することで、式(6)よりオフセット電圧が大きくなるためである。そこで、抵抗のばらつきに依存せず、高い CMRR を維持する計装アンプを提案し低オフセット電圧化に取り組む。

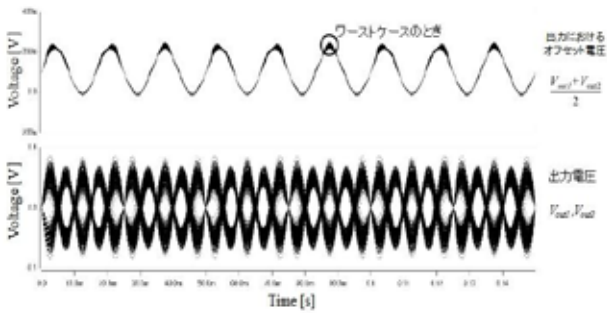


図 5. 抵抗のばらつきによるのオフセット電圧

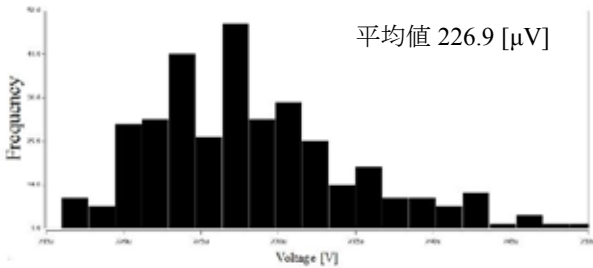


図 6. オフセット電圧のヒストグラム (ワーストケース)

2.2 従来のコモンモードセンシング技術による出力電圧範囲制限の問題

図 2 のような完全差動型の回路構成の場合、出力の同相電圧 (バイアス電圧) を固定するために、コモンモードフィードバック回路 (CMFB 回路) が必要となる。図 7 に CMFB 回路として用いられる差動対を示す。従来のコモンモードセンシング技術は、図 7 中の V_i と $V_{i'}$ に完全差動増幅器の出力電圧の 2 端子をセンシング電圧として入力する手法 (従来手法) である。しかし、この手法は、図 7 の V_i 及び $V_{i'}$ の正常動作電圧範囲が非常に狭いため、結果的に出力電圧範囲が狭くなるといった問題を引き起こしている。そこで、従来のコモンモードセンシング技術による出力電圧範囲制限の問題を記述する。まず、図 7 のセンシング電圧 V_i 及び $V_{i'}$ の正常動作電圧の上限値を V_{iH} とする。 V_{iH} は、オーバードライブ電圧 $|V_{OD}| = |V_{GS}| - |V_T|$ の概念を用いて次式で表される。

$$V_{iH} = V_{DD} - (V_{OD1} + V_{OD3} + V_{T3}) \tag{7}$$

また、図 7 のセンシング電圧 V_i 及び $V_{i'}$ が完全差動電圧の場合における正常動作電圧範囲は次式となる。

$$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_i \leq \frac{V_{iH} + V_{CM}}{2} \tag{8}$$

$$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_{i'} \leq \frac{V_{iH} + V_{CM}}{2} \tag{9}$$

図 2 もしくは図 3 において、従来手法を用いた場合、 $V_i = V_{out1}$, $V_{i'} = V_{out2}$ となる。ゆえに、出力電圧範囲は以下のように表される。

$$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_{out1} \leq \frac{V_{iH} + V_{CM}}{2} \tag{10}$$

$$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_{out2} \leq \frac{V_{iH} + V_{CM}}{2} \tag{11}$$

式(10),(11)から、従来手法を用いたときの出力電圧範囲は、CMFB 回路の正常動作電圧範囲に制限されてしまうことがわかる。図 8 に従来手法を用いたときの出力電圧範囲の評価結果を示す。このとき、電源電圧 $V_{DD} = 2.5$ [V], $V_{SS} = -2.5$ [V], $V_{CM} = 0$ [V] と設定している。また、シミュレーションによる解析結果から、 $V_{OD1} \doteq 0.4$ [V], $V_{OD3} \doteq 0.16$ [V], $V_{T3} \doteq 0.9$ [V] であることを確認した。よって、式(7)より $V_{iH} \doteq 1.02$ [V] となる。また、式(10)より理論的な出力電圧範囲は ± 0.51 [V] となる。一方、図 8 からシミュレーションによる出力電圧範囲はおよそ ± 0.50 [V] である。これらの結果から、式(10)とシミュレーションによる出力電圧範囲がほぼ等しいといえる。よって、従来手法では出力電圧範囲が非常に狭いことがわかる。この原因は、出力電圧を直接センシングしているためである。

そこで本論文では、出力電圧を直接センシングすることなく CMFB 回路として動作する新たなコモンモードセンシング技術を提案し、広出力レンジ化に取り組む。

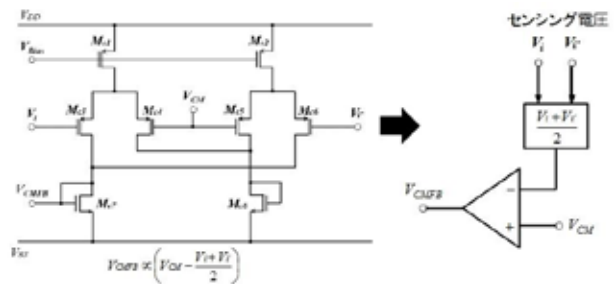


図 7. CMFB 回路として用いられる差動対

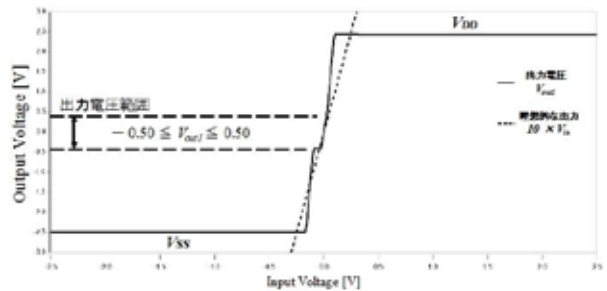


図 8. 従来手法による出力電圧範囲の評価結果

3. 提案回路

本章では、従来回路の問題をふまえ、低オフセット電圧化に関する取り組みについて説明する。図9に提案回路を示す。提案回路は、前段および後段共に完全平衡差動差分増幅器 (FBDDA) を用いた非反転増幅器として動作する。また、抵抗の条件は従来回路と同じである。さらに、完全差動構成であるため CMFB 回路が必要である。そのため、本章では従来手法を用いた CMFB 回路を使用している。CMFB 回路の改良については第4章で後述する。式(12)に提案回路の入出力関係を示す。

$$V_{outp} - V_{outn} = \left(1 + \frac{2R_I}{R_G}\right) \left(1 + \frac{R_5}{R_3}\right) (V_{inp} - V_{inn}) \quad (12)$$

また、従来手法による CMFB 回路から $(V_{outp} + V_{outn}) / 2 = V_{CM}$ を用いると次式を得る。

$$V_{outp} = \frac{1}{2} \left(1 + \frac{2R_I}{R_G}\right) \left(1 + \frac{R_5}{R_3}\right) (V_{inp} - V_{inn}) + V_{CM} \quad (13)$$

$$V_{outn} = -\frac{1}{2} \left(1 + \frac{2R_I}{R_G}\right) \left(1 + \frac{R_5}{R_3}\right) (V_{inp} - V_{inn}) + V_{CM} \quad (14)$$

式(12)~(14)より、提案回路は計装アンプとして用いることができる。従来回路との相違点は、提案回路の後段の利得が従来と比べて +1 されていることである。よって、提案回路は従来と同等の利得を持たせる場合、後段の抵抗値を従来よりも小さく設定することができるため小面積化に貢献する。

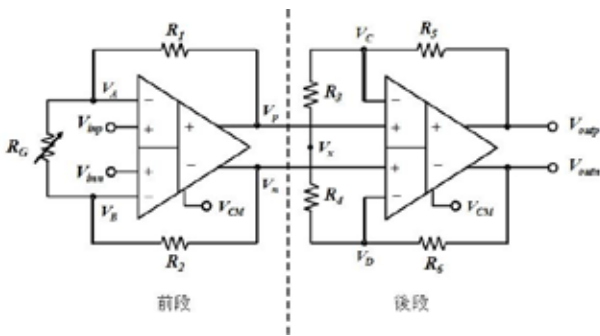


図9. 提案回路

前章では、従来回路において抵抗にばらつきが生じた場合、生体信号計測時に混入する共通モードノイズが除去できないことで、結果的にオフセット電圧が大きくなる問題があることを前述した。そこで、提案回路において抵抗にばらつきを考慮した入出力関係式を導出し、共通モードノイズが除去できることを確認し、オフセット電圧の低減をシミュレーションにより検証する。

図10に生体信号計測時の提案回路を示す。ここで、提案回路の抵抗にばらつきが生じたと仮定し、従来回路と同様に前章の式(1)~(3)を用いると同時に、 $\alpha = (1 + \Delta_2)$ 、 $\beta = (1 + \Delta_6) / (1 + \Delta_4)$ とする。また、図10において入力電圧はそれぞれ $V_{inp} = V_{in} + V_{noise}$ 、 $V_{inn} = V_{noise}$ である。よって、生体信号計測時の提案回路の入出力関係は次式となる。

$$V_{outp} - V_{outn} = \left(1 + \frac{R_I}{R_G} + \frac{R_I}{R_G} \alpha\right) \left(1 + \frac{R_5}{R_3} \beta + \frac{R_5(1 - \beta)}{R_3(1 + \alpha)}\right) V_{in} \quad (15)$$

式(15)より、提案回路は V_{noise} の項がなく共通モードノイズを除去できるため、従来回路よりも同相除去の性能が高く、CMRR の向上が期待できる。また、CMRR が向上することにより、オフセット電圧の低減が期待できる。そこで、提案回路において抵抗にばらついたときの CMRR およびオフセット電圧をシミュレーションにより確認する。

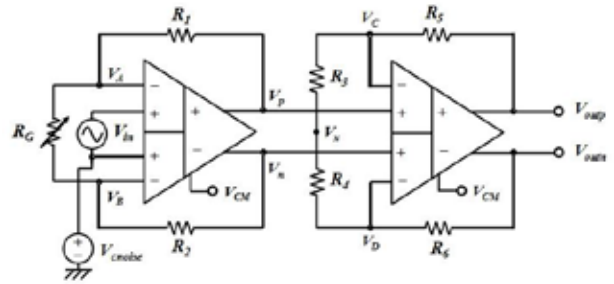


図10. 生体信号計測時の提案回路

図11に提案回路の抵抗のばらつきによる CMRR の評価結果を示す。また、図12にオフセット電圧の評価結果を示し、図13に図12中のワーストケースにおけるオフセット電圧のヒストグラムを示す。シミュレーションでは、従来回路との評価の差別化を無くすために、従来回路に用いたオペアンプおよび FDA と提案回路に用いた FBDDA の回路の特性を揃えて評価を行った。さらに、従来回路の評価条件と同様に生体信号を入力電圧として振幅 1 [mV]、周波数 100 [Hz]、前段の利得および後段の利得を共に 10 倍と設定し全体の利得を 100 倍、生体信号計測時の外来雑音を想定し入力共通モードノイズを振幅 100 [mV]、周波数 60 [Hz] の正弦波として付加し、計算回数を 300 回、標準偏差を 3σ 、各抵抗 $R_G, R_{1\sim 6}$ のばらつきを 30 [%] としてシミュレーションを行った。まず、図11より、提案回路は抵抗のばらつきに依存せず、低周波において CMRR が一定であることがわかる。また、低周波における CMRR の値は 122.9 [dB] である。よって、提案回路は従来回路で問題となる CMRR の悪化を改善し、同時にオフセット電圧の低減が期待できる。

次に、図 12 より、提案回路では抵抗にばらつきが生じた場合においても出力電圧は完全差動の波形を示していることがわかる。また、図 13 より、提案回路のワーストケースにおけるオフセット電圧のばらつき範囲は $-5 \sim 15$ $[\mu\text{V}]$ 、オフセット電圧の平均値は 2.5 $[\mu\text{V}]$ であることがわかる。ゆえに、提案回路は従来回路に比べてオフセット電圧が低減できることを確認した。

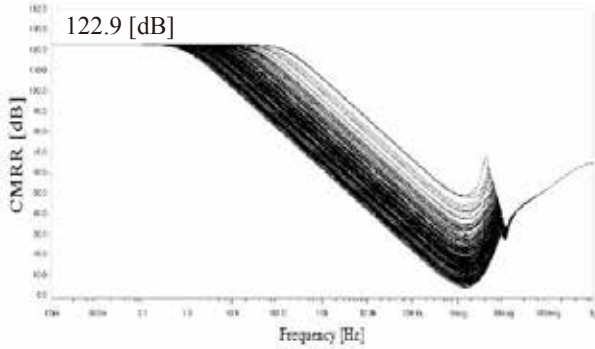


図 11. 提案回路の CMRR の評価結果

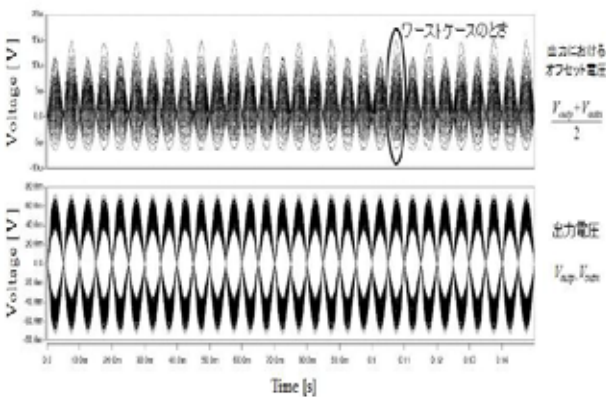


図 12. 提案回路のオフセット電圧

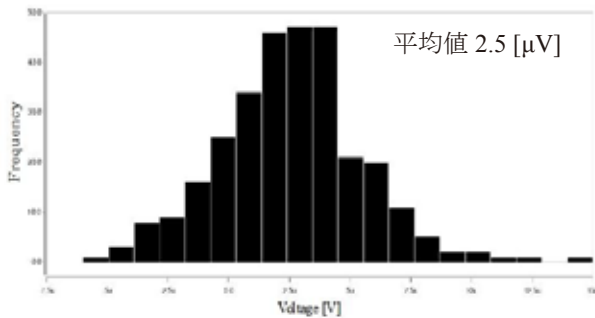


図 13. オフセット電圧のヒストグラム (ワーストケース)

4. 提案手法

本章では、従来回路の問題をふまえ、広出力レンジ化に関する取り組みについて説明する。まず、提案回路の後段において従来手法を用いない場合の入出力関係式を導出すると次式が得られる。

$$V_{outp} = \frac{1}{2} \left(1 + \frac{R_5}{R_3} \right) (V_p - V_n) + V_x \quad (16)$$

$$V_{outn} = -\frac{1}{2} \left(1 + \frac{R_5}{R_3} \right) (V_p - V_n) + V_x \quad (17)$$

式(16),(17)から、提案回路における出力の同相電圧(パイアス電圧)は V_x であることがわかる。この V_x は次式で求めることができる。

$$V_x = \frac{V_{outp} + V_{outn}}{2} = \frac{V_C + V_D}{2} \quad (18)$$

式(18)から、 V_x は V_{outp} と V_{outn} の同相電圧もしくは V_C と V_D の同相電圧であることがわかる。従来手法は、CMFB回路のセンシング電圧を V_{outp}, V_{outn} とすることで $(V_{outp} + V_{outn}) / 2 = V_{CM}$ により、結果的に $V_x = V_{CM}$ となり、式(13),(14)を得ることができる。ここで、式(18)から提案回路は、CMFB回路のセンシング電圧を V_C, V_D とすることで従来手法と同様にCMFB回路として機能することがわかる。上記の点をふまえ、図 14 に提案手法を用いた提案回路の後段を示す。提案手法は、CMFB回路のセンシング電圧を V_C, V_D とすることで $(V_C + V_D) / 2 = V_{CM}$ により、結果的に $V_x = V_{CM}$ となる。式(19)に提案手法の回路動作の理論式を示す。

$$\frac{V_C + V_D}{2} = V_x = V_{CM} \quad (19)$$

式(19)を式(16),(17)にそれぞれ代入すると次式となる。

$$V_{outp} = \frac{1}{2} \left(1 + \frac{R_5}{R_3} \right) (V_p - V_n) + V_{CM} \quad (20)$$

$$V_{outn} = -\frac{1}{2} \left(1 + \frac{R_5}{R_3} \right) (V_p - V_n) + V_{CM} \quad (21)$$

式(20),(21)より、提案手法を用いた場合の出力電圧は、従来手法を用いたCMFB回路の出力電圧と等しくなる。よって、提案手法は従来手法と同様に回路として動作する。また、提案手法は出力電圧を直接センシングしない

ため、広出力レンジ化が期待できる。そこで、提案手法を用いた場合の出力電圧範囲を理論的に導出する。

提案手法は、図7のセンシング電圧が $V_i = V_C, V_i = V_D$ となる。よって、CMFB回路の正常動作電圧範囲の理論式(8),(9)から提案手法を用いたときの電圧範囲が次式として求められる。

$$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_C \leq \frac{V_{iH} + V_{CM}}{2} \quad (22)$$

$$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_D \leq \frac{V_{iH} + V_{CM}}{2} \quad (23)$$

上記の式から、提案手法を用いた場合、出力電圧 V_{outp} , V_{outn} の電圧範囲制限を表す式とならない。ゆえに、理想的には出力電圧範囲の制限が無いといえる。しかし、実際に増幅器が出力できる電圧範囲は、回路上の最大電圧となる正側の電源電圧 V_{DD} から最小電圧となる負側の電源電圧 V_{SS} までである。よって、提案手法を用いた場合の出力電圧範囲は次式となる。

$$V_{SS} \leq V_{outp} \leq V_{DD} \quad (24)$$

$$V_{SS} \leq V_{outn} \leq V_{DD} \quad (25)$$

ここで、式(24),(25)が正しいことを検証するために、提案手法を用いたときの出力電圧範囲をシミュレーションにより確認する。図15に提案手法を用いたときの出力電圧範囲の評価結果を示す。このとき、電源電圧 $V_{DD} = 2.5$ [V], $V_{SS} = -2.5$ [V], $V_{CM} = 0$ [V]と設定している。図15から、提案手法を用いたときの出力電圧範囲は ± 2.43 [V] である。よって、提案手法を用いた場合の出力電圧範囲は電源電圧範囲 $V_{DD} \sim V_{SS}$ であるため、回路上の最大電圧範囲（レール・ツー・レール）となる。ゆえに、提案手法は回路上の電圧範囲を最大限に活用できるため広出力レンジ化が可能となることを確認した。

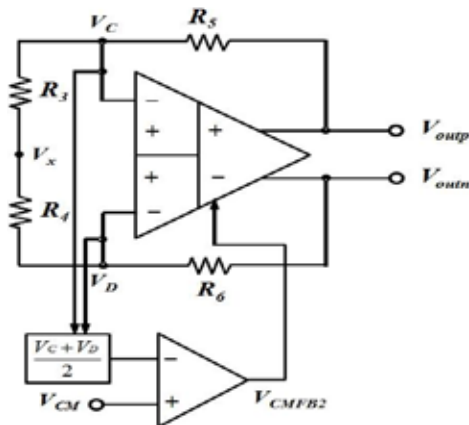


図14. 提案手法を用いた提案回路の後段

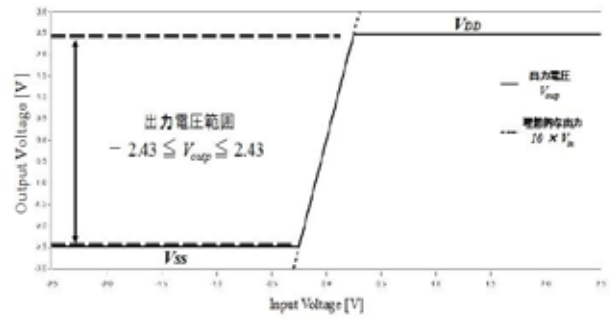


図15. 提案手法による出力電圧範囲の評価結果

5. 従回路と提案回路の比較

本章では、従回路と提案回路のCMRR、オフセット電圧および出力電圧範囲の比較結果を記述する。表1に従回路と提案回路の比較結果を示す。提案回路は、従回路に比べてCMRRが向上していると同時に、オフセット電圧の平均値が低減できていることがわかる。また、提案手法により出力電圧範囲は回路上の最大電圧範囲まで広がるのがわかる。ゆえに、提案回路および提案手法により、低オフセット電圧化と高出力レンジ化が可能であることを確認した。問題点は、提案手法によるオフセット電圧のばらつきが従回路に比べて大きいことである。よって、オフセット電圧のばらつきを低減することは今後の課題となる。

表1. 従回路と提案回路の比較

	従回路 (従手法を使用)	提案回路 (提案手法を使用)
オフセット電圧 (ばらつき)	215 ~ 250 [μV]	-12 ~ 10 [mV]
オフセット電圧 (平均値)	226.9 [μV]	29.0 [μV]
CMRR	10.2 ~ 66.5 [dB]	122.9 [dB]
出力電圧範囲	$\frac{-V_{iH} + 3V_{CM}}{2} \leq V_{out1} \leq \frac{V_{iH} + V_{CM}}{2}$ $\frac{-V_{iH} + 3V_{CM}}{2} \leq V_{out2} \leq \frac{V_{iH} + V_{CM}}{2}$	$V_{SS} \leq V_{outp} \leq V_{DD}$ $V_{SS} \leq V_{outn} \leq V_{DD}$

6. まとめ

本論文では、従来の計装アンプにおける問題 ① 抵抗のばらつきにより、低周波帯域においてCMRRが悪化し、同時にオフセット電圧が大きくなる問題、② 従来のコモンモードセンシング技術による出力電圧範囲の制限の問題、を改善するために ① 抵抗のばらつきに依存せず、低周波帯域において高いCMRRを維持する完全差動計装アンプ及び、② 出力電圧範囲の制限を改善する新たなコモンモードセンシング技術を提案した。

提案回路は、FBDDA を用いた完全差動計装アンプを構成することで、抵抗にばらつきが生じた場合において従来回路では除去することの出来なかったコモンモードノイズを除去することが可能となり、かつ低周波において高い CMRR を維持することができることを述べた。これと同時に、従来回路よりも低オフセット電圧化に寄与することを確認した。

提案手法は、従来手法で問題となる出力電圧範囲制限を改善するために、出力電圧を直接センシングすることなく CMFB 回路として動作する手法 (FBDDA の入力電圧の 2 端子をセンシングする手法) とすることで、広出力レンジ化に寄与することを確認した。

以上より、提案回路と提案手法を用いることで低オフセット電圧化および広出力レンジ化が可能となる。

今後の課題としては、今後の課題としては、提案回路の CMRR の広帯域化、オフセット電圧のばらつきを抑える方法の検討および提案回路の試作・評価が挙げられる。

参考文献

- 1) 岡崎 謙, 中添 淳: “微小交流電流駆動法による直流生体信号計測用変調型絶縁物電極,” *IEICE Trans. on Institute of Electronics, Information, and Communication Engineers*, vol. J87-D2, pp. 735-744, Feb. 2004.
- 2) 西村 和将: “チョッパースタビライゼーション技術を用いたインスツルメンテーションアンプに関する研究,” 平成 21 年度宮崎大学大学院工学研究科修士論文, Jan. 2010.
- 3) 下山 正家: “生体信号のための低消費電力, 低オフセット電圧計装アンプに関する研究,” 平成 26 年度宮崎大学大学院工学研究科修士論文, Jan. 2015.
- 4) 真子 翔太: “抵抗のばらつきを考慮した CMOS 計装アンプの設計と解析,” 平成 26 年度宮崎大学工学部卒業論文, Feb. 2015.
- 5) J. F. Duque-Carrillo: “Continuous-time common-mode feedback networks for fully-differential amplifiers : a comparative study,” *Proc. of IEEE International Symposium, Circuits and Systems*, 1993.
- 6) F. Cemturrelli, A. Simonetti, and A. Trifiletti: “An improved common-mode feedback loop for the differential-difference amplifier,” *Journal Analog Integrated Circuits and Signal Processing*, vol. 74, pp. 33-48, Jun. 2013.
- 7) 石山 陽事, 池田 昭夫, 小林 勝弘, 末永 和榮, 中村 文裕, 中村 政俊, 野沢 胤美, 平賀 旗夫, 真柳 佳昭: “ペーパレス脳波計の性能と使用基準,” *日本臨床神経生理学会*, vol. 28, no. 3, 2002.
- 8) B. Razavi: “Design of Analog CMOS Integrated Circuits,” McGraw Hill Higher Education, 2003.
- 9) 加納 慎一郎, 中谷 裕教, 大庭 茂男, 星宮 望: “生体信号の計測と信号処理,” *電気学会論文誌C(電子・情報・システム部門誌)*, vol. 122, no. 9, pp. 1403-1411, 2002.
- 10) H. Alzahrer, and M. Ismail: “A CMOS Fully Balanced Differential Difference Amplifier and Its Applications,” *IEEE Transactions on Circuits and Systems - II : Analog and Digital Signal Processing*, vol. 48, no. 6, June 2001.
- 11) E. Sackinger, and W. Guggenbuhl: “A Versatile Building Block: The CMOS Differential Difference Amplifier,” *IEEE Journal of Solid-State Circuits*, vol. sc-22, no. 2, Apr. 1987.
- 12) O. Choksi, and L. R. Carley: “Analysis of switched-capacitor common-mode feedback circuit,” *IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing*, vol. 50, no. 12, pp. 906-917, Jan. 2004.
- 13) P.-H. Lu, C.-Y. Wu, and M.-K. Tsai: “The design of fully differential CMOS operational amplifiers without extra common-mode feedback circuits,” *Analog Integrated Circuits and Signal Processing - Analog Integrated Circuit Signal*, vol. 4, no. 2, pp. 173-186, 1993.
- 14) J. F. Duque-Carrillo: “Control of the common-mode component in CMOS continuous-time fully differential signal processing,” *Analog Integrated Circuits and Signal Processing - Analog Integrated Circuit Signal*, vol. 4, no. 2, pp. 131-140, Aug. 1993.
- 15) J. F. Duque-Carrillo, G. Torelli, R. Perez-Aloe, J. M. Valverde, and F. Maloberti: “Fully Differential Basic Building Blocks Based on Fully Differential Difference Amplifiers with Unity-Gain Difference Feedback,” *IEEE Transactions on Circuits and Systems -- I : Fundamental Theory and Applications*, vol. 42, no. 3, pp. 131-140, Mar. 1995.