

場所選択加工したSi 基板を用いたGaAs-NWs の成長

著者	原田 一徹, 河瀬 平雅, 鈴木 秀俊, 福山 敦彦, 碓 哲雄
雑誌名	宮崎大学工学部紀要
巻	44
ページ	5-8
発行年	2015-07-31
URL	http://hdl.handle.net/10458/5554

場所選択加工した Si 基板を用いた GaAs-NWs の成長

原田 一徹^{a)}・河瀬 平雅^{b)}・鈴木 秀俊^{c)}・福山 敦彦^{c)}・碓 哲雄^{d)}

Site Selective Growth of GaAs-NWs on Patterned Si Substrate

Ittetsu HARADA, Taiga KAWASE, Hidetoshi SUZUKI,
Atsuhiko FUKUYAMA, Tetsuo IKARI

Abstract

Catalyst-free GaAs-nanowire (GaAs-NWs) have been studied. But, It doesn't achieve to growth GaAs-NWs on Si(001) substrate looking toward the opto-electronic integrated circuit (OEIC) and Micro Electro Mechanical systems (MEMS). So we attempted to make site selective growth of GaAs-NWs by using patterned Si substrate and investigated the flux condition of maximum GaAs-NWs density. We found that it is possible to selective growth of GaAs-NWs by patterned Si substrate and GaAs-NWs or GaAs layer morphology depend on Ga flux. For detail, Ga flux and As flux are less than 0.25 [ML/s] and 1.0 [ML/s] for maximum GaAs-NWs density. Additionally, we concluded relation between Ga flux and Ga droplet have an effect on relation between Ga flux and GaAs-NWs density.

Keywords: GaAs, Nanowires, Si, MBE, VLS

1. はじめに

Si をベースとする LSI の微細化は物性的にもプロセス上も困難となりつつある中、成熟技術の応用やコスト削減の観点から Si 基板上の GaAs 成長などの新しい材料開発研究が長年行われている¹⁻²⁾。Si 上に GaAs を成長させる時の問題点として、Si 表面の汚染層の問題や結晶構造の違いによる異極性構造、GaAs 回転双晶の形成、格子定数の違いによるミスフィット転位の形成などがあげられる。これらの欠陥は GaAs 結晶の品質を低下させ、光・電気特性にとって大きな障壁となる。格子不整合に起因するミスフィット転位の低減法にナノワイヤー(NWs)成長がある。NWs とはナノサイズの径を持った結晶が 1 次元成長したものを示し、基板との接触面積の少なから歪を最小限に抑え転位を抑制できることが知られている³⁾。この NWs をデバイスとして応用するためには NWs の成長位置やサイズ、成長方向を制御することが必須である。NWs を成長させる方法の大半は Au 等の金属触媒を用いた VLS 成長⁴⁾や酸化マスクパターンを形成することによる選択成長法⁵⁾である。しかし Au 触媒の拡散による不純物準位の形成が光・電気特性に悪影響を及ぼすことが指摘されてい

a)応用物理学専攻大学院生

b)材料物理工学科学部生

c)電子物理工学科准教授

d)電子物理工学科教授

る⁶⁾。加えて、これらの研究は Si(111)上に成長させる方法が主流であるが、光電集積回路などのデバイスとして応用するためには(001)上に成長させる必要がある。

そこで Si(001)基板に部分的に{111}面を施すことで、{111}にだけ選択的に GaAs-NWs が成長することが予想される。我々は本研究において、(001)加工基板を用いて GaAs-NWs を選択的に成長させること、及びその面密度を極大にする原料フラックスの条件を見積もることを目的とした。

2. 実験

本研究では、加工 Si 基板上に一般的な分子線エピタキシー(MBE)装置を用いて GaAs-NWs の成長を試みた。使用した加工 Si 基板を Fig. 1(a)に示す。(001)テラス部と{111}ファセット部で構成された v 字のパターンを持つ。v 字パターンは[110]方向に沿って連続的に存在し、[110]方向に等間隔に複数配置した。基板加工はリソグラフィ技術とエッチング技術により行った。大気にさらした Si 基板は自然酸化膜で汚染されているため、アセトン、メタノール、5%フッ酸で洗浄した。その後 Mo ブロックに In を用いて取り付け、チャンバーに搬入した。

成長条件について説明する。全試料において成長温度 500°C、成長時間は 1 時間、成長時の真空度は $\sim 10^{-8}$ [Torr]とした。また、原料はクヌーセンセル(K-セル)より供給し、

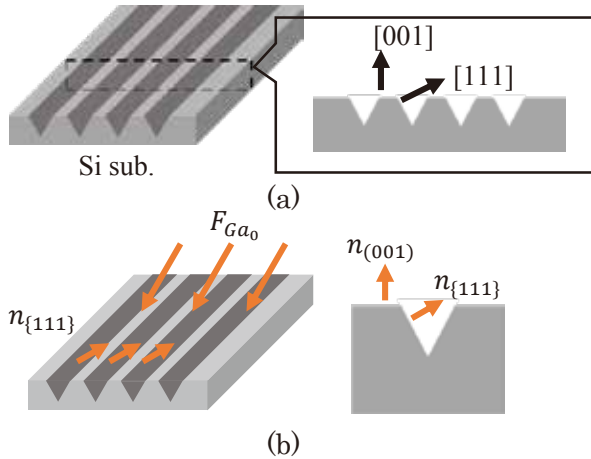


Fig. 1. Schematic of (a) patterned Si (001) substrate, (b) Ga flux direction.

Ga, As フラックス共に K-セル温度を調整することで制御した。

Ga は分子線として供給されており、基板に対してある方向をもって入射している。本実験で使用した加工 Si 基板の場合、各ファセットに対する Ga 分子線の入射方向が変化するため、それぞれのファセットに関して個別に Ga フラックスを見積もる必要がある。そこで各ファセット毎の Ga フラックスの導出について説明する。Fig. 1(b)に各ファセットと Ga 分子線の位置関係を示した模式図を示す。面指数 hkl のファセットに実際に到達する Ga フラックスの大きさ F_{Ga} は、基板表面に到達する Ga フラックスの大きさと向きを表すベクトル F_{Ga_0} と面指数 hkl のファセットの単位法線ベクトル n_{hkl} から

$$F_{Ga} = F_{Ga_0} \cdot n_{hkl} \quad (1)$$

で表される。ここで、基板表面に到達する Ga フラックス F_{Ga_0} の大きさは Ga フラックス流速条件下で作成した (001) テラス部の GaAs 膜積層量から、方向は装置構成上の基板と K-セル位置からそれぞれ算出した。一方 As フラックスに関しては、成長室チャンパー全体に均等に雰囲気中存在すると仮定し、K-セル温度と As の平衡蒸気圧の関係から見積もった。

また Si(111)上の GaAs-NWs は Ga を触媒とした VLS 成長をする⁷⁾ことから、GaAs-NWs の面密度は成長初期に形成される Ga droplet の面密度とある程度相関があると予想される。そこで GaAs-NWs の初期成長段階である Ga droplet を観察するため、Si 基板に Ga だけを供給した試料を作製した。この時の Ga フラックスは GaAs-NWs の成長が見込める範囲(0.05~0.25[ML/s])で制御し、Ga 供給時間を 300[s]とした。その他の成長条件は GaAs-NWs の成長条件と同様であった。ここで Ga のみを供給した試料の Ga フラックスは、GaAs 成長させた試料の Ga フラックスを参考に推定した。

成長した試料はチャンパーから取り出し、NWs の形成確認および面密度評価を走査型電子顕微鏡(SEM)で行っ

た。その際、Si 基板上に形成された結晶粒を NWs と判断するため、核結晶粒の直径と長さを測定し、アスペクト比 1 以上のものを NWs と定義した。

3. 実験結果および考察

Ga フラックス及び As フラックスがそれぞれ 0.18[ML/s] および 0.41[ML/s]の条件で成長させた試料の断面 SEM 写真を Fig. 2 に示す。(001)テラス部は薄い膜状成長であるの

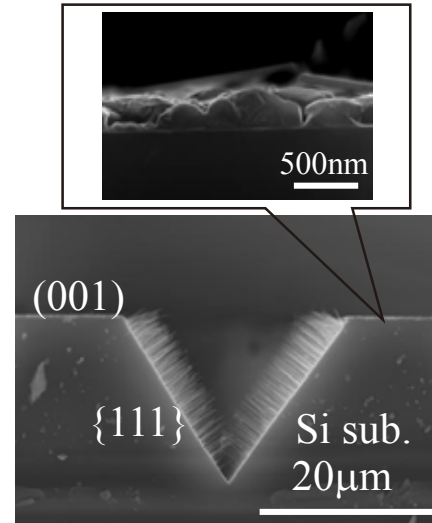


Fig. 2. SEM photograph of GaAs-NWs section : Ga flux: 0.18 [ML/s], As flux: 0.41[ML/s].

に対し、{111}ファセット部は NWs 状に成長している。このことは Si(001)基板に必要な部分だけ {111} のファセットを作ることで、その部分だけに GaAs を向きの揃った NWs として成長できることを示している。

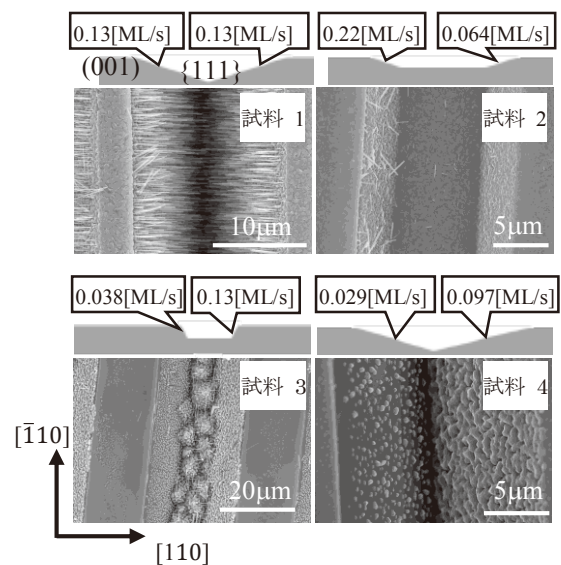


Fig. 3. SEM images of samples grown on various Ga flux.

次に Ga フラックスの異なる条件で作製した試料 1~4 の表面 SEM 写真を Fig. 3 に示す。{111}ファセット部と(001)テラス部の区別のため、各写真の上部に断面の模式図を載せた。また各{111}ファセットの Ga フラックスの大きさを写真上部に記載した。試料 1 は v 字の溝に対して Ga 分子線が平行に入射しており、写真上左右の{111}ファセットに供給される Ga フラックスは等しい。しかし試料 2,3,4 は v 字の溝に対して Ga 分子線入射方位が傾いているため、左右のファセットでフラックスが異なっている。GaAs の結晶形状は、試料 1 では左右のファセット上において等しいが、その他の試料では左右のファセットで異なる。この事実は同じ温度で原料を供給したとしても、ファセットに対する Ga 分子線の入射角度によって Ga フラックスが異なり、結晶成長に大きく影響することを明確に示している。Ga フラックスが比較的小さい条件(試料 4 の左側ファセット)では GaAs の蒸着量が少なく、Ga フラックスが大きい条件(試料 2 の左側ファセット)では膜成長と NWs が混在することが示された。

そこでより詳細に Ga フラックスと GaAs-NWs の関係を明らかにするため、各 Ga フラックスと As フラックス条件下での GaAs-NWs の形成を確認し、面密度の違いで整理した図を Fig. 4 に示す。ここで、GaAs-NWs の面密度を

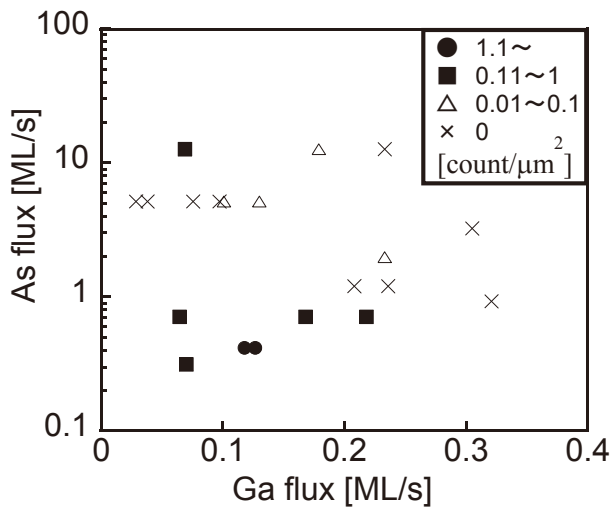


Fig. 4. The number of GaAs-NWs as a function of Ga and As flux.

マーカーの形状で表した。密度の大きい順に●、■、▲であり、×は膜成長や島成長を意味している。As フラックス 1[ML/s]以上では NWs 形成がほとんど確認できなかった。一方、Ga フラックスで密度が変化し、0.15[ML/s]までは Ga フラックス増加に伴い NWs 密度は増加し、それ以上では減少した。特に 0.25[ML/s]以上では NWs の形成は確認できなかった。以上より、ファセット上に NWs 成長するための条件は、Ga フラックスが 0.25 [ML/s]以下、As フラックスが 1[ML/s]以下であった。

Ga 及び As フラックスの影響を考える。As フラックス増加による GaAs-NWs 面密度の低下現象は Ga droplet の消費速度が Ga 供給速度を大きく上回ったことに起因する

と考えられる。この事確認には、追加実験が必要である。次に、GaAs-NWs の密度が Ga フラックスに依存する要因

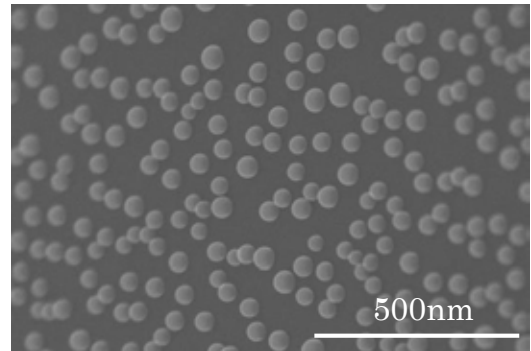


Fig. 5. SEM photograph of Ga droplet : Ga flux: 0.23 [ML/s].

を考察するため、Ga のみ供給した Si 基板上的 Ga droplet を観察した。Ga droplet の例を Fig. 5 に示す。Ga droplet の密度およびサイズを測定し、Ga フラックスとの相関を解析した結果を Fig. 6 に示す。Ga フラックス 0.15 [ML/s]付近までは droplet 密度の増加傾向がみられるが、以降は急激に減少している。さらに droplet 密度が減少する際には、その径が大きくなる傾向にある。従って droplet の密度がある閾値(0.15[ML]近辺)を超えると周辺の droplet と結合し、それにより密度が低下すると考えられる。よってこのことが Ga フラックス増加に伴う GaAs-NWs 面密度の低

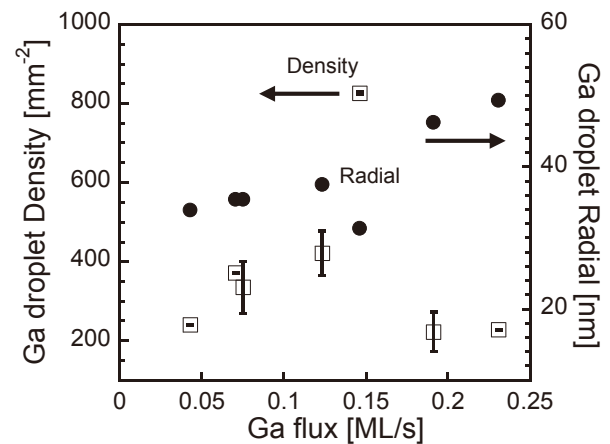


Fig. 6. Density and Radial of Ga droplet as a function of Ga flux.

下をもたらしたと考えられる。

4. 結論

本研究では加工 Si 基板上に MBE 装置を用いて GaAs-NWs の選択成長を試み、さらにその面密度を最大にする原料フラックス条件を明確にすることを目的として実験を行った。

SEM 写真から Si(111)ファセットへの選択成長が可能であることと共に、原料分子線とファセットの位置関係が表面モフォロジーに大きな影響を与えることが分かった。ま

た各ファセット毎に Ga フラックス、As フラックスを算出し、GaAs-NWs の面密度との関係を見積もると NWs 成長するための条件は Ga フラックスが 0.25 [ML/s]以下、As フラックスが 1[ML/s]以下であった。

GaAs-NWs 面密度が Ga フラックスに大きく依存する要因は、NWs 成長時に形成される Ga droplet の面密度と Ga フラックスとの関係に起因していた。Ga フラックスを増加させると、ある値を境に Ga droplet 面密度が増加傾向から減少傾向に転じることが判明した。この結果的から、Ga droplet と Ga フラックスの相関が Ga フラックス増加に伴う GaAs-NWs 面密度の低下をもたらしたことが示唆される。

参考文献

- 1) R.Fischer, *et al.* : “Material properties of high - quality GaAs epitaxial layers grown on Si substrates” J. Appl. Phys. Vol. 60, pp. 1640-1647, 1986.
- 2) Y. H. Lo, *et al.* : “Dislocation microstructures on flat and stepped Si surfaces” Appl. Phys. Lett. Vol. 52, pp. 1386-1388, 1988.
- 3) M. T. Bjork, *et al.* : “Few Electron Quantum Dots in Nanowires”, Nano. Lett. Vol. 4 pp. 1621-1625, 2004.
- 4) A. L Roest : “Position-controlled epitaxial III-V nanowires on silicon”, Nanotechnology Vol. 17, s271, 2006.
- 5) J. Noborisaka *et al.* : “Catalyst-free growth of GaAs nanowires by selective-area metalorganic vapor-phase epitaxy”, Appl. Phys. Lett. Vol. 772, pp. 877-878, 2005.
- 6) S.M. Sze *et al.* : “Resistivity, mobility and impurity levels in GaAs, Ge, and Si at 300°K”, Solid-State Electron. Vol. 11, pp. 599-602, 1968.
- 7) J. H. Paek, *et al.* : “Catalyst free MBE-VLS growth of GaAs nanowires on (111)Si substrate”, Phys. Stat. Sol. Vol. 5 pp.2740-2742, 2008.